WT56F116S/108S
具備 ADC + DAC + LCD 驅動功能之
3T 8052 微控制器 (FLASH)

中文產品規格書

Rev. 1.0

May 2017

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

目 錄

1. 概述 1
2. 特性 1
3. 系統方框圖 3
3.1 系統時鐘方塊圖 4
4. 封裝引腳配置 5
4.1 引腳功能 8
4.2 引腳描述 13
4.3 端口結構 15
5. 標準功能 19
5.1 中央處理單元 (CPU) 19
5.2 隨機數據存儲器 (RAM) 19
5.3 閃控程序存儲器 (Flash Memory) 21
5.4 記憶體映像 (Memory Mapping) 23
5.5 線上燒錄 (ISP) (重要!!! 務必閱讀!!!) 26
5.6 計時/計數器 (Timer) 28
5.7 復位 (Reset) 32
5.8 系統時鐘及時鐘來源 34
6. 增強功能 35
6.1 外部特殊功能暫存器 (XFR) 35
6.2 I/O 端口 40
6.3 中斷 53
6.4 通用異步收發器 (UART) 61
6.5 外部中斷要求 (IRQ) 68
6.6 脈衝寬度調製 (PWM) 70
6.7 電源管理 75
6.8 12/24 MHz RC 振盪器校正 85
6.9 看門狗定時器與實時定時器 88
6.10 液晶驅動器 (LCD driver) 92
6.11 I²C 串行介面 101
6.12 增強型計時/計數器 (Enhanced Timer/Counter) 106
6.13 模/數轉換器 (ADC) 110
6.14 數/模轉換器 (DAC) 115
6.15 SPI 串行介面 (SPI) 116
6.16 低壓復位 (LVR) 122
6.17 低壓偵測 (LVD) 123

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.18 低壓偵測復位 (LVDR) 124
6.19 仿真式 E²PROM....126
6.20 代碼選項 (Code Option) 130
6.21 防讀機制 (Read Out Protection)....139

7. 電氣特性 140

7.1 極限參數 140
7.2 推薦操作參數 140
7.3 DC 電氣特性 (V_{DD} = 1.8V ~ 5.5V, -40℃ ~ +105℃)....141
7.4 AC 電氣特性 (TA = 25℃) 143
7.5 內部 12/24 MHz RC 振盪器溫度及電壓誤差表 144
7.6 A/D 轉換特性 (T_A = 25℃) 145
7.7 Bandgap 電氣特性 146
7.8 低壓復位 (LVR) 及低壓偵測復位 (LVDR) 電氣特性 146
7.9 熱阻特性 147

8. 應用電路 148

8.1 供電線路 148
8.2 振盪器線路....149
8.3 RESET 線路 151
8.4 標準線路 152
8.5 開發板線路 (4 COM LCD) 153

9 產品命名規則 154

10 訂購信息 154

11 裸片座標位置圖 155

12 封裝尺寸 157

12.1 64-Pin LQFP....157
12.2 48-Pin LQFP....158
12.3 28-Pin SOP....159
12.4 20-Pin SSOP 160

13 開發工具 161

14 版本更改記錄 165

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

1. 概述

WT56F116S/108S 是一顆帶液晶顯示功能的泛用型微處理器，產品除了採用先進的 3T 的 8052 微處理器內核，寬且低的工作電壓範圍 (1.8V ~ 5.5V)，高抗雜訊能力以外，16Kx8/8Kx8 的閃控程序存儲器，768x8 的隨機數據存儲器與豐富的周邊資源及多樣的電源管理 (詳細請看內文) 更是讓使用者針對不同應用可以得心應手，包括低檔感測器中樞 (Sensor Hub)、工業控制訊號轉換器 (Signal Conditioner)、簡易型語音錄/放音 (Voice Recorder/Player) 等應用，WT56F116S/108S 是一顆高性價比產品，為了讓客戶有更大的競爭力，也提供晶片 (dice) 與晶圓 (wafer) 銷售。

Part No.	Core	PROM (Byte)	SRAM (Byte)	I/O (Max)	LCD (CxS)	PWM	ADC	DAC	Interface	LDO18 Capacitor	PKG Type
WT56F108	3T-8052	8K	384	56	4x40	16-bitx2	10-bitx16	X	UARTx1	X	64/44 LQFP 28SOP
WT56F108S	3T-8052	8K	768	45	4x32	16-bitx2	10-bitx16	10-bitx1	I^2C(M/S) x 2 UART x 2 SPI x 1	need	64/48 LQFP 28SOP 20SSOP
WT56F116S	3T-8052	16K	768	45	4x32	16-bitx2	10-bitx16	10-bitx1	I^2C(M/S) x 2 UART x 2 SPI x 1	need	64/48 LQFP 28SOP 20SSOP

2. 特性

WT56F116S/108S 是一具備多種周邊功能之增強型 8052 微控制器，擁有以下特點:

- 3T 8052 核心，指令設定兼容 MCS-51
- 最快指令執行時間: 125ns @24 MHz
- 768 位元組之記憶體 (256 位元組之標準 8052 內部數據記憶體 + 512 位元組外部記憶體)
- 16K 位元組閃控程序存儲器可供儲存程式
- 支援內部及外部晶振:
  - 內部晶振: 12/24 MHz RC 振盪器及 32 kHz RC 振盪器
  - 外部晶振: 外掛 DC~24 MHz 石英晶體振盪器 (Crystal)
- 兩組 16 位計時/計數器 (Timer0、Timer1)
- 一組看門狗定時器 (WDT)
- 一組實時定時器 (Watch Timer)
- 一組 16 位增強型計時/計數器 (Enhanced Timer)，內建捕捉功能
- 兩組通用異步收發器 (UART0、UART1)，可支援傳輸速率: 1200 bps ~ 230400 bps (工作於 24 MHz)
- 支援仿真式 E^2PROM
- 一組 SPI (支援主/從機模式)
- 兩組 I^2C (支援主/從機模式)
- 兩組 16 位元脈寬調制 (PWM0、PWM1)
- LCD 控制器驅動器
  - 4 COM x 32 SEG
- 16 通道的 10 位元模/數轉換器 (ADC0 ~ ADC15)
- 1 通道的 10 位元數模/轉換器 (DAC0)

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

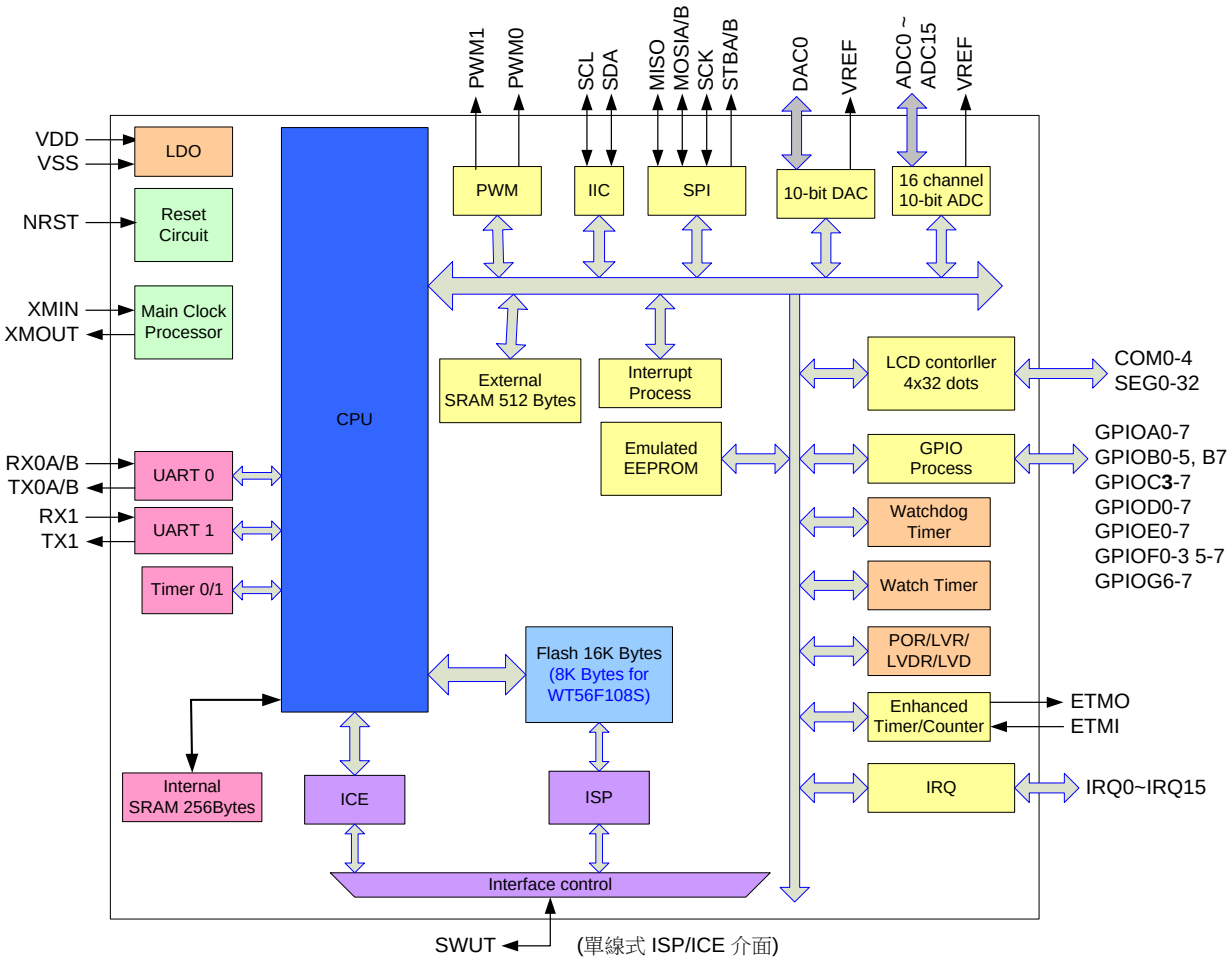
- 支援三種省電模式: 睡眠模式 (Sleep mode)、低速省電模式 (Green mode) 與閒置模式 (Idle mode)
- 八個外部中斷腳位 (IRQ0 ~ IRQ7)
- 45 個可程式之雙向輸出/輸入接腳，其中 12 根擁有高電流驅動能力 (10 mA)
- 可程式化低壓偵測復位 (LVDR)
- 內建上電復位器 (POR) 與低壓復位 (LVR)
- 內建單線式仿真 (ICE) 與線上燒錄 (ISP) 模式
- 具程式碼防讀 (Read Out Protection)
- 工作電壓: 1.8V ~ 5.5V
- 工作溫度: -40℃ ~ +105℃
- 主力封裝 (Green Package): LQFP64, LQFP48, SOP28 及 SSOP20

WT56F116S/108S 各種模式耗電流(@3V)，請參考第 6.7 章節電源管理

- ✓ 倘若要使用 UART 必須考慮 IRC 12 MHz 頻率偏移是否大於±3%，必要時必須使用外部 LDO 穩壓
- ✓ 本產品提供外部32768 Hz晶振來自動校正 IRC 12 MHz 使頻率誤差 < ±1%

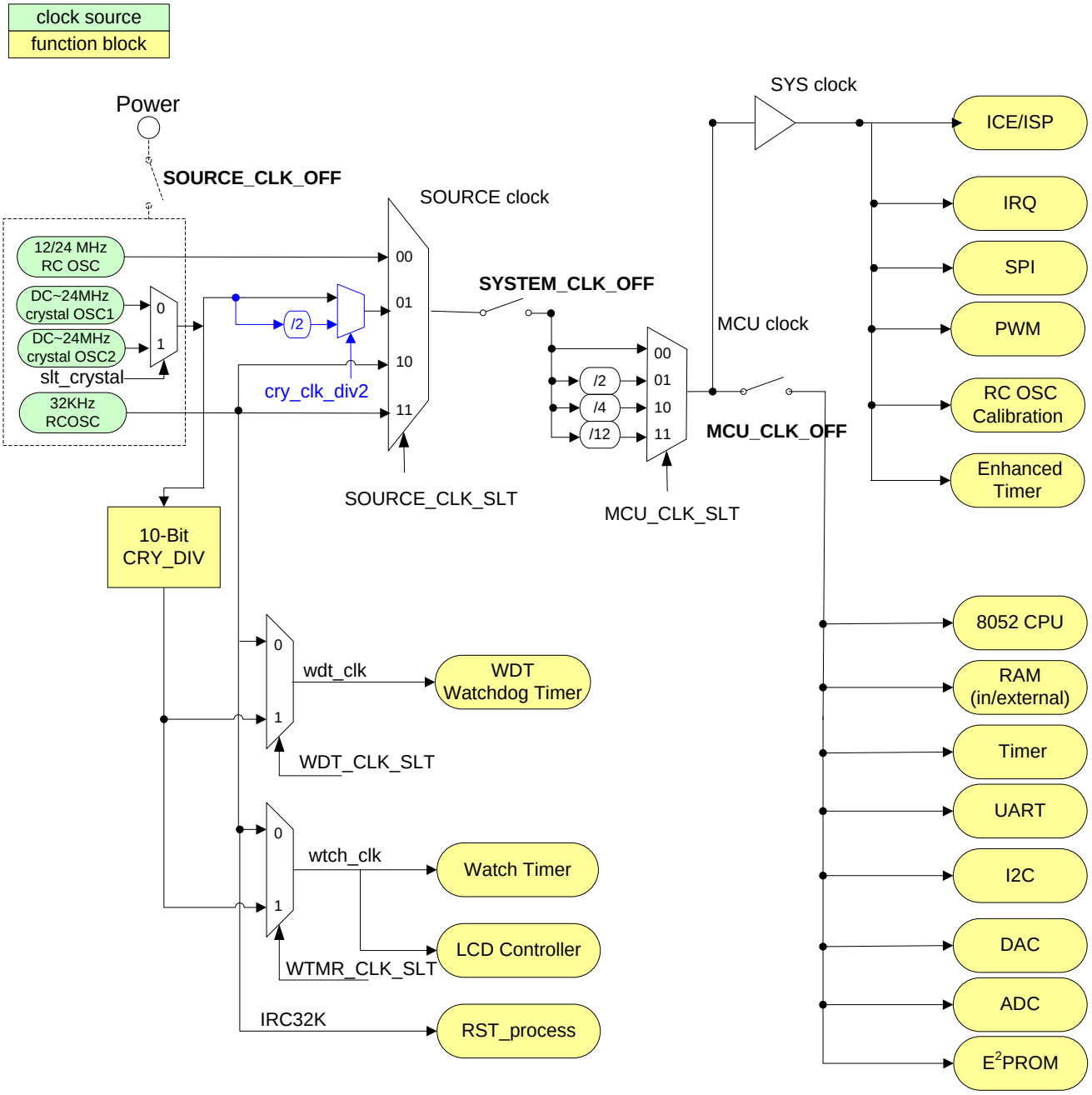
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

3. 系統方框圖



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

3.1 系統時鐘方塊圖

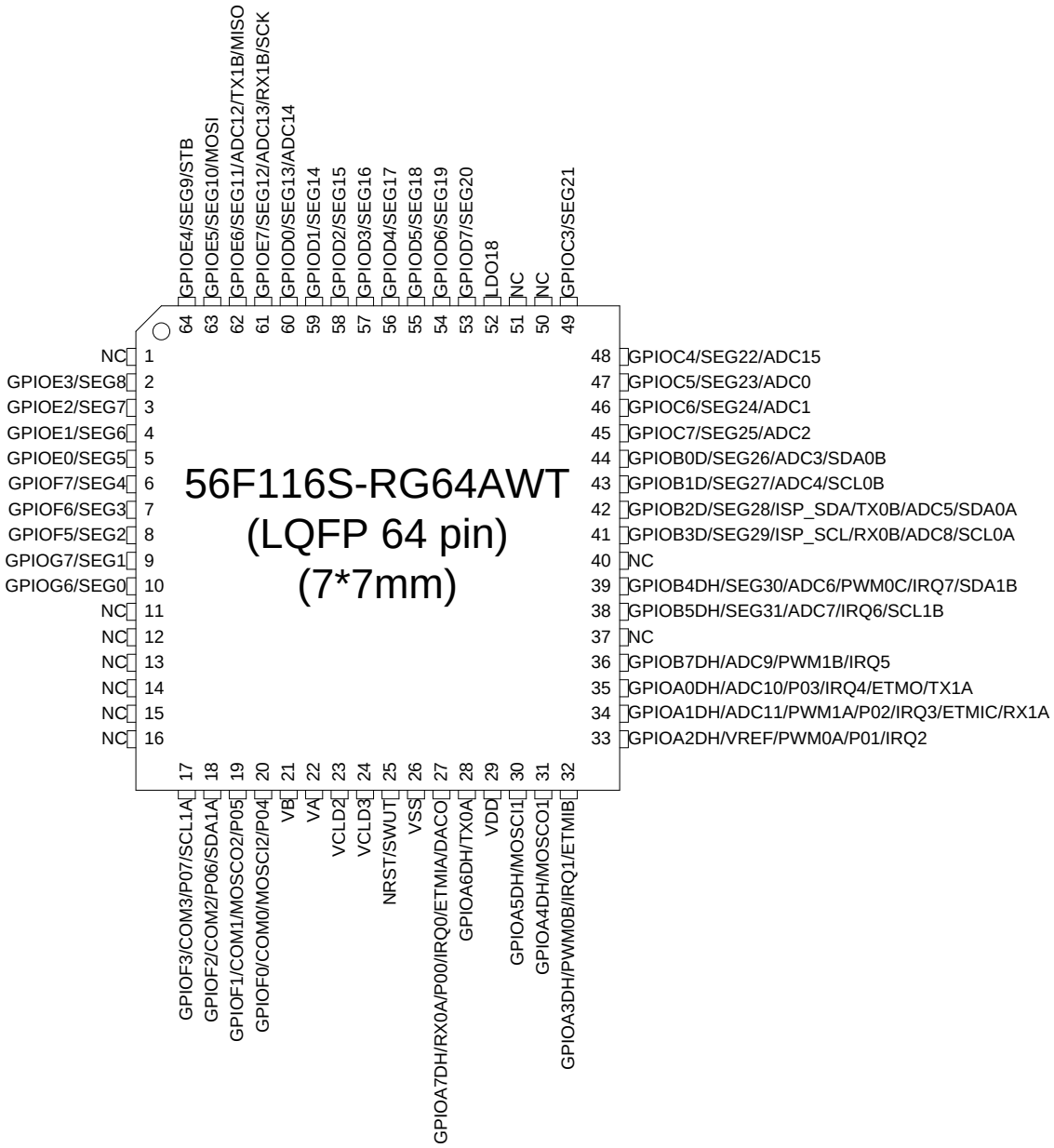


*使用外部石英晶體振盪器，必須根據石英晶體振盪器頻率選擇對映的驅動能力，請參考振盪器驅動控制暫存器 (外部記憶體位址: **0x08**) 的 **CRY_12M_DR[2:0]**位元。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

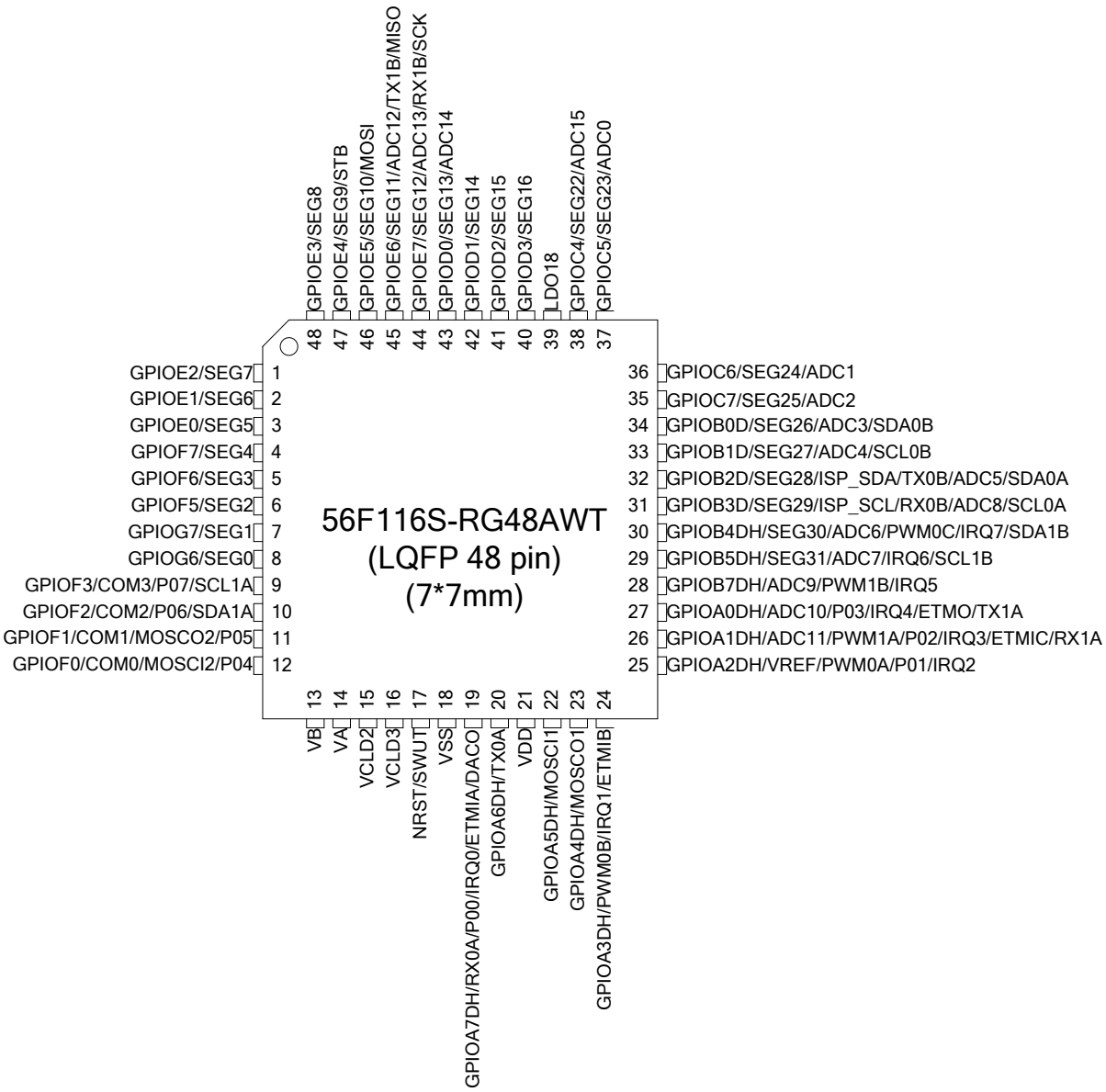
4. 封裝引腳配置

WT56F116S-RG64AWT 64-Pin LQFP (WT56F108S 封裝引腳一樣)

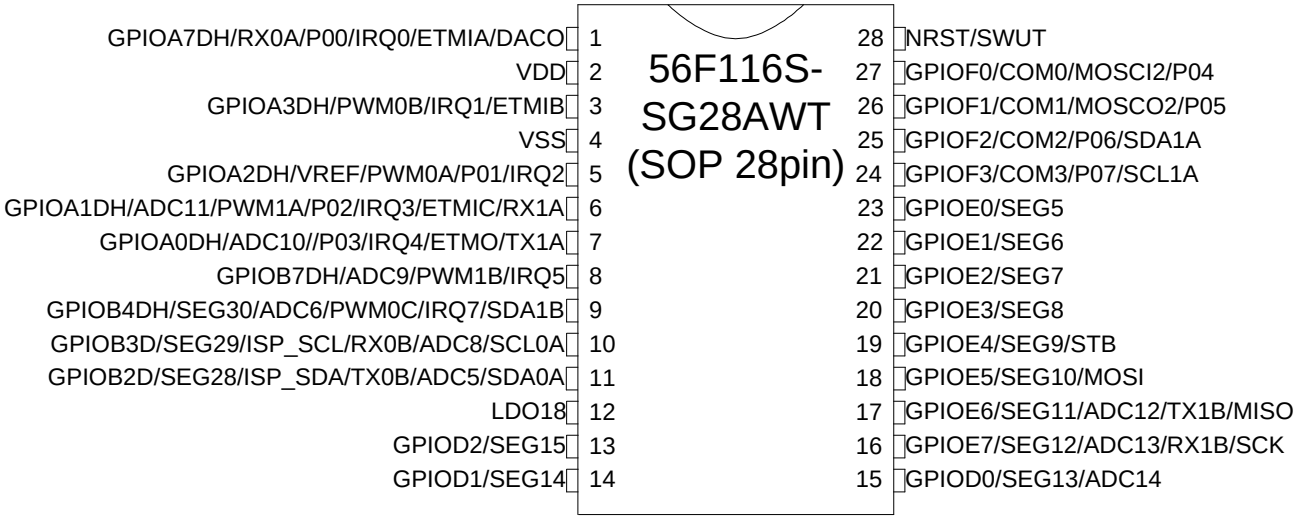


本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

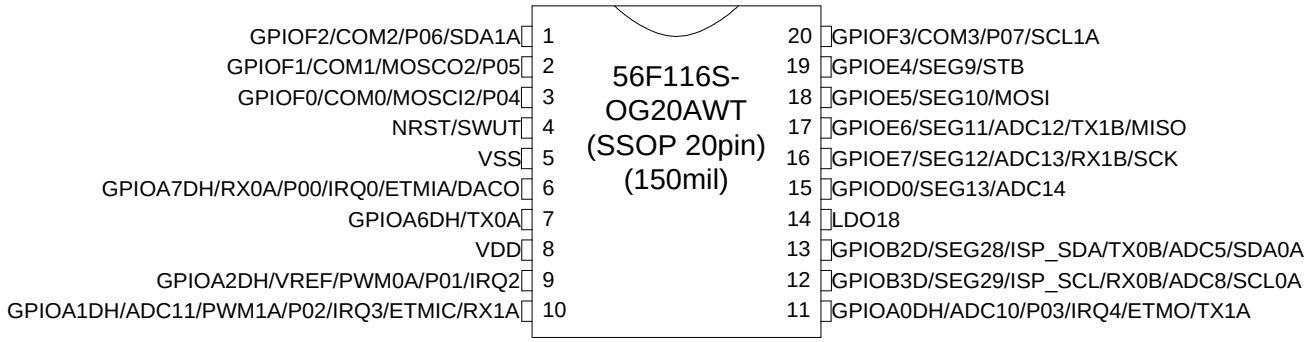
WT56F116S-RG48AWT 48-Pin LQFP (WT56F108S 封裝引腳一樣)



WT56F116S-SG28AWT 28-Pin SOP (WT56F108S 封裝引腳一樣)



WT56F116S-OG20AWT 20-Pin SSOP (WT56F108S 封裝引腳一樣)



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

4.1 引腳功能

引腳編號				引腳名稱		主要功能	
RG64A WT	RG48A WT	SG28A WT	OG20A WT		I/O	說明	電路型態
1						NC	
2	48	20		GPIOE3/ SEG8	I/O	GPIOE3: 一般推拉式 I/O SEG8 LCD segment 8	E4
3	1	21		GPIOE2/ SEG7	I/O	GPIOE2: 一般推拉式 I/O SEG7: LCD segment 7	E4
4	2	22		GPIOE1/ SEG6	I/O	GPIOE1: 一般推拉式 I/O SEG6: LCD segment 6	E4
5	3	23		GPIOE0/ SEG5	I/O	GPIOE0: 一般推拉式 I/O SEG5: LCD segment 5	E4
6	4			GPIOF7/ SEG4	I/O	GPIOF7: 一般推拉式 I/O SEG4: LCD segment 4	E4
7	5			GPIOF6/ SEG3	I/O	GPIOF6: 一般推拉式 I/O SEG3: LCD segment 3	E4
8	6			GPIOF5/ SEG2	I/O	GPIOF5: 一般推拉式 I/O SEG2: LCD segment 2	E4
9	7			GPIOG7/ SEG1	I/O	GPIOG7: 一般推拉式 I/O SEG1: LCD segment 1	E4
10	8			GPIOG6/ SEG0	I/O	GPIOG6: 一般推拉式 I/O SEG0: LCD segment 0	E4
11						NC	
12						NC	
13						NC	
14						NC	
15						NC	
16						NC	
17	9	24	20	GPIOF3/ COM3/ P07/ SCL1A	I/O	GPIOF3: 一般推拉式 I/O COM3: LCD common 3 P07: 8051 P0.7 SCL1A: 第 1 組 IIC SCL 路徑 A	E4
18	10	25	1	GPIOF2/ COM2/ P06/ SDA1A	I/O	GPIOF2: 一般推拉式 I/O COM2: LCD common 2 P06: 8051 P0.6 SDA1A: 第 1 組 IIC SDA 路徑 A	E4
19	11	26	2	GPIOF1/ COM1/ MOSCO2/ P05	I/O	GPIOF1: 一般推拉式 I/O COM1: LCD common 1 MOSCO2: 晶體振盪器的路徑 2 輸出腳位 P05: 8051 P0.5	B3
20	12	27	3	GPIOF0/ COM0/ MOSCI2/ P04	I/O	GPIOF0: 一般推拉式 I/O COM0: LCD common 0 MOSCI2: 晶體振盪器的路徑 2 輸入腳位 P04: 8051 P0.4	B3

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

引腳編號				引腳名稱		主要功能	
RG64A WT	RG48A WT	SG28A WT	OG20A WT		I/O	說明	電路型態
21	13			VB	O	Connect the LCD capacitors B	
22	14			VA	O	Connect the LCD capacitors A	
23	15			VLCD2	O	2/3 bias 電壓點	
24	16			VLCD3	O	1/3(1/2) bias 電壓點	
25	17	28	4	NRST/ SWUT	I	NRST: 復位腳位 SWUT: 單線式 ISP/ICE 介面	D
26	18		5	VSS	GND	核心(core)之地(ground)	
27	19	1	6	GPIOA7DH/ RX0A/ P00/ IRQ0/ ETMIA/ DACO	I/O	GPIOA7DH: 一般 I/O，可程式規劃為大電流推拉式或開汲極 RXA: A 路徑 UART 數據輸入 P00: 對映至 8052 之 P0.0 IRQ0: 外部中斷要求 0 ETMIA: A 路徑增強型計時/計數器時鐘源捕捉輸入 DACO: DAC 輸出	A
28	20		7	GPIOA6DH/ TX0A	I/O	GPIOA6DH: 一般 I/O，可程式規劃為大電流推拉式或開汲極 TX0A: A 路徑 UART 數據輸出	A
29	21	2	8	VDD	PWR	VDD 電源: 需外掛 4.7uf + 0.1uF	
30	22			GPIOA5DH/ MOSCI1	I/O	GPIOA5DH: 一般 I/O，可程式規劃為大電流推拉式或開汲極 MOSCI1: 晶體振盪器的路徑 1 輸入腳位	B1
31	23			GPIOA4DH/ MOSCO1	I/O	GPIOA4DH: 一般 I/O，可程式規劃為大電流推拉式或開汲極 MOSC01: 晶體振盪器的路徑 1 輸出腳位	B1
32	24	3		GPIOA3DH/ PWM0B/ IRQ1/ ETMIB	I/O	GPIOA3DH: 一般 I/O，可程式規劃為大電流推拉式或開汲極 PWM0B: B 路徑 PWM0 輸出腳位 IRQ1: 外部中斷要求 1 ETMIB: B 路徑增強型計時/計數器時鐘源捕捉輸入	A
		4		VSS	GND	核心(core)之地(ground)	
33	25	5	9	GPIOA2DH/ VREF/ PWM0A/ P01/ IRQ2	I/O	GPIOA2DH: 一般 I/O，可程式規劃為大電流推拉式或開汲極 VREF: 模/數轉換器參考電壓輸入腳位 PWM0A: A 路徑 PWM0 輸出腳位 P01: 對映至 8052 之 P0.1 IRQ2: 外部中斷要求 2	E2
34	26	6	10	GPIOA1DH/ ADC11/ PWM1A/ P02/ IRQ3/ ETMIC/	I/O	GPIOA1DH: 一般 I/O，可程式規劃為大電流推拉式或開汲極 ADC11: 模/數轉換器輸入 11 PWM1A: A 路徑 PWM1 輸出腳位 P02: 對映至 8052 之 P0.2	C1

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

引腳編號				引腳名稱		主要功能	
RG64A WT	RG48A WT	SG28A WT	OG20A WT		I/O	說明	電路型態
				RX1A		IRQ3: 外部中斷要求 3 ETMIC: C 路徑增強型計時/計數器時鐘源捕捉輸入 RX1A: UART1 接收路徑 A	
35	27	7	11	GPIOA0DH/ ADC10/ P03/ IRQ4/ ETMO/ TX1A	I/O	GPIOA0DH: 一般 I/O，可程式規劃為大電流推拉式或開汲極 ADC10: 模/數轉換器輸入 10 P03: 對映至 8052 之 P0.3 IRQ4: 外部中斷要求 4 ETMO: 增強型計時/計數器之比較結果輸出 TX1A: UART1 發射路徑 A	C1
36	28	8		GPIOB7DH/ ADC9/ PWM1B/ IRQ5	I/O	GPIOB7DH: 一般 I/O，可程式規劃為大電流推拉式或開汲極 ADC9: 模/數轉換器輸入 9 PWM1B: B 路徑 PWM1 輸出腳位 IRQ5: 外部中斷要求 5	C1
37						NC	C1
38	29			GPIOB5DH/ SEG31/ ADC7/ IRQ6/ SCL1B	I/O	GPIOB5DH: 一般 I/O，可程式規劃為大電流推拉式或開汲極 SEG31: LCD segment 31 ADC7: 模/數轉換器輸入 7 IRQ6: 外部中斷要求 6 SCL1B: 第 1 組 IIC SCL 路徑 B	C1
39	30	9		GPIOB4DH/ SEG30/ ADC6/ PWM0C/ IRQ7/ SDA1B	I/O	GPIOB4DH: 一般 I/O，可程式規劃為大電流推拉式或開汲極 SEG30: LCD segment 30 ADC6: 模/數轉換器輸入 6 PWM0C: C 路徑 PWM0 輸出腳位 IRQ7: 外部中斷要求 7 SDA1B: 第 1 組 IIC SDA 路徑 B	C1
40						NC	
41	31	10	12	GPIOB3D/ SEG29/ ISP_SCL/ RX0B/ ADC8/ SCL0A	I/O	GPIOB3D: 一般推拉式 I/O，可程式規劃為開汲極 SEG29: LCD segment 29 ISP_SCL: ISP I^2C SCL RX0B: B 路徑 UART 數據輸入 ADC8: ADC8 輸入 SCL0A: 第 0 組 IIC SCL A 路徑	E6
42	32	11	13	GPIOB2D/ SEG28/ ISP_SDA/ TX0B/ ADC5/ SDA0A	I/O	GPIOB2D: 一般推拉式 I/O，可程式規劃為開汲極 SEG28: LCD segment 28 ISP_SDA: ISP I^2C SDA TX0B: B 路徑 UART 數據輸出 ADC5: ADC5 輸入 SDA0A: I^2C SDA 第 0 組之通道 A	E6

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

引腳編號				引腳名稱		主要功能	
RG64A WT	RG48A WT	SG28A WT	OG20A WT		I/O	說明	電路型態
43	33			GPIOB1D/ SEG27/ ADC4/ SCL0B	I/O	GPIOB1D: 一般推拉式 I/O，可程式規劃為開汲極 SEG27: LCD segment 27 ADC4: 模/數轉換器輸入 4 SCL0B: 第 0 組 IIC SCL B 路徑	E6
44	34			GPIOB0D/ SEG26/ ADC3/ SDA0B	I/O	GPIOB0D: 一般推拉式 I/O，可程式規劃為開汲極 SEG26: LCD segment 26 ADC3: 模/數轉換器輸入 3 SDA0B:1st IIC SCL B 路徑	E6
45	35			GPIOC7/ SEG25/ ADC2	I/O	GPIOC7: 一般推拉式 I/O SEG25: LCD segment 25 ADC2: 模/數轉換器輸入 2	E5
46	36			GPIOC6/ SEG24/ ADC1	I/O	GPIOC6: 一般推拉式 I/O SEG24: LCD segment 24 ADC1: 模/數轉換器輸入 1	E5
47	37			GPIOC5/ SEG23/ ADC0	I/O	GPIOC5: 一般推拉式 I/O SEG23: LCD segment 23 ADC0: 模/數轉換器輸入 0	E5
48	38			GPIOC4/ SEG22 ADC15	I/O	GPIOC4: 一般推拉式 I/O SEG22: LCD segment 22 ADC15: ADC15 模/數轉換器輸入	E4
49				GPIOC3/ SEG21	I/O	GPIOC3: 一般推拉式 I/O SEG21: LCD segment 21	E4
50						NC	
51						NC	
52	39	12	14	LDO18	O	LDO18: 需外掛 4.7uF + 0.1uF	
53				GPIOD7/ SEG20	I/O	GPIOD7: 一般推拉式 I/O SEG20: LCD segment 20	E4
54				GPIOD6/ SEG19	I/O	GPIOD6: 一般推拉式 I/O SEG19: LCD segment 19	E4
55				GPIOD5/ SEG18	I/O	GPIOD5: 一般推拉式 I/O SEG18: LCD segment 18	E4
56				GPIOD4/ SEG17	I/O	GPIOD4: 一般推拉式 I/O SEG17: LCD segment 17	E4
57	40			GPIOD3/ SEG16	I/O	GPIOD3: 一般推拉式 I/O SEG16: LCD segment 16	E4
58	41	13		GPIOD2 SEG15	I/O	GPIOD2: 一般推拉式 I/O SEG15: LCD segment 15	E4
59	42	14		GPIOD1/ SEG14	I/O	GPIOD1: 一般推拉式 I/O SEG14: LCD segment 14	E4
60	43	15	15	GPIOD0/ SEG13/ ADC14	I/O	GPIOD0: 一般推拉式 I/O SEG13: LCD segment 13 ADC14: ADC14 模/數轉換器輸入	E4

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

引腳編號				引腳名稱		主要功能	
RG64A WT	**RG48A WT**	**SG28A WT**	**OG20A WT**		**I/O**	說明	電路型態
61	44	16	16	GPIOE7/ SEG12/ ADC13/ RX1B/ SCK	I/O	GPIOE7: 一般推拉式 I/O SEG12: LCD segment 12 ADC13: ADC13 模/數轉換器輸入 RX1B: UART1 接收路徑 B SCK: SPI 之 SCK 腳位	E4
62	45	17	17	GPIOE6/ SEG11/ ADC12/ TX1B/ MISO	I/O	GPIOE6: 一般推拉式 I/O SEG11: LCD segment 11 ADC12: ADC12 模/數轉換器輸入 TX1B: UART1 發射路徑 B MISO: SPI 之 MISO 腳位	E4
63	46	18	18	GPIOE5/ SEG10/ MOSI	I/O	GPIOE5: 一般推拉式 I/O SEG10: LCD segment 10 MOSI: SPI 之 MOSI 腳位	E4
64	47	19	19	GPIOE4/ SEG9/ STB	I/O	GPIOE4: 一般推拉式 I/O SEG9: LCD segment 9 STB: SPI 之 STB 腳位	E4

註: 所有的 **I/O** 在復位時的狀態都是為輸入浮動。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

4.2 引腳描述

細部說明每支腳的功能:

引腳名稱	類型	說明
PORT		
GPIOA0 ~ GPIOA7	I/O	雙向通用 I/O 端口
GPIOB0 ~ GPIOB7	I/O	雙向通用 I/O 端口 **(無 GPIOB6)**
GPIOC3 ~ GPIOC7	I/O	雙向通用 I/O 端口
GPIOD0 ~ GPIOD7	I/O	雙向通用 I/O 端口
GPIOE0 ~ GPIOE7	I/O	雙向通用 I/O 端口
GPIOF0 ~ GPIOF7	I/O	雙向通用 I/O 端口 **(無 GPIOF4)**
GPIOG6 ~ GPIOG7	I/O	雙向通用 I/O 端口
8052 Port		
P00~P07	I/O	對映至 8052 之 P0.0~P0.7
增強型計時/計數器		
ETMO	O	增強型計時/計數器之比較結果輸出
ETMI A/B/C	I	增強型計時/計數器時鐘源或捕捉輸入，A 路徑 或 B 路徑 或 C 路徑
IRQ		
IRQ0 ~ IRQ7	I	8 根外部中斷要求輸入腳位
PWM		
PWM0 A/B/C	O	PWM 0 輸出 A 路徑 或 B 路徑 或 C 路徑
PWM1 A/B	O	PWM 1 輸出 A 路徑 或 B 路徑
UART		
RX 0/1/A/B	I	UART 接收第 0 或 1 組之 A 路徑 或 B 路徑
TX 0/1/A/B	O	UART 傳送第 0 或 1 組之 A 路徑 或 B 路徑
ADC		
ADC0 ~ ADC15	I	16 個模擬轉數位輸入腳位
VREF	I	模/數轉換器參考電壓輸入腳位
LCD		
SEG0 ~ SEG31	O	LCD 驅動器之 SEGMENT
COM0 ~ COM3	O	LCD 驅動器之 COM
VA, VB	O	Connect the LCD capacitors A, B
VLCD2, VLCD3	O	Bias 電壓點
VDD & VSS		
VDD	PWR	電源
VSS	GND	接地
DAC		
DAC0	O	1 個數位轉類比輸出腳位

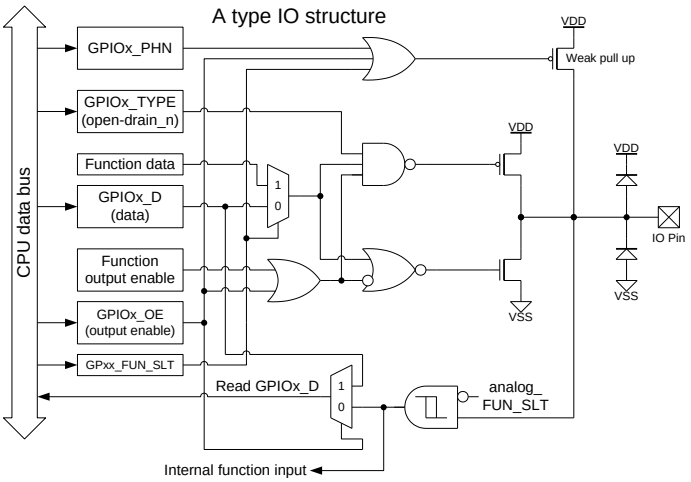
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

引腳名稱	類型	說明
SPI		
SCK	I/O	SPI 介面之 clock
MOSI	I/O	SPI 數據腳位 MOSI (主控端輸出; 被控端輸入)
STB	O	SPI 致能
MISO	I/O	SPI 數據腳位 MISO (主控端輸入; 被控端輸出)
I²C		
SCL 0/1/A/B	I/O	I²C 介面之 clock 第 0 或 1 組之 A 路徑 或 B 路徑
SDA 0/1/A/B	I/O	I²C 介面之數據 第 0 或 1 組之 A 路徑 或 B 路徑
OSC		
MOSCO 1/2	O	主振盪器輸出 1 路徑 或 2 路徑
MOSCI 1/2	I	主振盪器輸入 1 路徑 或 2 路徑
RESET		
NRST	I	將 CPU 復位
ISP & ICE		
SWUT	I/O	單線式 ISP & ICE介面

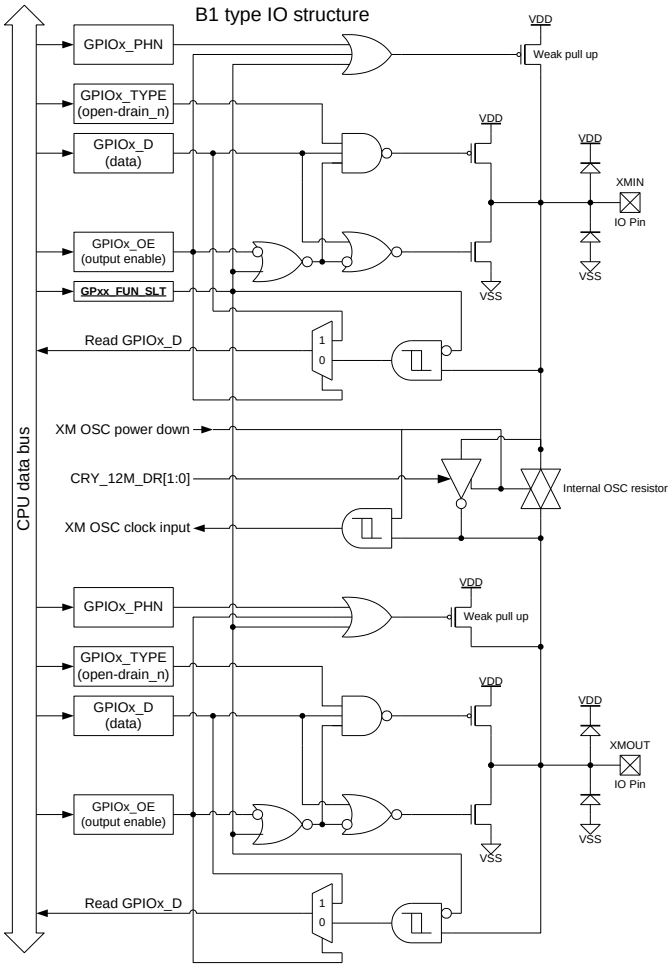
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

4.3 端口結構

I/O 結構 **(Type A)**

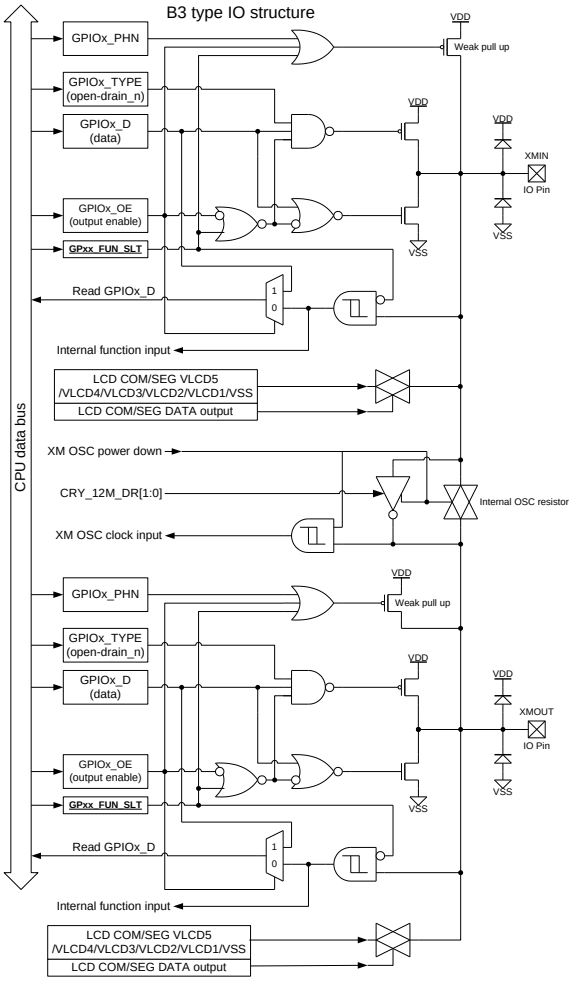


I/O 結構 **(Type B1)**

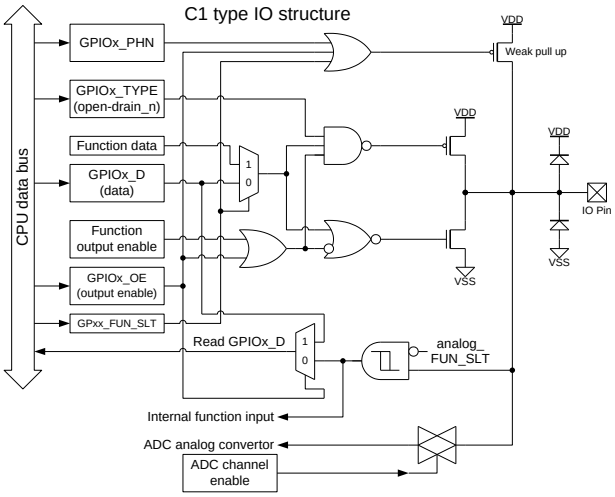


本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

I/O 結構 **(Type B3)**

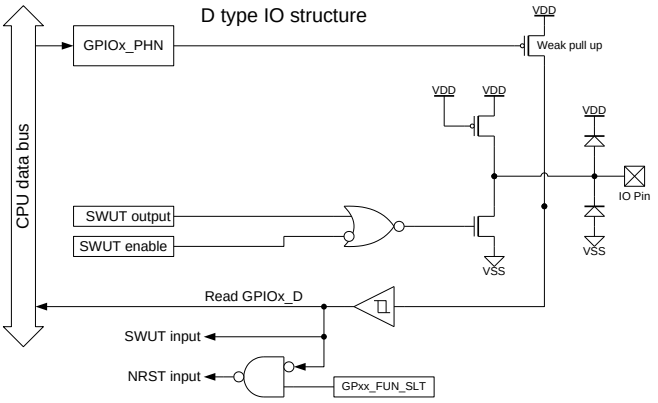


I/O 結構 **(Type C1)**

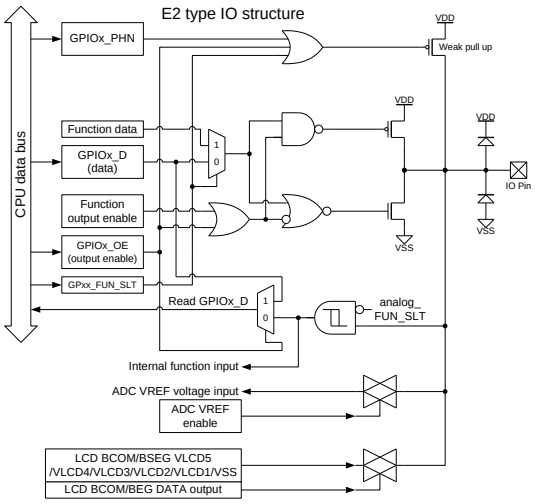


本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

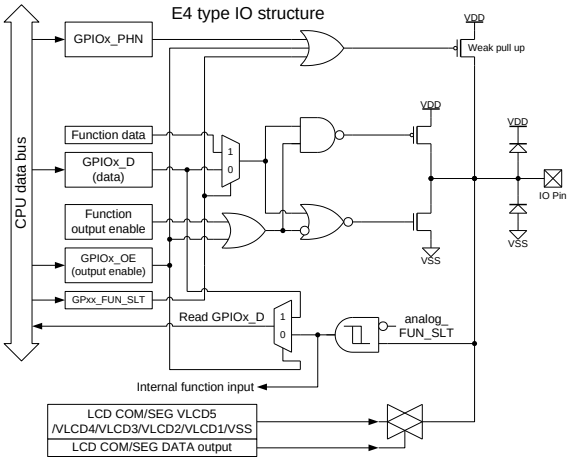
I/O 結構 **(Type D)**



I/O 結構 **(Type E2)**

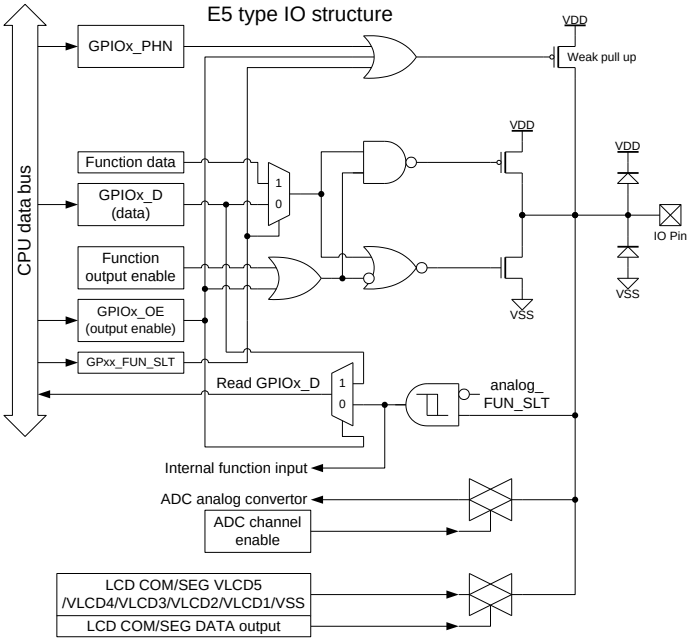


I/O 結構 **(Type E4)**

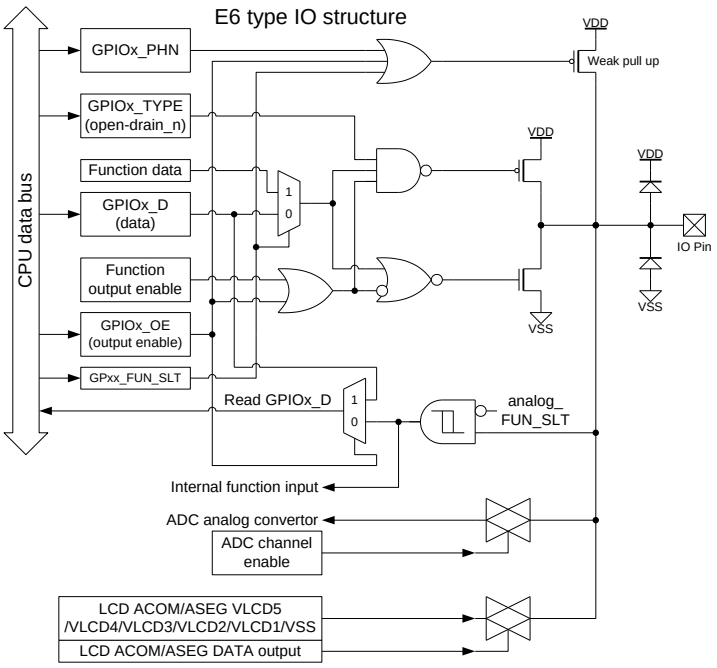


本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

I/O 結構 **(Type E5)**



I/O 結構 **(Type E6)**



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

5. 標準功能

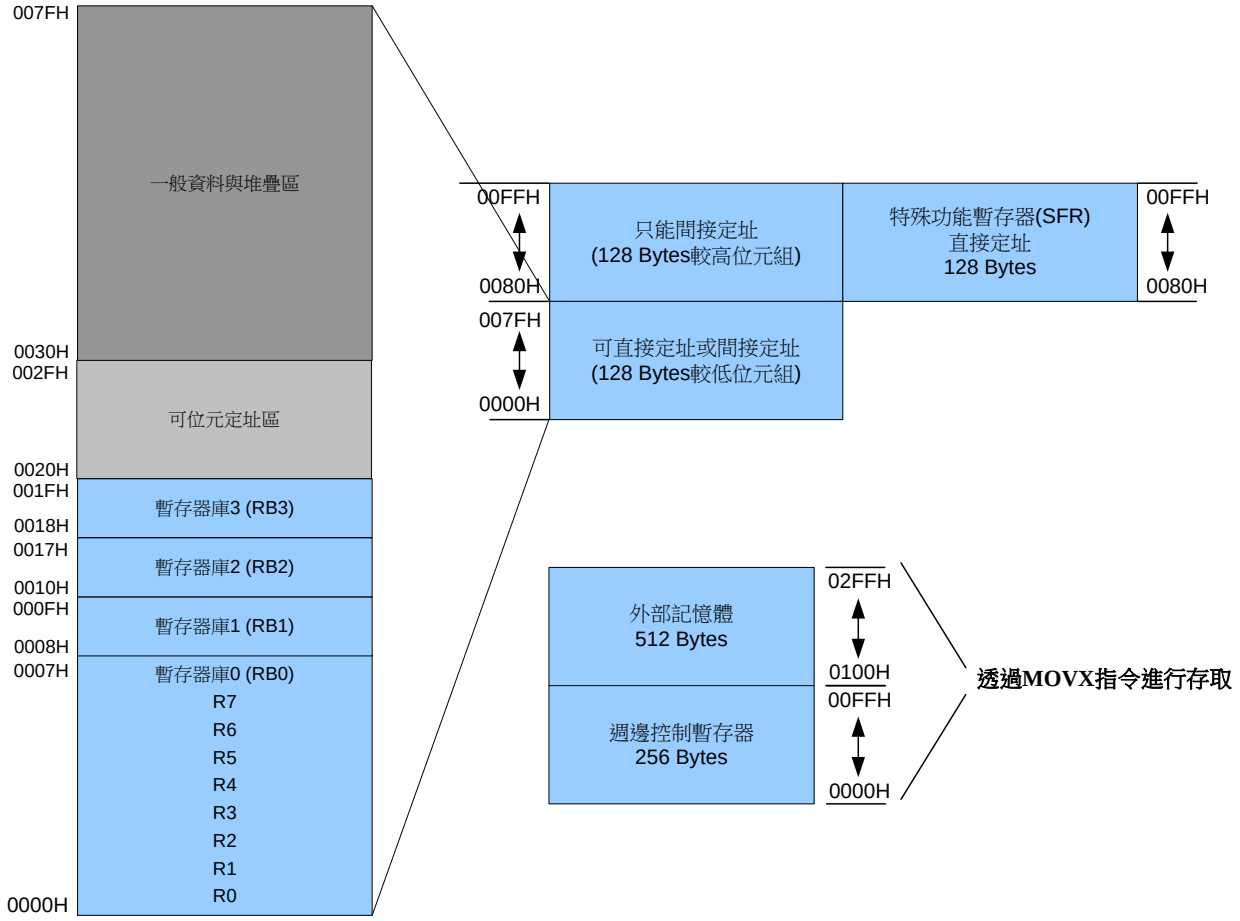
5.1 中央處理單元 (CPU)

內建一個八位元 3T 之 8052 相容之 CPU，具有 16 位元位址定址與 8 位元數據存取功能，3T 8052 比傳統 12T 8052 指令週期快 4 倍，它的所有功能以及特殊功能暫存器 (SFR) 的詳細定義將在以下章節說明。

5.2 隨機數據存儲器 (RAM)

WT56F116S/108S 具有 256 + 512 Bytes 的 SRAM，其中 256Bytes 和通用的 8052 內部記憶體結構一樣，外擴 512 Bytes 的 SRAM，可以透過 MOVX 指令進行存取。

下圖為隨機數據存儲器 (RAM) 空間分配圖，有關周邊控制暫存器請參考 6.1 章節。



內部之一般數據記憶體 (SRAM) 包含:

128 位元組之內部 SRAM，位址於 0x0000H ~ 0x007FH (可直接或間接定址)

128 位元組之內部 SRAM，位址於 0x0080H ~ 0x00FFH (間接定址)

512 位元組之外部 SRAM，位址從 0x0100H ~ 0x02FFH (使用 MOVX 進行存取)

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

主要用途為擔任程式中暫時存放數據的地方，所以也稱為數據記憶體，WT56F116S/108S 的數據記憶體包含下面幾部份:

(1) 低位 128 個位元組之內部 SRAM，位址從 0000H ~ 007FH，可直接或間接定址方式存取，其中包含:

- 一般用途暫存器，位址從 0000H ~ 001FH，共 32 個位元組，其中分成 四個暫存器庫，每個暫存器庫包含八個一般用途暫存器，即 R0 ~ R7，可利用 PSW 程式狀態字組暫存器的選擇位元 RS1 與 RS0 來切換此四個暫存器庫
- 可位元定址區，位址從 20H ~ 2FH，共 16 個位元組，此 16 個位元組即包含 128 個位元 (bit)，且每一個位元皆可單獨使用位元定址法來直接定址存取
- 一般數據儲存區，位址從 0030H ~ 007FH，共 80 個位元組可自由使用 (包括堆疊區共用)

(2) 高位 128 個位元組之內部 SRAM，位址從 0080H ~ 00FFH，採用間接定址方式存取，亦即需利用 R0 或 R1 來進行存取 (*)

(3) 特殊功能暫存器 (SFR)，位址從 0080H ~ 00FFH，採用直接定址方式存取 (*)

(4) 512 個位元組之外部 SRAM，位址從 0100H ~ 02FFH，透過指令 MOVX 來間接存取

(*) 暫存器 (SFR) 雖然與高位 128 個位元組之內部 SRAM 同樣擁有位址 0080H ~ 00FFH，但實際上為不同的兩塊記憶體區塊，MCU 會藉由兩個不同的存取方式來自動判斷所要存取的區塊來進行切換

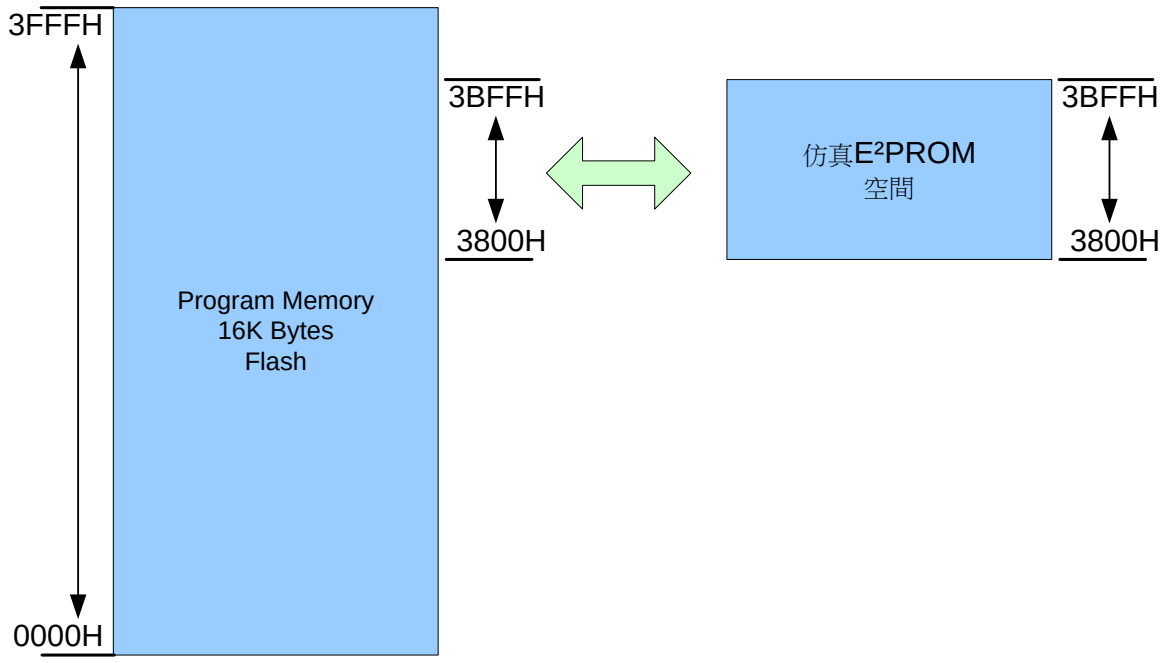
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

5.3 閃控程序存儲器 (Flash Memory)

WT56F116S 有 16K 的嵌入式 flash，可做為通用的程式存儲或仿真式 E²PROM (0x3800H ~ 0x3BFFH) 用途，WT56F108S 有 8K 的嵌入式 flash，可做為通用的程式存儲或仿真式 E²PROM (0x1800H ~ 0x1BFFH) 用途，特色如下:

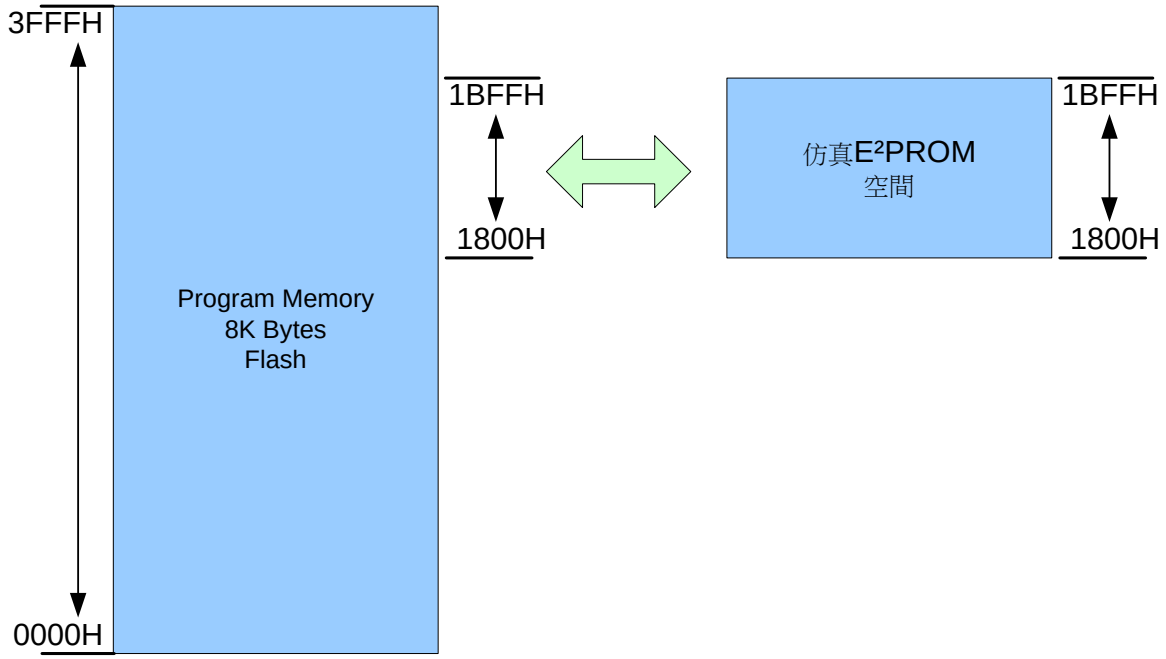
- FLASH 記憶體總共為 16K 位元組
- 工作電壓即 1.8V ~ 5.5V
- 支援線上燒錄 (ISP)
- 數據保存 10 年以上
- 具程式碼保護
- 具仿真式 E²PROM 之功能 @1.8V~5.5V

WT56F116S Flash Memory



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

WT56F108S Flash Memory



註: FLASH 記憶體最後 8 個位元組為 Code Option，建議使用範圍 0x0000H ~ 0x3FF7H。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

5.4 記憶體映像 (Memory Mapping)

WT56F116S/108S 內置 128 位元組的直接定址暫存器，WT56F116S/108S 的標準 SFR 有以下幾種:

- CPU 內核暫存器: ACC、B、PSW、SP、DPL0、DPH0
- 中斷系統暫存器: IP、IE、XICON
- I/O 埠暫存器: P0
- 計時器暫存器: TCON、TMOD、TL0、TH0、TL1、TH1、CKCON
- UART0 暫存器: SCON0、SBUF0、SBRG0H、SBRG0L、PCON

特殊功能暫存器分布圖如下所示:

	可位元定址	不可位元定址							
F8H									FFH
F0H	B								F7H
E8H									EFH
E0H	ACC								E7H
D8H									DFH
D0H	PSW								D7H
C8H									CFH
C0H	XICON								C7H
B8H	IP								BFH
B0H									B7H
A8H	IE								AFH
A0H									A7H
98H	SCON0	SBUF0	SBRG0H	SBRG0L					9FH
90H									97H
88H	TCON	TMOD	TL0	TL1	TH0	TH1	CKCON		8FH
80H	*P0*	SP	DPL0	DPH0				PCON	87H

下表為特殊功能暫存器 **(SFR)** 的內容說明:

暫存器名稱	位址	復位值	說明
P0	80H	FFh	Port 0
SP	81H	07h	Stack Pointer
DPL0	82H	00h	Data Pointer 0 low byte
DPH0	83H	00h	Data Pointer 0 high byte
PCON	87H	00h	Power Control Register
TCON	88H	00h	Timer 0/1 Counter Control
TMOD	89H	00h	Timer 0/1 Mode Control
TL0	8AH	00h	Timer 0, low byte
TL1	8BH	00h	Timer 1, low byte
TH0	8CH	00h	Timer 0, high byte
TH1	8DH	00h	Timer 1, high byte
CKCON	8EH	00h	Timer clock-base select

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

暫存器名稱	位址	復位值	說明
SCON0	98H	00h	Serial Port 0, Control Register
SBUF0	99H	00h	Serial Port 0, Data Buffer
SBRG0H	9AH	00h	Serial Baud rate Generator, high byte
SBRG0L	9BH	00h	Serial Baud rate Generator, low byte
IE	A8H	00h	Interrupt Enable Register
IP	B8H	00h	Interrupt Priority Register 1
XICON	C0H	00h	Interrupt Enable Register (INT3)
PSW	D0H	00h	Program Status Word
ACC	E0H	00h	Accumulator
B	F0H	00h	B Register

註: 特殊功能暫存器的重置值，請參考 5.7 "復位"章節。

WT56F116S/108S CPU 相關 SFR 介紹如下:

B: Address: F0H **復位值: 00h**

7	6	5	4	3	2	1	0
B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0

B 暫存器主要用來進行乘法與除法的運算，在乘法運算中用來存放乘數與運算結果的高位元組; 在除法運算中用來存放除數以及運算結果之餘數，亦可當作一般暫存器來使用。

ACC: Address: E0H **復位值: 00h**

7	6	5	4	3	2	1	0
ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0

累加器，大部分之運算都需透過累加器。

P0: Address: 80H **復位值: FFh**

7	6	5	4	3	2	1	0
				P0.3	P0.2	P0.1	P0.0

輸出/輸入端口 P0 的數據設定。

CKCON: Address: 8EH **復位值: 00h**

7	6	5	4	3	2	1	0
						TCS1	TCS0

TCS1 = 0: Timer 1 計數一次為 12 clocks
TCS1 = 1: Timer 1 計數一次為 3 clocks
TCS0 = 0: Timer 0 計數一次為 12 clocks
TCS0 = 1: Timer 0 計數一次為 3 clocks

PSW (Program Status Word): Address: D0H **復位值: 00h**

7	6	5	4	3	2	1	0
CY	AC	F0	RS1	RS0	OV	F1	PARITY

程式狀態字元，含有程式運作時之相關訊息。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
7	CY	進位旗標 (Carry Flag)，用來表示算術指令運算後的結果，其數據的第 7 個位元是否有進位或借位。 加法運算時 (ADD) 的結果: 有進位 CY = 1，沒有進位 CY = 0。 減法運算時 (SUB) 的結果: 有借位 CY = 1，沒有借位 CY = 0。
6	AC	半進位旗標 (Aux Carry Flag)，用來表示算術後數據的第 3 個位元是否有向第 4 個位元進位或借位。 加法運算時 (ADD) 的結果: 有進位 AC = 1，沒有進位 AC = 0。 減法運算時 (SUB) 的結果: 有借位 AC = 1，沒有借位 AC = 0。
5	F0	一般用途旗標，可作為一般的讀/寫位元。
4	RS1	暫存器庫選擇 (參考暫存器庫選擇表)
3	RS0	
2	OV	溢位旗標 (Overflow Flag)，表示程式經算術或邏輯運算後的結果是否有溢位，若是 OV = 1，若不是 OV = 0。
1	F1	一般用途旗標，可作為一般的讀/寫位元。
0	P	同位旗標，累加器 (ACC) 的內容若有奇數個 1 則此旗標為 1，否則為 0。

暫存器庫選擇表

暫存器庫	位址	RS1	RS0
0	00H ~ 07H	0	0
1	08H ~ 0FH	0	1
2	10H ~ 17H	1	0
3	18H ~ 1FH	1	1

SP (Stack Point) Address: 81H **復位值: 07h**

7	6	5	4	3	2	1	0
SP.7	SP.6	SP.5	SP.4	SP.3	SP.2	SP.1	SP.0

堆疊指標，指向最後 PUSH 進入之堆疊位址。當使用 PUSH 操作時 SP 會自動先+1 再將值存入堆疊器內。

DPL0 (DPTR0, low byte of the 16-bit data pointer 0) Address: 82H **復位值: 00h**

7	6	5	4	3	2	1	0
DPL0.7	DPL0.6	DPL0.5	DPL0.4	DPL0.3	DPL0.2	DPL0.1	DPL0.0

為 DPTR0 (數據指標) 之低位元組，搭配 DPH0 進行存取數據時的位址指標使用。

DPH0 (DPTR0, high byte of the 16-bit data pointer 0) Address: 83H **復位值: 00h**

7	6	5	4	3	2	1	0
DPH0.7	DPH0.6	DPH0.5	DPH0.4	DPH0.3	DPH0.2	DPH0.1	DPH0.0

為 DPTR0 (數據指標) 之高位元組，搭配 DPL0 進行存取數據時的位址指標使用。

註: 其它的特殊功能暫存器將在後面的章節介紹。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

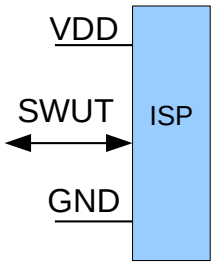
5.5 線上燒錄 (ISP) (重要!!! 務必閱讀!!!)

線上燒錄 (In-System Programming) 即用戶可以直接在系統目標板進行程式燒錄。

ISP 界面可以採用:

3 線式: VDD、GND (VSS)、SWUT
2 線式: SWUT、GND (VSS)，當系統目標板已有 VDD 電源

下圖為 ISP 界面接腳示意圖:



註: 請參考 WLINK-SWUT ISP 操作說明書。

線上燒錄注意事項

條件: MCU SOURCE clock 2~16 MHz (內部/外部晶振)，實際 ISP 應用線路請參考第 8 章節。

說明: 因這系列的 MCU 是使用單線式 UART (SWUT)來進行燒錄，且燒錄的傳輸鮑率為 115200 bps，若 SOURCE clock 為 2~16 MHz 就可直接燒錄。另外 MCU 在出廠(default)的初始設定為 IRC 12 MHz (頻率除 2，此時 MCU 工作於 6MHz)，所以可直接燒錄。如果 MCU 工作在外部 1 MHz、Green Mode、Idle Mode 及 Sleep Mode 需要增加觸發或喚醒條件，否則會導致無法燒錄，後續會針對上述的模式做說明。(ISP 的參考時鐘源，請參考第 3.1 章節)

因為 RESET/SWUT 腳位同時支援復位功能及燒錄功能，各個功能的準位也不同，可參考下表說明。

Function (VDD = 3.3V)	VIH	VIL
SWUT	0.79 VDD	0.60 VDD
NRST	0.42 VDD	0.20 VDD

Function (VDD = 2.4V)	VIH	VIL
SWUT	0.77 VDD	0.54 VDD
NRST	0.47 VDD	0.22 VDD

高速正常模式 (Normal Mode)：

MCU 的SOURCE clock 選擇在2~16 MHz (內部/外部晶振)，這時MCU 只要上電復位正常，燒錄就能順利進行。MCU 搭配特別頻率的外部晶振工作，例如1 MHz、32.768 kHz 的石英晶體振盪器，這時需要設定ISP時鐘源控制暫存器 (ISP_CHG_CTL) 致能兩個控制位元Bit7 ISP_CHG_12M 及Bit5 UART_ISP_CHG，讓SWUT 腳位接收到觸發訊號後，讓MCU 自動切到內部晶振12 MHz 後才能順利燒錄，詳細請參考6.7章節。

低速省電模式 (Green Mode):

MCU 的 SOURCE clock 選擇在 32 kHz (內部/外部晶振)工作就稱為 Green Mode。在此模式下 MCU 是無法直接燒錄，需要設定 ISP 時鐘源控制暫存器 (ISP_CHG_CTL)致能兩個控制位元 Bit7 ISP_CHG_12M 及 Bit5 UART_ISP_CHG，讓 SWUT 腳位接收到觸發訊號後，讓 MCU 自動切到內部晶振 12 MHz 後才能順利燒錄，詳細請參考 6.7 章節。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

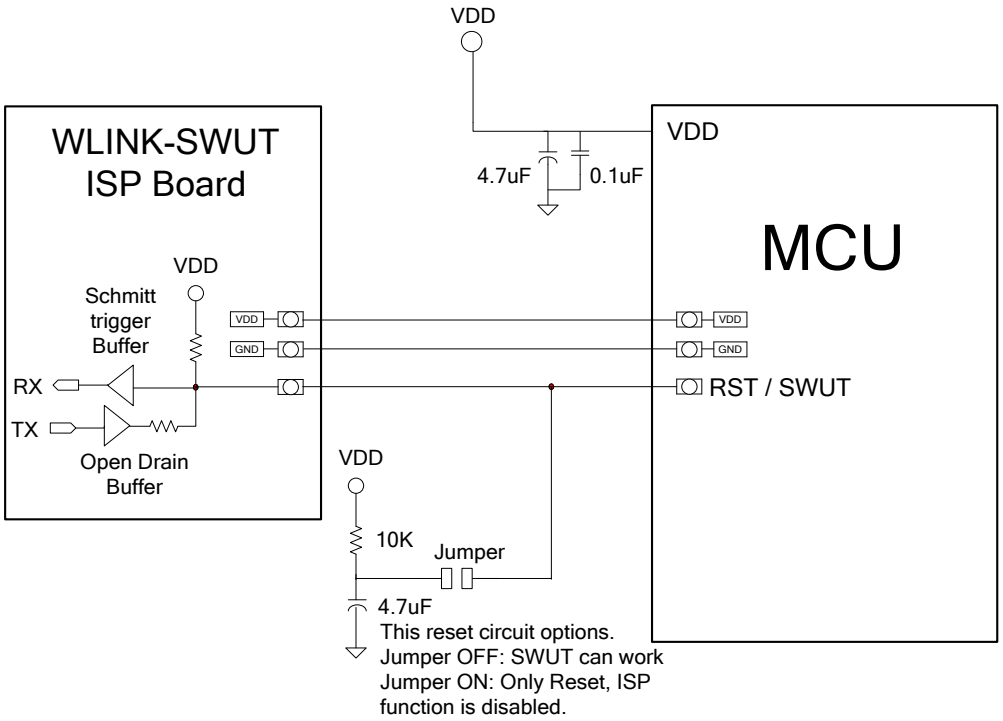
空閒模式 (Idle Mode):

在進入此模式前，除了設立 ISP 時鐘源控制暫存器 (ISP_CHG_CTL) 致能兩個控制位元 Bit7 ISP_CHG_12M 及 Bit5 UART_ISP_CHG，一定要設定喚醒條件，可以讓 MCU 切回到 12 MHz 下工作，並且能維持 2 至 3 秒來接收 SWUT 的燒錄命令，詳細請參考 6.7 章節。

睡眠模式 (Sleep Mode):

在進入此模式前，除了設立 ISP 時鐘源控制暫存器 (ISP_CHG_CTL) 致能兩個控制位元 Bit7 ISP_CHG_12M 及 Bit5 UART_ISP_CHG，一定要設定喚醒條件，可以讓 MCU 切回到 12 MHz 下工作，並且能維持 2 至 3 秒來接收 SWUT 的燒錄命令，詳細請參考 6.7 章節。

建議線路:



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

5.6 計時/計數器 (Timer)

WT56F116S/108S 有兩個 16 Bit 的計時/計數器 (Timer0 ~ 1)，可以被設定為計時或計數功能。
WT56F116S/108S 內部計時/計數器 0 與計時/計數器 1 可利用特殊暫存器 TMOD 中的(M11、M10)或(M01、M00)來選擇四種不同的工作模式，說明如下:

TMOD (8052 Timer0/1 mode control register) Address: 89H

7	6	5	4	3	2	1	0
GATE1	C1/T1	M11	M10	GATE0	C0/T0	M01	M00

位元編號	位符號	說明
7	GATE1	GATE1 = 1，無作用 GATE1 = 0，設定為內部啟動，只要 TR1 = 1 即可啟用 Timer1
6	C1/T1	計時/計數器 1 切換開關 C1/T1 = 1，無作用 C1/T1 = 0，設定為內部計時器，計數內部時鐘源除以 12 的信號
5-4	M11-M10	計時/計數器 1 的模式選擇位元 00: 模式 0 為 13 位元之計時/計數器 01: 模式 1 為 16 位元之計時/計數器 10: 模式 2 為 8 位元自動載入計時/計數器 11: 模式 3 計時/計數器 1，此時停止計時/計數
3	GATE0	GATE0 = 1，無作用 GATE0 = 0，設定為內部啟動，只要 TR0 = 1 即可啟用 Timer0
2	C0/T0	計時/計數器 0 切換開關 C0/T0 = 1，無作用 C0/T0 = 0，設定為內部計時器，計數內部時鐘源除以 12 的信號
1-0	M01-M00	計時/計數器 0 的模式選擇位元 00: 模式 0 為 13 位元之計時/計數器 01: 模式 1 為 16 位元之計時/計數器 10: 模式 2 為 8 位元自動載入計時/計數器 11: 模式 3 為 8 位元之計時/計數器 (TL0 由 TR0 啟動，TH0 由 TR1 啟動)

註: 當使用計時/計數器 0 或/計時/計數器 1，Cx/Tx 必須為 0，計時/計數器才能正常工作。

TCON (8052 Timer 0/1 Control Register) Address: 88H

7	6	5	4	3	2	1	0
TF1	TR1	TF0	TR0	-	-	-	-

位元編號	位符號	說明
7	TF1	計時/計數器 1 之溢位旗標。當計時或計數產生溢位時，會自動令 TF1 = 1。當 CPU 跳至計時/計數器 1 的中斷向量執行中斷副程式時，會自動令 TF1 = 0。
6	TR1	計時/計數器 1 之致能位元。當 TR1=1 時，計時/計數器 1 工作; 當 TR1 = 0 時，計時/計數器 1 停止工作。
5	TF0	計時/計數器 0 之溢位旗標。當計時或計數產生溢位時，會自動令 TF0 = 1。當 CPU 跳至計時/計數器 0 的中斷向量執行中斷副程式時，會自動令 TF0 = 0。

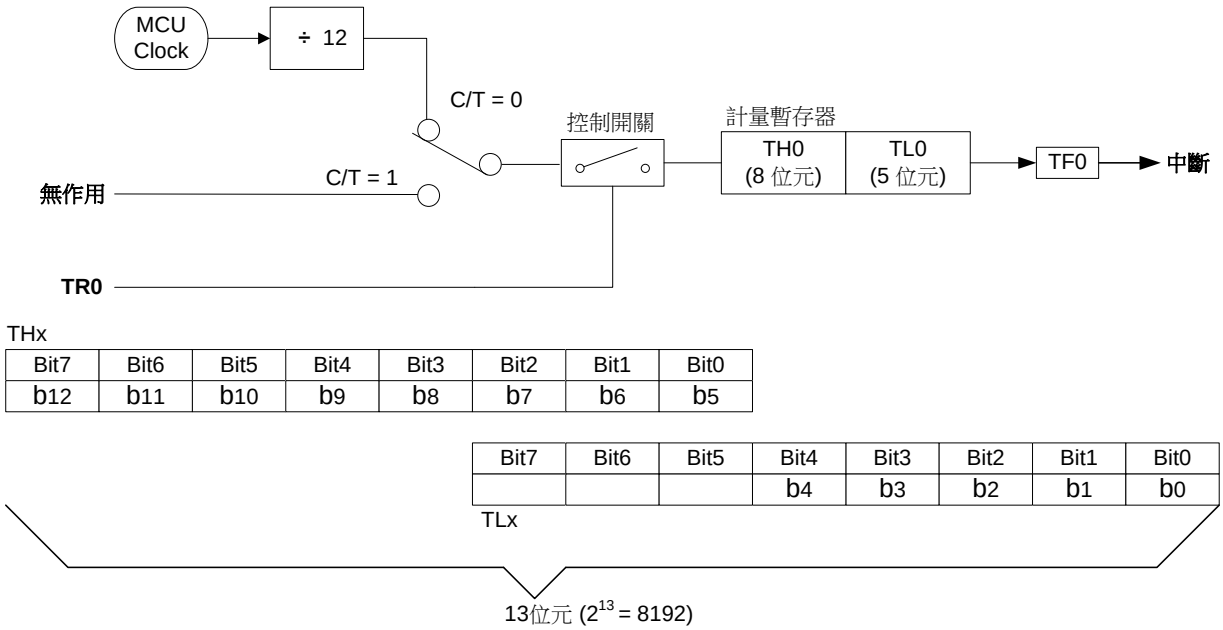
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
4	TR0	計時/計數器 0 之致能位元。當 TR0 = 1 時，計時/計數器 0 工作; 當 TR0 = 0 時，計時/計數器 0 停止工作。
3-0	-	無作用

註: 計時/計數器 1 之傳輸速率產生器，請參考 6.4 章節。

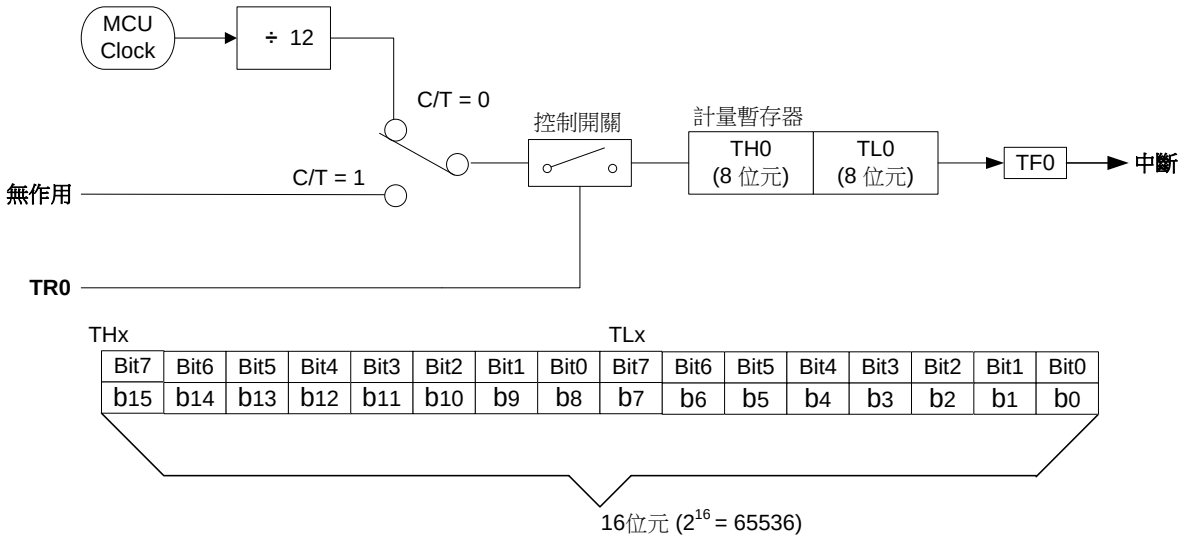
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

模式 **0**：



當計時/計數器 0 及計時/計數器 1 工作於模式 0 時，兩者的動作相同，此時特殊功能暫存器 THx 與 TLx 組成 13 位元之向上計時/計數器，當計數至 13 個位元全為 1，此時再加 1 後會令這 13 個位元全變為 0，同時計時/計數之溢位旗標 TFx = 1 (TFx 位於特殊暫存器 TCON 中)，此時若有致能計時/計數器中斷則會產生中斷。

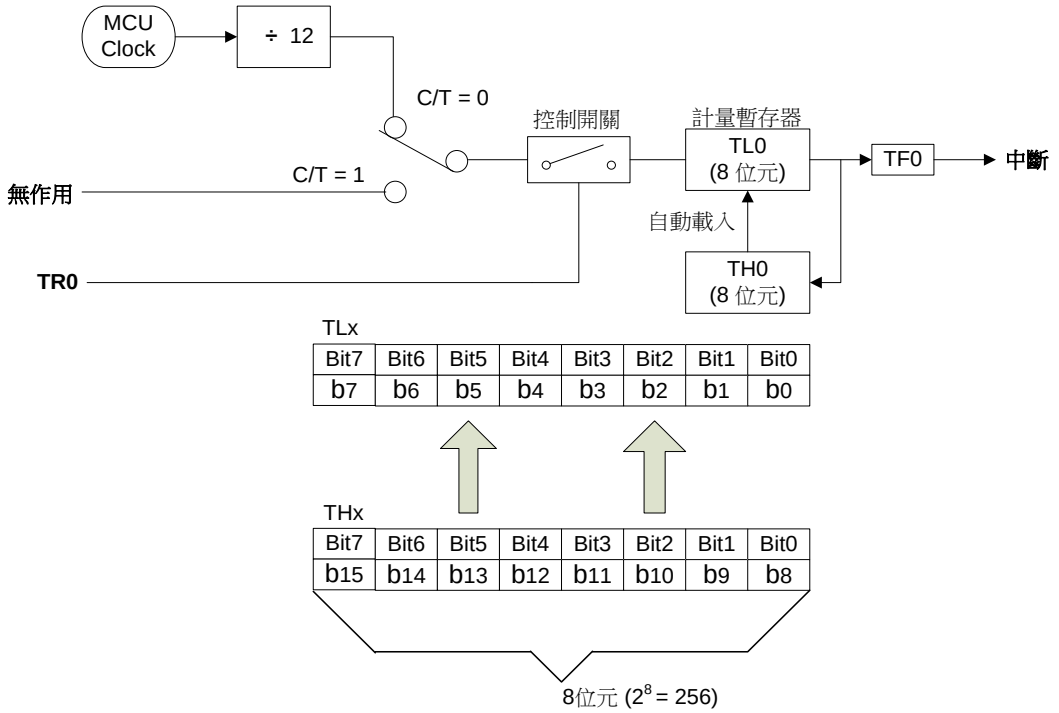
模式 **1:**



當計時/計數器 0 及計時/計數器 1 工作於模式 1 時，動作與模式 0 幾乎一模一樣，除了此時的 THx 與 TLx 是組成 16 位元之向上計時/計數器。

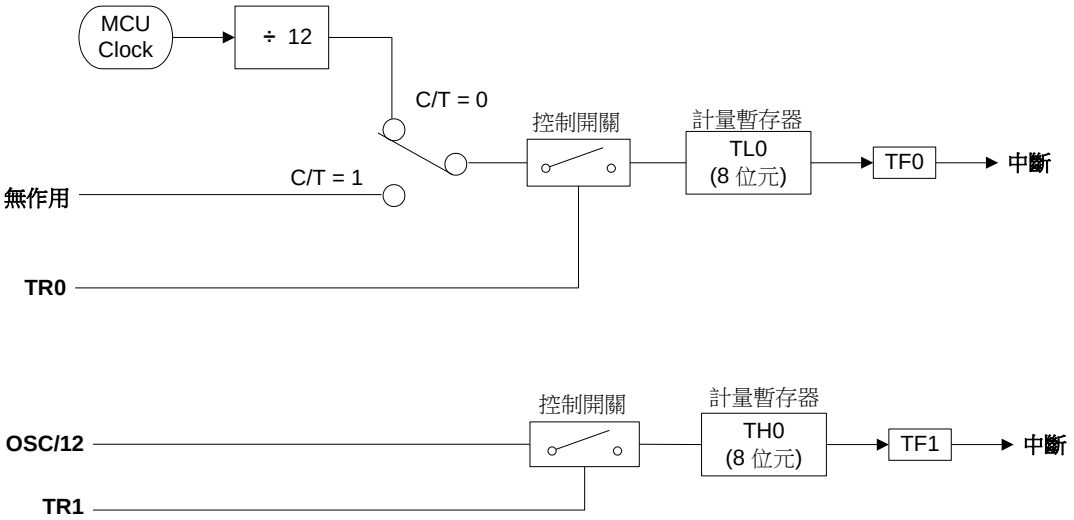
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

模式 2：



當計時/計數器 0 及計時/計數器 1 工作於模式 2 時，兩者的動作相同，提供兩個 8 位元可自動載入的計時/計數器 (Timer0 及 Timer1)，其計時或計數的量放置在 TLx 暫存器裡，當 TLx 發生溢位時，除了會令 TFx = 1 之外，並且會自動將 THx 的值再載入 TLx 中，以繼續計數下去。

模式 3：



當計時計數器 0 及計時計數器 1 工作於模式 3 時，兩者的動作完全不同，分別如下:
計時/計數器 0 工作於模式 3 時，TL0 是一個 8 位元之計時/計數器，TH0 則為 TR1 控制之 8 位元計數器，此時要注意的是 TH0 借用計時/計數器 1 的溢位旗標，故其相對應的中斷副程式位址是 001BH。
計時/計數器 1 工作於模式 3 時，此時停止計時/計數。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

5.7 復位 (Reset)

WT56F116S/108S 具有七種復位機制，包括上電復位 (POR)、低壓復位 (LVR)、低壓偵測復位(LVDR) 、外部 NRST 腳位復位、看門狗復位、ISP/ICE 命令復位及程序計數器溢位復位 (PC_OVR)。當 WT56F116S/108S 發生任何一種復位，則所有的暫存器皆會回復至復位值，此時利用復位旗標暫存器 (XFR 0x03) 來判斷何種復位發生。

上電復位 (POR)

當 VDD 電壓低於復位電壓 (參考 DC 電氣特性章節)，則發生上電復位，此時 XFR: 0x03 上電復位 (POR) 旗標 POR_RST_FLG = 1。

低壓復位 (LVR)

當 VDD 電壓低於最低允許工作電壓點時發生復位，此時 XFR: 0x03 低壓復位 (LVR) 旗標 LVR_RST_FLG = 1。

低壓偵測復位 (LVDR)

當 VDD 電壓低於所設定之偵測電壓位準時發生復位，此時 XFR: 0x03 低壓偵測復位 (LVDR) 旗標 LVD_RST_FLG = 1。

外部 NRST 腳位復位

當外部復位腳位 (NRST) 電壓低於此腳位之 VIL (參考 DC 電氣特性章節) 時發生復位，此時 XFR: 0x03 外部 NRST 腳位復位旗標 NRST_FLG = 1。

看門狗復位 (Watchdog Timer Reset)

當看門狗定時器設定之時間到達後則發生復位，此時看門狗復位旗標 XFR: 0x03 WDT_RST_FLG = 1。

ISP/ICE 命令復位

當從 SWUT 腳位傳送復位命令，則發生 ISP/ICE 復位，此時 XFR: 0x03 ISP 復位旗標 ISP_RST_FLG = 1。

程序計數器溢位復位 (PC_OVR)

程序計數器為儲存目前執行指令所在的地址，當位址超過閃控程序存儲器 (Flash Address 0x0000 ~ 0x1FFF) 的範圍，會產生復位，此時 XFR: 0x03 程序計數器溢位復位旗標 PC_OVL_RST_FLG = 1。

復位狀態

當發生上述狀況，所有的特殊暫存器皆會回到初始預設值，其中 SFR 的部分如下表，而 XFR 的部分請參考下一章節。

特殊功能暫存器復位後的預設值，如下所示:

SFR	預設值	SFR	預設值
P0	11111111b	SCON0	00000000b
SP	00000111b	SBUF0	00000000b
DPL0	00000000b	SBRG0H	00000000b
DPH0	00000000b	SBRG0L	00000000b

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

SFR	預設值	SFR	預設值
PCON	00000000b	IE	00000000b
TCON	00000000b	IP	xx000000b
TMOD	00000000b	PSW	00000000b
TL0	00000000b	ACC	00000000b
TL1	00000000b	B	00000000b
TH0	00000000b	XICON	00000000b
TH1	00000000b	CKCON	00000000b

復位旗標暫存器 RESET_FLG (外部記憶體位址: 0x03) **復位值: 01h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	寫	讀	讀	讀	讀	讀	讀	讀
名稱	CLR_RST_FLG	PC_OVL_RST_FLG	ISP_RST_FLG	WDT_RST_FLG	NRST_FLG	LVD_RST_FLG	LVR_RST_FLG	POR_RST_FLG

位元編號	位符號	說明
7	CLR_RST_FLG	1: 清除所有復位旗標
6	PC_OVL_RST_FLG	1: 復位的來源是程序計數器溢出
5	ISP_RST_FLG	1: 復位的來源是 ISP
4	WDT_RST_FLG	1: 復位的來源是看門狗
3	NRST_FLG	1: 復位的來源是外部復位腳
2	LVD_RST_FLG	1: 復位的來源是低壓偵測復位
1	LVR_RST_FLG	1: 復位的來源是低壓復位
0	POR_RST_FLG	1: 復位的來源是外部電源復位

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

5.8 系統時鐘及時鐘來源

WT56F116S/108S 具有兩種時鐘源，即 DC ~ 24 MHz 外部石英晶體振盪器、內部 12/24 MHz RC 振盪，其中可經由外部特殊暫存器 (XFR) SOURCE_CLK_SLT[1:0]及 MCU_CLK_SLT[1:0]來選擇 MCU 時鐘源，預設值為內部 12 MHz RC 振盪器之頻率，詳細請參考 6.7 電源管理章節。

主、副晶振搭配表，如下所示:

主系統晶振來源	副系統晶振來源
DC ~ 24 MHz 石英晶體振盪器	32K 內部 RC 振盪器
12/24 MHz 內部 RC 振盪器	32K 內部 RC 振盪器
12/24 MHz 內部 RC 振盪器	32.768 kHz 石英晶體振盪器

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6. 增強功能

6.1 外部特殊功能暫存器 (XFR)

外部特殊功能暫存器 (XFR) 位址為 0x00 ~ 0xFF，必須使用指令 MOVX 來進行資料存取。
不支援 MOVX @R0,A 及 MOVX A,@R0，且 C 語言不支援使用 pdata。

以下是外部特殊暫存器功能對照表:

外部記憶體位址	說明
0000H ~ 000DH	系統暫存器與復位暫存器
0010H ~ 001FH	通用 I/O 端口暫存器
0020H ~ 002FH	通用 I/O 端口暫存器及複合功能暫存器
0030H ~ 003FH	中斷致能暫存器
0040H ~ 004FH	外部中斷要求暫存器 (IRQ)
0050H ~ 005FH	脈衝寬度調製暫存器 (PWM)
0060H ~ 006FH	喚醒暫存器
0070H ~ 007FH	內部振盪校正暫存器、看門狗暫存器、實時定時器暫存器
0080H ~ 00A7H	液晶驅動器顯示暫存器
00A8H ~ 00AFH	液晶驅動器暫存器
00B0H ~ 00BFH	增強型計時/計數器暫存器
00D0H ~ 00D7H	10 位元模/數轉換器暫存器
00E0H ~ 00EFH	仿真式 E²PROM 暫存器

當發生 5.7 章節所提到的復位狀況，外部特殊功能暫存器復位後的預設值，如下表所示:
外部特殊功能暫存器復位預設值對映表

暫存器名稱	位址	復位預設值 (Hex)	參照章節
保留	-	-	-
系統控制暫存器	0x01	80	6.9
低壓偵測控制暫存器	0x02	A6	6.17; 6.18
復位旗標暫存器	0x03	01	6.18
ISP 時鐘源控制暫存器	0x04	00	6.7
系統時鐘源控制暫存器	0x05	A0	6.7
省電控制暫存器	0x06	50	6.7
時鐘源開關控制暫存器	0x07	A2	6.7
振盪器驅動控制暫存器	0x08	58	6.7
外部時鐘源除頻控制暫存器 1	0x09	01	6.9
外部時鐘源除頻控制暫存器 2	0x0A	76	6.9
低壓復位控制暫存器	0x0C	00	6.16
客戶代碼暫存器 1	0x0D	FF	6.20
客戶代碼暫存器 2	0x0E	FF	6.20
客戶代碼暫存器 3	0x0F	FF	6.20
通用 I/O 端口 A 輸出致能控制暫存器	0x10	00	6.2
通用 I/O 端口 B 輸出致能控制暫存器	0x11	00	6.2
通用 I/O 端口 C 輸出致能控制暫存器	0x12	00	6.2
通用 I/O 端口 D 輸出致能控制暫存器	0x13	00	6.2

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

暫存器名稱	位址	復位預設值 (Hex)	參照章節
通用 I/O 端口 E 輸出致能控制暫存器	0x14	00	6.2
通用 I/O 端口 F 輸出致能控制暫存器	0x15	00	6.2
通用 I/O 端口 G 輸出致能控制暫存器	0x16	00	6.2
通用 I/O 端口 A 數據暫存器	0x17	00	6.2
通用 I/O 端口 B 數據暫存器	0x18	00	6.2
通用 I/O 端口 C 數據暫存器	0x19	00	6.2
通用 I/O 端口 D 數據暫存器	0x1A	00	6.2
通用 I/O 端口 E 數據暫存器	0x1B	00	6.2
通用 I/O 端口 F 數據暫存器	0x1C	00	6.2
通用 I/O 端口 G 數據暫存器	0x1D	00	6.2
通用 I/O 端口 A 致能內部上拉電阻暫存器	0x1E	FF	6.2
通用 I/O 端口 B 致能內部上拉電阻暫存器	0x1F	FF	6.2
通用 I/O 端口 C、D、E、F、G 致能內部上拉電阻暫存器	0x20	F8	6.2
通用 I/O 端口 A 輸出型態控制暫存器	0x22	FF	6.2
通用 I/O 端口 B 輸出型態控制暫存器	0x23	FF	6.2
通用 I/O 端口 A 複合功能設定暫存器 1	0x25	00	6.2
通用 I/O 端口 A 複合功能設定暫存器 2	0x26	00	6.2
通用 I/O 端口 B 複合功能設定暫存器 1	0x27	00	6.2
通用 I/O 端口 B 複合功能設定暫存器 2	0x28	00	6.2
通用 I/O 端口 C 複合功能設定暫存器	0x29	00	6.2
通用 I/O 端口 D 複合功能設定暫存器	0x2A	00	6.2
通用 I/O 端口 E 複合功能設定暫存器	0x2B	00	6.2
通用 I/O 端口 F 複合功能設定暫存器 1	0x2C	00	6.2
通用 I/O 端口 F 複合功能設定暫存器 2	0x2D	00	6.2
通用 I/O 端口 G 複合功能設定暫存器	0x2E	00	6.2
通用 I/O 端口延伸複合功能設定暫存器	0x2F	00	6.2
8052 外部中斷 0 控制暫存器	0x30	00	6.3
8052 外部中斷 1 控制暫存器	0x31	00	6.3
8052 外部中斷 3 控制暫存器	0x34	00	6.3
8052 外部中斷 0(INT0)旗標暫存器	0x35	00	6.3
8052 外部中斷 1(INT1)旗標暫存器	0x36	00	6.3
8052 外部中斷 3(INT3)旗標暫存器	0x39	00	6.3
外部中斷要求(IRQ)控制暫存器	0x40	00	6.5
外部中斷要求(IRQ)狀態暫存器	0x41	00	6.5
外部中斷要求(IRQ)清除暫存器	0x42	00	6.5
外部中斷要求(IRQ)雙向觸發暫存器	0x43	00	6.5
外部中斷要求(IRQ)觸發緣暫存器	0x44	00	6.5
PWM 控制暫存器	0x50	00	6.6
PWM0 週期控制高位元組暫存器	0x51	00	6.6
PWM0 週期控制低位元組暫存器	0x52	01	6.6
PWM0 佔空比控制高位元組暫存器	0x53	00	6.6
PWM0 佔空比控制低位元組暫存器	0x54	00	6.6
PWM1 週期控制高位元組暫存器	0x55	00	6.6

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

暫存器名稱	位址	復位預設值 (Hex)	參照章節
PWM1 週期控制低位元組暫存器	0x56	01	6.6
PWM1 佔空比控制高位元組暫存器	0x57	00	6.6
PWM1 佔空比控制低位元組暫存器	0x58	00	6.6
通用 I/O 端口喚醒控制暫存器 1	0x60	00	6.7
通用 I/O 端口喚醒控制暫存器 2	0x61	00	6.7
周邊中斷喚醒控制暫存器	0x64	00	6.7
通用 I/O 端口喚醒旗標暫存器 1	0x65	00	6.7
通用 I/O 端口喚醒旗標暫存器 2	0x66	00	6.7
周邊中斷喚醒旗標暫存器	0x69	00	6.7
喚醒清除暫存器	0x6A	00	6.7
內部振盪調整暫存器	0x70	40	6.8
內部振盪計數數據高位元組暫存器	0x71	00	6.8
內部振盪計數數據低位元組暫存器	0x72	00	6.8
內部振盪校正控制暫存器	0x73	00	6.8
看門狗定時控制暫存器	0x78	02	6.9
實時定時器控制暫存器	0x7C	80	6.9
實時定時器速度選擇暫存器	0x7D	00	6.9
液晶驅動器顯示數據暫存器 0	0x80	00	6.10
液晶驅動器顯示數據暫存器 1	0x81	00	6.10
液晶驅動器顯示數據暫存器 2	0x82	00	6.10
液晶驅動器顯示數據暫存器 3	0x83	00	6.10
液晶驅動器顯示數據暫存器 4	0x84	00	6.10
液晶驅動器顯示數據暫存器 5	0x85	00	6.10
液晶驅動器顯示數據暫存器 6	0x86	00	6.10
液晶驅動器顯示數據暫存器 7	0x87	00	6.10
液晶驅動器顯示數據暫存器 8	0x88	00	6.10
液晶驅動器顯示數據暫存器 9	0x89	00	6.10
液晶驅動器顯示數據暫存器 10	0x8A	00	6.10
液晶驅動器顯示數據暫存器 11	0x8B	00	6.10
液晶驅動器顯示數據暫存器 12	0x8C	00	6.10
液晶驅動器顯示數據暫存器 13	0x8D	00	6.10
液晶驅動器顯示數據暫存器 14	0x8E	00	6.10
液晶驅動器顯示數據暫存器 15	0x8F	00	6.10
液晶驅動器顯示數據暫存器 16	0x90	00	6.10
液晶驅動器顯示數據暫存器 17	0x91	00	6.10
液晶驅動器顯示數據暫存器 18	0x92	00	6.10
液晶驅動器顯示數據暫存器 19	0x93	00	6.10
液晶驅動器顯示數據暫存器 20	0x94	00	6.10
液晶驅動器顯示數據暫存器 21	0x95	00	6.10
液晶驅動器顯示數據暫存器 22	0x96	00	6.10
液晶驅動器顯示數據暫存器 23	0x97	00	6.10
液晶驅動器顯示數據暫存器 24	0x98	00	6.10
液晶驅動器顯示數據暫存器 25	0x99	00	6.10

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

暫存器名稱	位址	復位預設值 (Hex)	參照章節
液晶驅動器顯示數據暫存器 26	0x9A	00	6.10
液晶驅動器顯示數據暫存器 27	0x9B	00	6.10
液晶驅動器顯示數據暫存器 28	0x9C	00	6.10
液晶驅動器顯示數據暫存器 29	0x9D	00	6.10
液晶驅動器顯示數據暫存器 30	0x9E	00	6.10
液晶驅動器顯示數據暫存器 31	0x9F	00	6.10
液晶驅動器控制暫存器 1	0xA8	00	6.10
液晶驅動器控制暫存器 2	0xA9	00	6.10
液晶驅動器段輸出致能暫存器 1	0xAB	00	6.10
液晶驅動器段輸出致能暫存器 2	0xAC	00	6.10
液晶驅動器段輸出致能暫存器 3	0xAD	00	6.10
液晶驅動器段輸出致能暫存器 4	0xAE	00	6.10
增強型計時/計數器控制暫存器	0xB0	00	6.12
增強型計時/計數器中斷暫存器	0xB2	00	6.12
增強型計時/計數器數據緩衝低位元組暫存器	0xB3	00	6.12
增強型計時/計數器數據緩衝高位元組暫存器	0xB4	80	6.12
主/從機 I²C 控制暫存器 0	0xB8	40	6.11
主/從機 I²C 狀態暫存器 0	0xB9	00	6.11
主/從機 I²C 傳送緩衝暫存器 0	0xBA	00	6.11
主/從機 I²C 傳送及接收緩衝暫存器 0	0xBB	FF	6.11
從機 I²C 位址暫存器 0	0xBC	00	6.11
主/從機 I²C 延伸控制暫存器 0	0xBD	00	6.11
SPI 控制暫存器 1	0xC0	00	6.15
SPI 控制暫存器 2	0xC1	00	6.15
SPI 中斷控制暫存器	0xC2	00	6.15
SPI 中斷清除暫存器	0xC3	00	6.15
SPI 旗標暫存器	0xC4	00	6.15
SPI 速度設定暫存器	0xC5	00	6.15
SPI 傳輸緩衝暫存器	0xC6	FF	6.15
SPI 接收緩衝暫存器	0xC7	00	6.15
主/從機 I²C 控制暫存器 1	0xC8	40	6.11
主/從機 I²C 狀態暫存器 1	0xC9	00	6.11
主/從機 I²C 傳送緩衝暫存器 1	0xCA	00	6.11
主/從機 I²C 傳送及接收緩衝暫存器 1	0xCB	FF	6.11
從機 I²C 位址暫存器 1	0xCC	00	6.11
主/從機 I²C 延伸控制暫存器 1	0xCD	00	6.11
模/數轉換器控制暫存器	0xD0	80	6.13
模/數轉換器設定控制暫存器	0xD1	40	6.13
模/數轉換器中斷控制暫存器	0xD2	00	6.13
模/數轉換器通道控制暫存器	0xD3	00	6.13
模/數轉換器電壓比較數據高位元組暫存器	0xD4	80	6.13
模/數轉換器電壓比較數據低位元組暫存器	0xD5	00	6.13
模/數轉換器轉換數據高位元組暫存器	0xD6	00	6.13

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

暫存器名稱	位址	復位預設值 (Hex)	參照章節
模/數轉換器轉換數據低位元組暫存器	0xD7	00	6.13
數/模轉換器控制暫存器	0xD8	80	6.14
數/模轉換器轉換數據高位元組暫存器	0xD9	00	6.14
數/模轉換器轉換數據低位元組暫存器	0xDA	00	6.14
E^2PROM 致能暫存器 1	0xE0	00	6.19
E^2PROM 致能暫存器 2	0xE1	00	6.19
E^2PROM 位址低位元組暫存器	0xE2	FF	6.19
E^2PROM 位址高位元組暫存器	0xE3	07	6.19
E^2PROM 控制暫存器	0xE4	00	6.19
E^2PROM 中止暫存器	0XE6	00	6.19
E^2PROM 數據暫存器	0xE8	00	6.19

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.2 I/O 端口

特性

- 共 45 個可程式化 I/O，其中包含 GPIOA[7:0]、GPIOB[7:0]、GPIOC[7:3]、GPIOD[7:0]、GPIOE[7:0]、GPIOF[7:0]、GPIOG[7:6] (無 PB6, PF4)
- 某些 I/O 具有特殊功能 (如 LCD、ADC、PWM 等)，可透過特殊暫存器進行設定

暫存器

WT56F116S/108S 的 I/O 相關暫存器分為以下幾類:

- GPIOx_OE: 控制輸出/輸入暫存器，用來設定 I/O 為輸出或輸入，當相對應的 GPIOx_OE 位元設為 1，則此 I/O 為輸出埠，具有 4 mA 之驅動能力
- GPIOx_D: 數據暫存器，藉由此暫存器來讀取 I/O 的數據或設定 I/O 的輸出
- GPIOx_PHN: 內部上拉電阻致能暫存器，當 I/O 設定為輸入埠時 (透過 GPIOx_OE)，此時此暫存器可以來設定 I/O 是否具有上拉電阻，當相對應的 GPIOx_PHN 位元設為 0，則此 I/O 具有內部上拉電阻，通用 I/O 端口 C~G 的內部上拉電阻致能暫存器為同一個暫存器，每一個位元定義一個 I/O 端口
- GPIOx_TYP: 輸出模式設定暫存器，用來設定 I/O 為推拉式 (Push-Pull) 或開汲極 (Open-Drain)，只有 GPIOA[7:0]、GPIOB[7:0]可以設定輸出態

通用 I/O 端口 A 輸出致能控制暫存器 GPIOA_OE (外部記憶體位址: 0x10) **復位值: 00h**
通用 I/O 端口 B 輸出致能控制暫存器 GPIOB_OE (外部記憶體位址: 0x11) **復位值: 00h**
通用 I/O 端口 D 輸出致能控制暫存器 GPIOD_OE (外部記憶體位址: 0x13) **復位值: 00h**
通用 I/O 端口 E 輸出致能控制暫存器 GPIOE_OE (外部記憶體位址: 0x14) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	GPIOx_OE[7:0]							

位元編號	位符號	說明
7-0	GPIOA_OE[7:0] GPIOB_OE[7:0] GPIOD_OE[7:0] GPIOE_OE[7:0]	通用 I/O 端口 A, B, D, E 輸出/輸入設定 1: 輸出 0: 輸入 (預設值)

通用 I/O 端口 C 輸出致能控制暫存器 GPIOC_OE (外部記憶體位址: 0x12) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	-	-	-
名稱	GPIOC_OE[7:3]					保留		

位元編號	位符號	說明
7-3	GPIOC_OE[7:3]	通用 I/O 端口 C 輸出/輸入設定 1: 輸出 0: 輸入 (預設值)
2-0	保留	-

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

通用 I/O 端口 F 輸出致能控制暫存器 GPIOF_OE (外部記憶體位址: 0x15) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	-	讀/寫	讀/寫	讀/寫	讀/寫
名稱	GPIOF_OE[7:5]			保留	GPIOF_OE[3:0]			

位元編號	位符號	說明
7-5	GPIOF_OE[7:5]	通用 I/O 端口 F 輸出/輸入設定 1: 輸出 0: 輸入 (預設值)
4	保留	-
3-0	GPIOF_OE[3:0]	通用 I/O 端口 F 輸出/輸入設定 1: 輸出 0: 輸入 (預設值)

通用 I/O 端口 G 輸出致能控制暫存器 GPIOG_OE (外部記憶體位址: 0x16) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	-	-	-	-	-	-
名稱	GPIOG_OE[7:6]		保留					

位元編號	位符號	說明
7-6	GPIOG_OE[7:6]	通用 I/O 端口 G 輸出/輸入設定 1: 輸出 0: 輸入 (預設值)
5-0	保留	-

通用 I/O 端口 A 數據暫存器 GPIOA_D (外部記憶體位址: 0x17) **復位值: 00h**
通用 I/O 端口 B 數據暫存器 GPIOB_D (外部記憶體位址: 0x18) **復位值: 00h**
通用 I/O 端口 D 數據暫存器 GPIOD_D (外部記憶體位址: 0x1A) **復位值: 00h**
通用 I/O 端口 E 數據暫存器 GPIOE_D (外部記憶體位址: 0x1B) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	GPIOx_D[7:0]							

位元編號	位符號	說明
7-0	GPIOA_D[7:0] GPIOB_D[7:0] GPIOD_D[7:0] GPIOE_D[7:0]	通用 I/O 端口 A, B, D, E 輸出/輸入數據

通用 I/O 端口 C 數據暫存器 GPIOC_D (外部記憶體位址: 0x19) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	-	-	-
名稱	GPIOC_D[7:3]					保留		

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
7-3	GPIOC_D[7:3]	通用 I/O 端口 C 輸出/輸入數據
2-0	保留	-

通用 I/O 端口 F 數據暫存器 GPIOF_D (外部記憶體位址: 0x1C) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	-	讀/寫	讀/寫	讀/寫	讀/寫
名稱	GPIOF_D[7:5]			保留	GPIOF_D[3:0]			

位元編號	位符號	說明
7-5	GPIOF_D[7:5]	通用 I/O 端口 F 輸出/輸入數據
4	保留	-
3-0	GPIOF_D[3:0]	通用 I/O 端口 F 輸出/輸入數據

通用 I/O 端口 G 數據暫存器 GPIOG_D (外部記憶體位址: 0x1D) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	-	-	-	-	-	-
名稱	GPIOG_D[7:6]		保留					

位元編號	位符號	說明
7-6	GPIOG_D[7:6]	通用 I/O 端口 G 輸出/輸入數據
5-0	保留	-

通用 I/O 端口 A 致能內部上拉電阻暫存器 GPIOA_PHN (外部記憶體位址: 0x1E) **復位值: FFh**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	GPIOA_PHN[7:0]							

位元編號	位符號	說明
7-0	GPIOA_PHN[7:0]	致能通用 I/O 端口 A 上拉電阻設定 1: 禁能上拉電阻 (預設值) 0: 致能上拉電阻

通用 I/O 端口 B 致能內部上拉電阻暫存器 GPIOB_PHN (外部記憶體位址: 0x1F) **復位值: FFh**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	GPIOB_PHN[7:0]							

位元編號	位符號	說明
7-0	GPIOB_PHN[7:0]	致能通用 I/O 端口 B 上拉電阻設定 1: 禁能上拉電阻 (預設值) 0: 致能上拉電阻

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

通用 I/O 端口 C、D、E、F、G 致能內部上拉電阻暫存器 GPIOCDEFG_PHN (外部記憶體位址: 0x20)

復位值: F8h

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	-	-	-
名稱	GPIOC_PHN	GPIOD_PHN	GPIOE_PHN	GPIOF_PHN	GPIOG_PHN	保留		

位元編號	位符號	說明
7	GPIOC_PHN	致能通用 I/O 端口 C 上拉電阻設定 1: 禁能上拉電阻 (預設值) 0: 致能上拉電阻
6	GPIOD_PHN	致能通用 I/O 端口 D 上拉電阻設定 1: 禁能上拉電阻 (預設值) 0: 致能上拉電阻
5	GPIOE_PHN	致能通用 I/O 端口 E 上拉電阻設定 1: 禁能上拉電阻 (預設值) 0: 致能上拉電阻
4	GPIOF_PHN	致能通用 I/O 端口 F 上拉電阻設定 1: 禁能上拉電阻 (預設值) 0: 致能上拉電阻
3	GPIOG_PHN	致能通用 I/O 端口 G 上拉電阻設定 1: 禁能上拉電阻 (預設值) 0: 致能上拉電阻
2-0	保留	-

-: 未能使用。

通用 I/O 端口 A 輸出型態控制暫存器 GPIOA_TYP (外部記憶體位址: 0x22) **復位值: FFh**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	GPIOA_TYP[7:0]							

位元編號	位符號	說明
7-0	GPIOA_TYP[7:0]	通用 I/O 端口 A 輸出型態設定 1: 輸出型態為推拉式 (push-pull) (預設值) 0: 輸出型態為開汲極 (open-drain)

通用 I/O 端口 B 輸出型態控制暫存器 GPIOB_TYP (外部記憶體位址: 0x23) **復位值: FFh**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	GPIOB_TYP[7:0]							

位元編號	位符號	說明
7-0	GPIOB_TYP[7:0]	通用 I/O 端口 B 輸出型態設定 1: 輸出型態為推拉式 (push-pull) (預設值) 0: 輸出型態為開汲極 (open-drain)

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

端口共用

主要用來設定 I/O 使用之功能，如 PWM、ADC 等。

通用 I/O 端口 A 複合功能設定暫存器 1 GPIOA_FUN1 (外部記憶體位址: 0x25) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	-	-	-	讀/寫	-	-
名稱	GPA7_FUN_SLT[1:0]		保留			GPA5_FUN_SLT	保留	

位元編號	位符號	說明
7-6	GPA7_FUN_SLT[1:0]	設定 GPIOA7DH 複合功能 00: GPIO/ETMIA/IRQ0 (預設值) 01: RXA，為 UART 的 A 路徑 RX (選擇 RXA，GPIOA6DH 會強制選擇 TXA) 10: DAC 類比輸出 11: P00 輸出/輸入 (對映 8052 P0.0)
5-3	保留	-
2	GPA5_FUN_SLT	設定 GPIOA5DH 複合功能 1: MOSCI1，當作晶體振盪器的路徑 1 輸入腳位，會強制將 GPIOA4DH 設定為晶體振盪器輸出腳位 (MOSCO1)，而不是 GPIO 功能 0: GPIO (預設值)，同時也會把 GPIOA4DH 設定為 GPIO 功能 預設值可由 6.20 代碼選項選擇
1-0	保留	-

-: 未能使用。

註 1: 使用外部石英晶體振盪器為 **SOURCE clock** 的設定程序 **(**使用晶體振盪器為路徑 **1** 輸入腳位**):**

1. 選擇晶體振盪器的輸入腳位為路徑 **1**，**MOSCI1**、**MOSCO1**。 **(XFR 0x08 SLT_CRYSTAL = 0)**
2. **GPIOA5**、**GPIOA4** 設定為輸入口。 **(XFR 0x10 GPIOA_OE[5:4])**
3. **GPIOA5**、**GPIOA4** 禁能內部上拉電阻，如果致能上拉電阻會使振盪器輸出頻率不穩定。 **(XFR 0x1E GPIOA_PHN[5:4])**
4. **GPIOA5**、**GPIOA4** 設定為晶振腳位。**(XFR 0x25 GPA5_FUN_SLT)**
5. 設定外部主晶振的驅動能力。**(XFR 0x08 CRY_12M_DR[2:0])**
6. 開啟外部振盪器電源開關。**(XFR 0x07 CRY_12M_PD)**
7. 將 **SOURCE clock** 切到外部晶振源。**(XFR 0x05 SOURCE_CLK_SLT[1:0])**

註 2: 使用 **UART** 或 **8052 port**，需將對應的輸出型態 **GPIOA_TYP** 設定成為開汲極**(open-drain)**，並且外接 **pull-high** 電阻。

通用 I/O 端口 A 複合功能設定暫存器 2 GPIOA_FUN2 (外部記憶體位址: 0x26) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	保留	GPA3_FUN_SLT	GPA2_FUN_SLT[1:0]		GPA1_FUN_SLT[1:0]		GPA0_FUN_SLT[1:0]	

位元編號	位符號	說明
7	保留	-
6	GPA3_FUN_SLT	設定 GPIOA3DH 複合功能 1: PWM0B，B 路徑 PWM0 輸出 0: GPIO/ETMIB/IRQ1 (預設值)
5-4	GPA2_FUN_SLT[1:0]	設定 GPIOA2DH 複合功能

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
		00: GPIO/IRQ2 (預設值) 01: VREF，ADC 參考電壓輸入 10: PWM0A，A 路徑 PWM0 輸出 11: P01 輸出/輸入 (對映 8052 P0.1)
3-2	GPA1_FUN_SLT[1:0]	設定 GPIOA1DH 複合功能 00: GPIO/IRQ3/ETMIC (預設值) 01: ADC11，ADC 模擬輸入 10: PWM1A，A 路徑 PWM1 輸出 11: P02 輸出/輸入 (對映 8052 P0.2)
1-0	GPA0_FUN_SLT[1:0]	設定 GPIOA2DH 複合功能 {bit 2 相對應到暫存器 0x2F 的 bit 0 (GPA0_FUN_SLT2)} 000: GPIO/IRQ4 (預設值) 001: ADC10，ADC 模擬輸入 010: ETMO，增強型計時/計數器之比較結果輸出 011: P03 輸出/輸入 (對映 8052 P0.3) 1xx: RX1A/TX1A, PA0 與 PA1 同為 UART1 通道 A 使用

-: 未能使用。

註: 使用 8052 port 時，需將對應的輸出型態 GPIOA_TYP 設定成為開汲極(open-drain)，並且外接 pull-high 電阻。

通用 I/O 端口 B 複合功能設定暫存器 1 GPIOB_FUN1 (外部記憶體位址: 0x27) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	-	-	讀/寫	讀/寫	讀/寫	讀/寫
名稱	GPB7_FUN_SLT[1:0]		保留		GPB5_FUN_SLT[1:0]		GPB4_FUN_SLT[1:0]	

位元編號	位符號	說明
7-6	GPB7_FUN_SLT[1:0]	設定 GPIOB7DH 複合功能 00: GPIO/IRQ5 (預設值) 01: ADC9，ADC 模擬輸入 10: PWM1B，B 路徑 PWM1 輸出 11: 保留
5-4	保留	-
3-2	GPB5_FUN_SLT[1:0]	設定 GPIOB5DH 複合功能 00: GPIO/IRQ6 (預設值) 01: SEG31/ADC7，ADC 模擬輸入 10: 保留 11: SCL1B
1-0	GPB4_FUN_SLT[1:0]	設定 GPIOB4DH 複合功能 00: GPIO/IRQ7 (預設值) 01: SEG30/ADC6，ADC 模擬輸入 10: PWM0C，C 路徑 PWM0 輸出 11: SDA1B

-: 未能使用。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

通用 I/O 端口 B 複合功能設定暫存器 2 GPIOB_FUN2 (外部記憶體位址: 0x28) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	GPB3_FUN_SLT[1:0]		GPB2_FUN_SLT[1:0]		GPB1_FUN_SLT[1:0]		GPB0_FUN_SLT[1:0]	

位元編號	位符號	說明
7-6	GPB3_FUN_SLT[1:0]	設定 GPIOB3DH 複合功能 00: GPIO (預設值) 01: SEG39，LCD 段輸出 10: RXB，為 UART 的 B 路徑 RX (選擇 RXB，需將 GPIOB2DH 設定成為 GPIO 功能) 11: SCL0A
5-4	GPB2_FUN_SLT[1:0]	設定 GPIOB2DH 複合功能 00: GPIO (預設值) 01: SEG28，LCD 段輸出 10: 保留 11: SCL0A 註: 當 GPIOB3 設定為 RXB 時，需將 GPIOB2DH 設定成為 GPIO 功能。
3-2	GPB1_FUN_SLT[1:0]	設定 GPIOB1DH 複合功能 00: GPIO (預設值) 01: SEG27/ADC4，LCD 段輸出/ADC 模擬輸入 10: 保留 11: SDA0A
1-0	GPB0_FUN_SLT[1:0]	設定 GPIOB0DH 複合功能 00: GPIO (預設值) 01: SEG26/ADC3，LCD 段輸出/ADC 模擬輸入 10: 保留 11 SDA0B

-: 未能使用。

註: 使用 UART 時，需將對應的輸出型態 GPIOB_TYP 設定成為開汲極 (open-drain)，並且外接 pull-high 電阻。

通用 I/O 端口 C 複合功能設定暫存器 GPIOC_FUN (外部記憶體位址: 0x29) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	-	-	-
名稱	GPC_FUN_SLT[7:3]					保留		

位元編號	位符號	說明
7	GPC7_FUN_SLT	設定 GPIOC7 複合功能 1: SEG25/ADC2，LCD 段輸出/ ADC 模擬輸入 0: GPIO (預設值)
6	GPC6_FUN_SLT	設定 GPIOC6 複合功能 1: SEG24/ADC1，LCD 段輸出/ ADC 模擬輸入 0: GPIO (預設值)
5	GPC5_FUN_SLT	設定 GPIOC5 複合功能 1: SEG23/ADC0，LCD 段輸出/ ADC 模擬輸入 0: GPIO (預設值)

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
4	GPC4_FUN_SLT	設定 GPIOC4 複合功能 1: SEG22/ADC15，LCD 段輸出 0: GPIO (預設值)
3	GPC3_FUN_SLT	設定 GPIOC3 複合功能 1: SEG21，LCD 段輸出 0: GPIO (預設值)
2-0	保留	-

通用 I/O 端口 D 複合功能設定暫存器 GPIOD_FUN (外部記憶體位址: 0x2A) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	GPD_FUN_SLT[7:0]							

位元編號	位符號	說明
7	GPD7_FUN_SLT	設定 GPIOD7 複合功能 1: SEG20，LCD 段輸出 0: GPIO (預設值)
6	GPD6_FUN_SLT	設定 GPIOD6 複合功能 1: SEG19，LCD 段輸出 0: GPIO (預設值)
5	GPD5_FUN_SLT	設定 GPIOD5 複合功能 1: SEG18，LCD 段輸出 0: GPIO (預設值)
4	GPD4_FUN_SLT	設定 GPIOD4 複合功能 1: SEG17，LCD 段輸出 0: GPIO (預設值)
3	GPD3_FUN_SLT	設定 GPIOD3 複合功能 1: SEG16，LCD 段輸出 0: GPIO (預設值)
2	GPD2_FUN_SLT	設定 GPIOD2 複合功能 1: SEG15，LCD 段輸出 0: GPIO (預設值)
1	GPD1_FUN_SLT	設定 GPIOD1 複合功能 1: SEG14，LCD 段輸出 0: GPIO (預設值)
0	GPD0_FUN_SLT	設定 GPIOD0 複合功能 1: SEG13/ADC14，LCD 段輸出 0: GPIO (預設值)

通用 I/O 端口 E 複合功能設定暫存器 GPIOE_FUN (外部記憶體位址: 0x2B) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	GPE_FUN_SLT[7:0]							

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
7	GPE7_FUN_SLT	設定 GPIOE7 複合功能 {bit 1 相對應到暫存器 0x2F 的 bit 7 (GPE7_FUN_SLT2)} 00: GPIO (預設值) 01: SEG12/ADC13，LCD 段輸出 10: SCK 11:TX1B/RX1B
6	GPE6_FUN_SLT	設定 GPIOE6 複合功能 {bit 1 相對應到暫存器 0x2F 的 bit 6 (GPE6_FUN_SLT2)} 00: GPIO (預設值) 01: SEG11/ADC12，LCD 段輸出 10: MISO 11: 保留
5	GPE5_FUN_SLT	設定 GPIOE5 複合功能 {bit 1 相對應到暫存器 0x2F 的 bit 5 (GPE5_FUN_SLT2)} 00: GPIO (預設值) 01: SEG10，LCD 段輸出 10: MOSI 11: 保留
4	GPE4_FUN_SLT	設定 GPIOE4 複合功能 {bit 1 相對應到暫存器 0x2F 的 bit 4 (GPE4_FUN_SLT2)} 00: GPIO (預設值) 01: SEG9，LCD 段輸出 10: STB 11: 保留
3	GPE3_FUN_SLT	設定 GPIOE3 複合功能 1: SEG8，LCD 段輸出 0: GPIO (預設值)
2	GPE2_FUN_SLT	設定 GPIOE2 複合功能 1: SEG7，LCD 段輸出 0: GPIO (預設值)
1	GPE1_FUN_SLT	設定 GPIOE1 複合功能 1: SEG6，LCD 段輸出 0: GPIO (預設值)
0	GPE0_FUN_SLT	設定 GPIOE0 複合功能 1: SEG5，LCD 段輸出 0: GPIO (預設值)

通用 I/O 端口 F 複合功能設定暫存器 1 GPIOF_FUN1 (外部記憶體位址: 0x2C) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	讀/寫	-	讀/寫	-	讀/寫	-	-
名稱	保留	GPF7_FUN_SLT	保留	GPF6_FUN_SLT	保留	GPF5_FUN_SLT	保留	

位元編號	位符號	說明
7	保留	
6	GPF7_FUN_SLT	設定 GPIOF7 複合功能 1: SEG4，LCD 段輸出 0: GPIO (預設值)

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
5	保留	-
4	GPF6_FUN_SLT	設定 GPIOF6 複合功能 1: SEG3，LCD 段輸出 0: GPIO (預設值)
3	保留	-
2	GPF5_FUN_SLT	設定 GPIOF5 複合功能 1: SEG2，LCD 段輸出 0: GPIO (預設值)
1-0	保留	-

-: 未能使用。

通用 I/O 端口 F 複合功能設定暫存器 2 GPIOF_FUN2 (外部記憶體位址: 0x2D) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	GPF3_FUN_SLT[1:0]		GPF2_FUN_SLT[1:0]		GPF1_FUN_SLT[1:0]		GPF0_FUN_SLT[1:0]	

位元編號	位符號	說明
7-6	GPF3_FUN_SLT[1:0]	設定 GPIOF3 複合功能 00: GPIO (預設值) 01: COM3，LCD common 3 10: SCL1A 11: P07
5-4	GPF2_FUN_SLT[1:0]	設定 GPIOF2 複合功能 00: GPIO (預設值) 01: COM2，LCD common 2 10: SDA1A 11: P06
3-2	GPF1_FUN_SLT[1:0]	設定 GPIOF1 複合功能 00: GPIO (預設值) 01: COM1，LCD common 1 10: MOSCO2，當作晶體振盪器的路徑 2 輸出腳位，會強制將 GPIOF0 設定為晶體振盪器輸入腳位 (MOSCI2)，而不是 GPIO 功能 11: P05 預設值可由 6.20 代碼選項選擇
1-0	GPF0_FUN_SLT[1:0]	設定 GPIOF0 複合功能 00: GPIO (預設值) 01: COM0，LCD common 0 10: 保留 11: P04

-: 未能使用。

註: 使用外部石英晶體振盪器為 **SOURCE clock** 的設定程序 **(使用晶體振盪器為第二組輸入腳位):**

1. **選擇晶體振盪器的輸入腳位為第二組，MOSCI2、MOSCO2。 (XFR 0x08 SLT_CRYSTAL = 1)**
2. **GPIOF1、GPIOF0 設定為輸入口。 (XFR 0x15 GPIOF_OE[1:0])**
3. **GPIOF1、GPIOF0 禁能內部上拉電阻，如果致能上拉電阻會使振盪器輸出頻率不穩定。 (XFR 0x20 GPIOF_PHN)**

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

4. **GPIOF1、GPIOF0 設定為晶振腳位。 (XFR 0x2D GPF1_FUN_SLT[1:0])**
5. **設定外部主晶振的驅動能力。 (XFR 0x08 CRY_12M_DR[2:0])**
6. **開啟外部振盪器電源開關。 (XFR 0x07 CRY_12M_PD)**
7. **將 SOURCE clock 切到外部晶振源。 (XFR 0x05 SOURCE_CLK_SLT[1:0])**

通用 I/O 端口 G 複合功能設定暫存器 GPIOG_FUN (外部記憶體位址: 0x2E) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	-	-	-	-	-	-
名稱	GPG_FUN_SLT[7:6]		保留					

位元編號	位符號	說明
7	GPG7_FUN_SLT[7]	設定 GPIOG7 複合功能 1: SEG1，LCD 段輸出 0: GPIO (預設值)
6	GPG6_FUN_SLT[6]	設定 GPIOG6 複合功能 1: SEG0，LCD 段輸出 0: GPIO (預設值)
5-0	保留	-

通用 I/O 端口 擴充複合功能設定暫存器 GPIOX_FUN2 (外部記憶體位址: 0x2F) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	-	-	-	讀寫
名稱	GPE7_FUN_SLT2	GPE6_FUN_SLT2	GPE5_FUN_SLT2	GPE4_FUN_SLT2	保留			GPA0_FUN_SLT2

位元編號	位符號	說明
7	GPE7_FUN_SLT2	設定 GPIOE7 複合功能 2 參考 GPIOE_FUN, P47 頁
6	GPE6_FUN_SLT2	設定 GPIOE6 複合功能 2 參考 GPIOE_FUN, P47 頁
5	GPE5_FUN_SLT2	設定 GPIOE5 複合功能 2 參考 GPIOE_FUN, P47 頁
4	GPE4_FUN_SLT2	設定 GPIOE4 複合功能 2 參考 GPIOE_FUN, P47 頁
3-1	保留	-
0	GPA0_FUN_SLT2	設定 GPIOA0 複合功能 2 參考 GPIOA_FUN2, P44 頁

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

LCD COM 腳位設定表:

COM:
GPIOF0 **(COM0)**
GPIOF1 **(COM1)**
GPIOF2 **(COM2)**
GPIOF3 **(COM3)**

COM	暫存器設定
COM0	0x2D of bit 0: GPF0_FUN_SLT = 1
COM1	0x2D of bit 3-2: GPF1_FUN_SLT[1:0] = 01
COM2	0x2D of bit 4: GPF2_FUN_SLT = 1
COM3	0x2D of bit 6: GPF3_FUN_SLT = 1

LCD SEG 腳位設定表:

SEG:
GPIOB5 ~ B0 **(SEG31 ~ SEG26)**
GPIOC7 ~ C3 **(SEG25 ~ SEG21)**
GPIOD7 ~ D0 **(SEG20 ~ SEG13)**
GPIOE7 ~ E0 **(SEG12 ~ SEG5)**
GPIOF7 ~ F5 **(SEG4 ~ SEG2)**
GPIOG7 ~ G6 **(SEG1 ~ SEG0)**

SEG	暫存器設定	SEG	暫存器設定
SEG31	0x29 of bit 3: GPB5_FUN_SLT = 1	SEG15	0x2B of bit 1: GPD2_FUN_SLT = 1
SEG30	0x29 of bit 2: GPB4_FUN_SLT = 1	SEG14	0x2B of bit 1: GPD1_FUN_SLT = 1
SEG29	0x29 of bit 1: GPB3_FUN_SLT = 1	SEG13	0x2B of bit 1: GPD0_FUN_SLT = 1
SEG28	0x29 of bit 0: GPB2_FUN_SLT = 1	SEG12	0x2B of bit 1: GPE7_FUN_SLT = 1
SEG27	0x2A of bit 7: GPB1_FUN_SLT = 1	SEG11	0x2B of bit 0: GPE6_FUN_SLT = 1
SEG26	0x2A of bit 6: GPB0_FUN_SLT = 1	SEG10	0x2C of bit 6: GPE5_FUN_SLT = 1
SEG25	0x2A of bit 5: GPC7_FUN_SLT = 1	SEG9	0x2C of bit 4: GPE4_FUN_SLT = 1
SEG24	0x2A of bit 4: GPC6_FUN_SLT = 1	SEG8	0x2C of bit 2: GPE3_FUN_SLT = 1
SEG23	0x2A of bit 3: GPC5_FUN_SLT = 1	SEG7	0x2E of bit 7: GPE2_FUN_SLT = 1
SEG22	0x2A of bit 2: GPC4_FUN_SLT = 1	SEG6	0x2E of bit 6: GPE1_FUN_SLT = 1
SEG21	0x2A of bit 1: GPC3_FUN_SLT = 1	SEG5	0x2E of bit 5: GPE0_FUN_SLT = 1
SEG20	0x2A of bit 0: GPD7_FUN_SLT = 1	SEG4	0x2E of bit 4: GPF7_FUN_SLT = 1
SEG19	0x2A of bit 0: GPD6_FUN_SLT = 1	SEG3	0x2E of bit 3: GPF6_FUN_SLT = 1
SEG18	0x2A of bit 0: GPD5_FUN_SLT = 1	SEG2	0x2E of bit 2: GPF5_FUN_SLT = 1
SEG17	0x2A of bit 0: GPD4_FUN_SLT = 1	SEG1	0x2E of bit 1: GPG7_FUN_SLT = 1
SEG16	0x2A of bit 0: GPD3_FUN_SLT = 1	SEG0	0x2E of bit 0: GPG6_FUN_SLT = 1

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

ADC VREF 複合功能設定表:

ADC VREF	暫存器設定	Shared with GPIO
VREF	GPA2_FUN_SLT[1:0] = 01	GPIOA2

石英晶體振盪器複合功能設定表:

CLKIO	暫存器設定	Shared with GPIO
MOSCI1	GPA5_FUN_SLT = 1	GPIOA5
MOSCO1	GPA5_FUN_SLT = 1	GPIOA4
MOSCO2	GPF1_FUN_SLT[1:0] = 10	GPIOF1
MOSCI2	GPF1_FUN_SLT[1:0] = 10	GPIOF0

註:

當 GPIOA5 設定為 MOSCI1 時，GPIOA4 的複合功能將失效，並且強制將 GPIOA4 設定為 MOSCO1。
當 GPIOF1 設定為 MOSCO2 時，GPIOF0 的複合功能將失效，並且強制將 GPIOF0 設定為 MOSCI2。

UART 複合功能設定表:

UART	暫存器設定	Shared with GPIO
RXA	GPA7_FUN_SLT[1:0] = 01	GPIOA0
TXA	GPA7_FUN_SLT[1:0] = 01	GPIOA1
RXB	GPB3_FUN_SLT[1:0] = 10	GPIOE7
TXB	GPB3_FUN_SLT[1:0] = 10	GPIOE6

註:

當 GPIOA0 設定為 RXA 時，GPIOA1 的複合功能將失效，並且強制將 GPIOA1 設定為 TXA。
當 GPIOE7 設定為 RXB 時，GPIOE6 的複合功能將失效，並且強制將 GPIOE6 設定為 TXB。

PWM 複合功能設定表:

PWM	暫存器設定	Shared with GPIO
PWM0A	GPA2_FUN_SLT[1:0] = 10	GPIOA2
PWM0B	GPA3_FUN_SLT = 1	GPIOA3
PWM0C	GPB4_FUN_SLT[1:0] = 10	GPIOB4
PWM1A	GPA1_FUN_SLT[1:0] = 10	GPIOA1
PWM1B	GPB7_FUN_SLT[1:0] = 10	GPIOB7

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.3 中斷

WT56F116S/108S 提供六個 8052 向量中斷源，即 8052 外部中斷 INT0、8052 外部中斷 INT1、8052 外部中斷 INT3、計時/計數器中斷 TF0、計時/計數器中斷 TF1、串行口中斷 (RI0/TI0)。

每個中斷源都在特殊暫存器 (SFR) 中有自己的致能控制位元，透過特殊暫存器 IE 選擇致能或禁能。

當中斷發生時，CPU 將會由主程序跳至中斷程序向量，如下表所示，一旦多個中斷同時發生，就從較高優先等級的中斷先執行，再由 RETI 指令返回主程序。倘若有中斷旗標位元被設定，處理器將再進入中斷處理程式。

8052 的 6 個中斷向量表與優先權順序:

Keil C 中斷函數編號	中斷源	中斷向量位址	優先權順序 (初始設定值)	開啟中斷設定
0	8052 外部中斷 0	03H	1	IE.0 (EX0)
1	計時/計數器 0 中斷	0BH	2	IE.1 (ET0)
2	8052 外部中斷 1	13H	3	IE.2 (EX1)
3	計時/計數器 1 中斷	1BH	4	IE.3 (ET1)
4	串行口 0 中斷 (UART0)	23H	5	IE.4 (ES)
8	8052 外部中斷 3	43H	9	XICON.6 (EX3)

中斷致能暫存器 **0**

IE (8052 interrupt enable register，包括 INT0/INT1) Address: A8H 復位值: **00h**

7	6	5	4	3	2	1	0
EA	ES1	ET2	ES0	ET1	EX1	ET0	EX0

位元編號	位符號	說明
7	EA	1: 致能所有中斷功能 0: 禁能所有中斷功能
6	ES1	1: 致能串行口 1 中斷 (WT51F116/108 & WT51F104 無此功能) 0: 禁能串行口 1 中斷
5	ET2	1: 致能計時/計數器 2 中斷 (WT51F104 無此功能) 0: 禁能計時/計數器 2 中斷
4	ES0	1: 致能串行口 0 中斷 0: 禁能串行口 0 中斷
3	ET1	1: 致能計時/計數器 1 中斷 0: 禁能計時/計數器 1 中斷
2	EX1	1: 致能 8052 外部中斷 1 中斷 0: 禁能 8052 外部中斷 1 中斷
1	ET0	1: 致能計時/計數器 0 中斷 0: 禁能計時/計數器 0 中斷
0	EX0	1: 致能 8052 外部中斷 0 中斷 0: 禁能 8052 外部中斷 0 中斷

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

中斷致能暫存器 1

XICON (8052 INT3 interrupt enable register) Address: C0H 復位值: 00h

7	6	5	4	3	2	1	0
PX3	EX3	IE3	-	-	-	-	-

位元編號	位符號	說明
7	PX3	定義外部中斷 3 之中斷優先權 1: INT3 具有高優先權 0: INT3 不具有高優先權
6	EX3	1: 致能外部中斷 3 中斷 0: 禁能外部中斷 3 中斷
5	IE3	當 CPU 偵測到外部中斷 3 中斷時，IE3 會由硬體自動清為 0 1: 有外部中斷 3 請求 0: 無外部中斷 3 請求
4-0	保留	-

-: 未能使用。

中斷優先權暫存器

IP (8052 interrupt priority register) Address: B8H 復位值: 00h

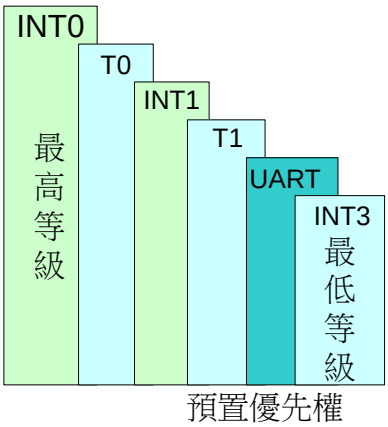
7	6	5	4	3	2	1	0
-	-	-	PS	PT1	PX1	PT0	PX0

位元編號	位符號	說明
7-5	保留	-
4	PS	定義串行口之中斷優先權 1: 具有高優先權 0: 具有低優先權
3	PT1	定義計時/計數器 1 之中斷優先權 1: 具有高優先權 0: 具有低優先權
2	PX1	定義外部中斷 1 之中斷優先權 1: 具有高優先權 0: 具有低優先權
1	PT0	定義計時/計數器 0 之中斷優先權 1: 具有高優先權 0: 具有低優先權
0	PX0	定義外部中斷 0 之中斷優先權 1: 具有高優先權 0: 具有低優先權

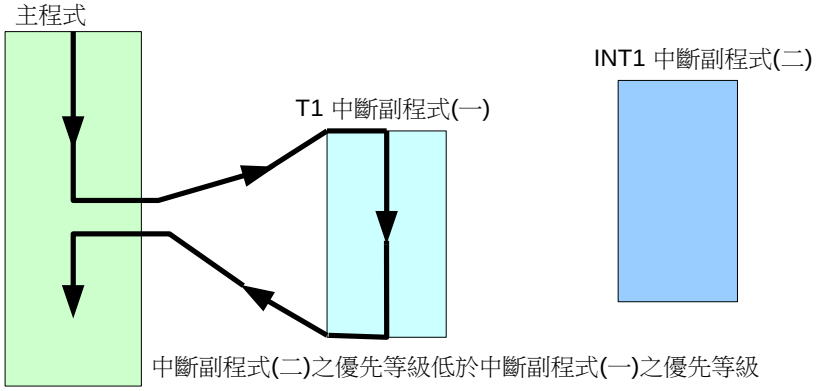
-: 未能使用。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

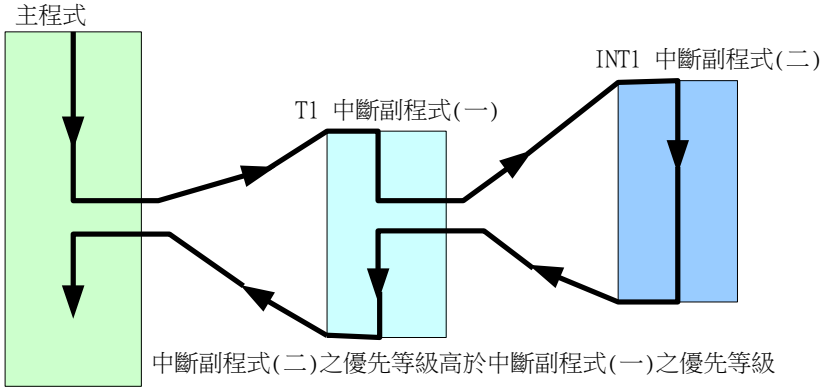
如下圖所示，若都沒有在中斷優先權暫存器 (IP) 裡設定優先等級，則中斷的優先等級為「**INT0 > T0 > INT1 > T1 > UART > INT3**」



若將其中任一個中斷設為高優先等級，例如讓 PT1 = 1，則中斷的優先等級變為「**T1 > INT0 > T0 > INT1 > UART0 > INT3**」



若讓 PT1 = 1、PX1 = 1，則中斷的優先等級變為「**INT1 > T1 > INT0 > T0 > UART0 > INT3**」，以此類推。如下圖所示，分別是不同優先等級下，程式執行的流程:



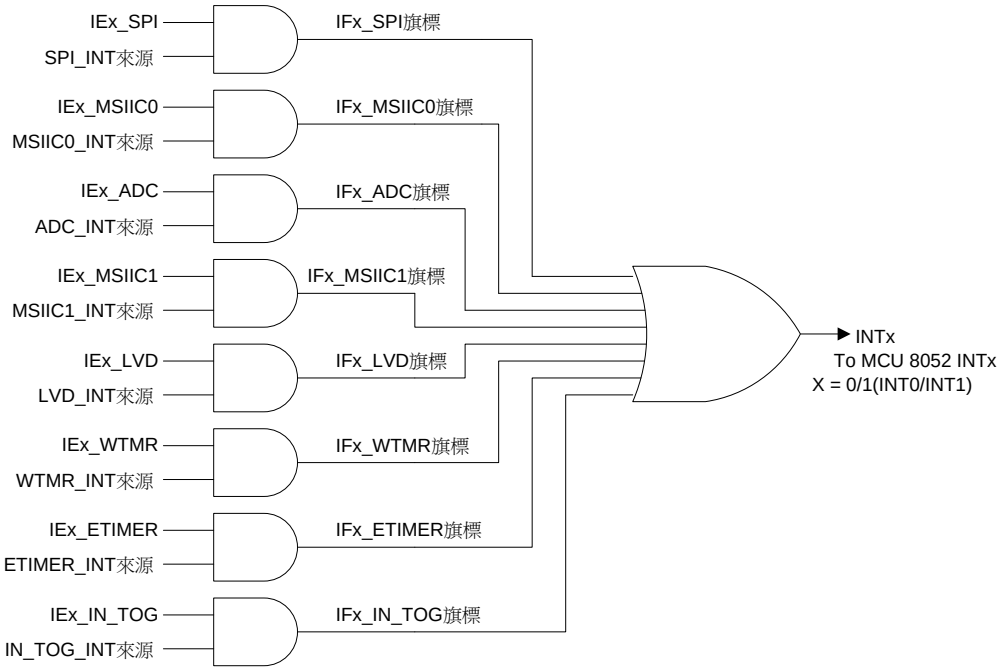
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

8052 外部中斷 0/1

WT56F116S/108S 從 8052 的外部中斷 0/1 衍生成八個周邊中斷如下:

1. SPI 中斷
2. 第 0 組 I^2C 中斷
3. ADC 中斷
4. 第 1 組 I^2C 中斷
5. LVD 中斷
6. 實時定時器中斷
7. 增強型計時/計數器中斷
8. 通用 I/O 端口輸入觸發中斷

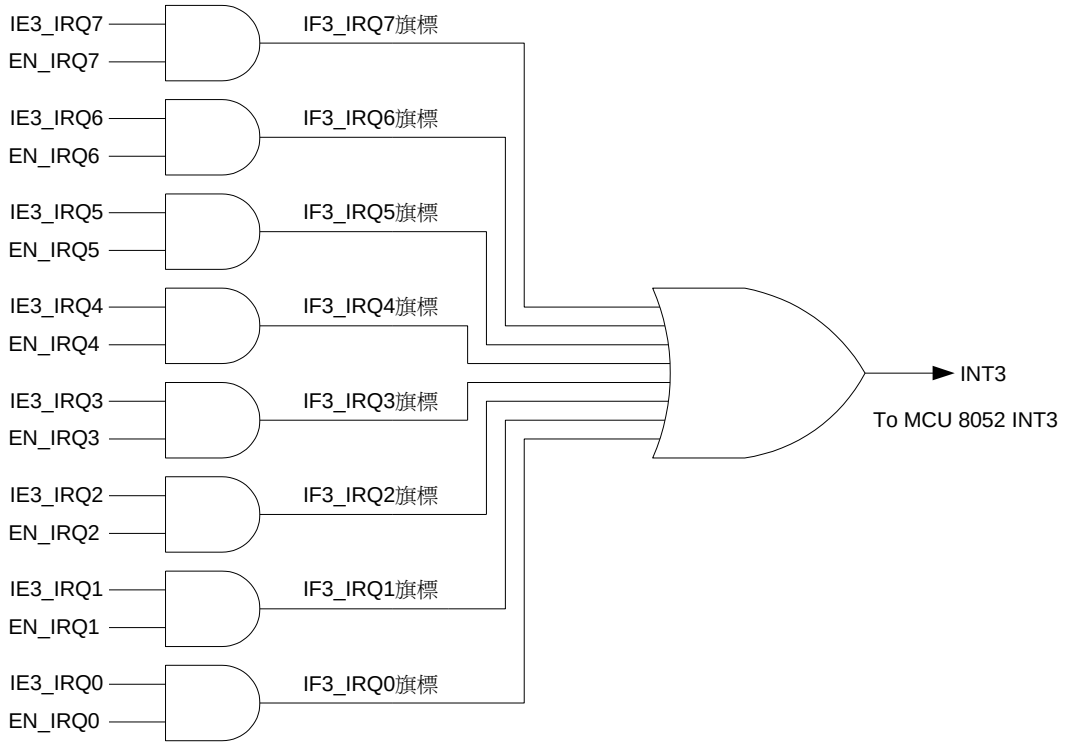
下圖為 8052 外部中斷 0/1 的中斷來源示意圖:



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

8052 外部中斷 3

WT56F116S/108S 共有八根外部中斷要求輸入腳位，使用 8052 外部中斷向量 3 來產生中斷，示意圖如下圖所示(詳細請參考 6.5 章節)。



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

8052 外部中斷 0 控制暫存器 IE0_CTL (外部記憶體位址: 0x30) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	IE0_SPI	IE0_MSIIC0	IE0_ADC	IE0_MSIIC1	IE0_LVD	IE0_WTMR	IE0_ETIMER	IE0_IN_TOG

位元編號	位符號	說明
7	IE0_SPI	1: 致能 SPI 中斷由 INT0 產生 0: 禁能 SPI 中斷由 INT0 產生
6	IE0_MSIIC0	1: 致能第 0 組 M/S IIC 中斷由 INT0 產生 0: 禁能第 0 組 M/S IIC 中斷由 INT0 產生
5	IE0_ADC	1: 致能 ADC 中斷由 INT0 產生 0: 禁能 ADC 中斷由 INT0 產生
4	IE0_MSIIC1	1: 致能第 1 組 M/S IIC 中斷由 INT0 產生 0: 禁能第 1 組 M/S IIC 中斷由 INT0 產生
3	IE0_LVD	1: 致能 LVD 中斷由 INT0 產生 0: 禁能 LVD 中斷由 INT0 產生
2	IE0_WTMR	1: 致能 Watch Timer 中斷由 INT0 產生 0: 禁能 Watch Timer 中斷由 INT0 產生
1	IE0_ETIMER	1: 致能 Enhanced Timer 中斷由 INT0 產生 0: 禁能 Enhanced Timer 中斷由 INT0 產生
0	IE0_IN_TOG	1: 致能 All-Input Toggle 中斷由 INT0 產生 0: 禁能 All-Input Toggle 中斷由 INT0 產生 GPIO 為 0x60, 0x61 所列出的 16 個 GPIO

-: 未能使用。

8052 外部中斷 1 控制暫存器 IE1_CTL (外部記憶體位址: 0x31) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	IE1_SPI	IE1_MSIIC0	IE1_ADC	IE1_MSIIC1	IE1_LVD	IE1_WTMR	IE1_ETIMER	IE1_IN_TOG

位元編號	位符號	說明
7	IE1_SPI	1: 致能 SPI 中斷由 INT1 產生 0: 禁能 SPI 中斷由 INT1 產生
6	IE1_MSIIC0	1: 致能第 0 組 M/S IIC 中斷由 INT1 產生 0: 禁能第 0 組 M/S IIC 中斷由 INT1 產生
5	IE1_ADC	1: 致能 ADC 中斷由 INT1 產生 0: 禁能 ADC 中斷由 INT1 產生
4	IE1_MSIIC1	1: 致能第 1 組 M/S IIC 中斷由 INT1 產生 0: 禁能第 1 組 M/S IIC 中斷由 INT1 產生
3	IE1_LVD	1: 致能 LVD 中斷由 INT1 產生 0: 禁能 LVD 中斷由 INT1 產生
2	IE1_WTMR	1: 致能 Watch Timer 中斷由 INT1 產生 0: 禁能 Watch Timer 中斷由 INT1 產生
1	IE1_ETIMER	1: 致能 Enhanced Timer 中斷由 INT1 產生

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
		0: 禁能 Enhanced Timer 中斷由 INT1 產生
0	IE1_IN_TOG	1: 致能 All-Input Toggle 中斷由 INT1 產生 0: 禁能 All-Input Toggle 中斷由 INT1 產生 GPIO 為 0x60, 0x61 所列出的 16 個 GPIO

-: 未能使用。

8052 外部中斷 3 控制暫存器 INT3_IRQ[7:0] (外部記憶體位址: 0x34) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	IE3_IRQ[7:0]							

位元編號	位符號	說明
7	IE3_IRQ7	1: 致能 IRQ7 中斷由 INT3 產生 0: 禁能 IRQ7 中斷由 INT3 產生
6	IE3_IRQ6	1: 致能 IRQ6 中斷由 INT3 產生 0: 禁能 IRQ6 中斷由 INT3 產生
5	IE3_IRQ5	1: 致能 IRQ5 中斷由 INT3 產生 0: 禁能 IRQ5 中斷由 INT3 產生
4	IE3_IRQ4	1: 致能 IRQ4 中斷由 INT3 產生 0: 禁能 IRQ4 中斷由 INT3 產生
3	IE3_IRQ3	1: 致能 IRQ3 中斷由 INT3 產生 0: 禁能 IRQ3 中斷由 INT3 產生
2	IE3_IRQ2	1: 致能 IRQ2 中斷由 INT3 產生 0: 禁能 IRQ2 中斷由 INT3 產生
1	IE3_IRQ1	1: 致能 IRQ1 中斷由 INT3 產生 0: 禁能 IRQ1 中斷由 INT3 產生
0	IE3_IRQ0	1: 致能 IRQ0 中斷由 INT3 產生 0: 禁能 IRQ0 中斷由 INT3 產生

8052 外部中斷 0 (INT0)旗標暫存器 IF0_FLAG (外部記憶體位址: 0x35) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	讀	讀	讀
名稱	IF0_SPI	IF0_MSIIC0	IF0_ADC	IF0_MSIIC1	IF0_LVD	IF0_WTMR	IF0_ETIMER	IF0_IN_TOG

位元編號	位符號	說明
7	IF0_SPI	1: SPI 中斷事件旗標，SPI 中斷清除，請參考 6.12 章節 0xC3
6	IF0_MSIIC0	1: 第 0 組 M/S IIC 中斷事件旗標
5	IF0_ADC	1: ADC 中斷事件旗標，ADC 轉換後自動清除
4	IF0_MSIIC1	1: 第 1 組 M/S IIC 中斷事件旗標
3	IF0_LVD	1: LVD 中斷事件旗標，LVD 中斷清除，請參考 5.7 章節 0x03
2	IF0_WTMR	1: Watch Timer 中斷事件旗標，Watch Timer 中斷清除，參考 6.9 章節 0x7C
1	IF0_ETIMER	1: Enhanced Timer 中斷事件旗標，Enhanced Timer 中斷清除，參考 6.12 章節 0xB2

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
0	IF0_IN_TOG	1: All-Input Toggle 中斷事件旗標，Input Toggle 中斷清除，參考 6.7 章節 0x6A

-: 未能使用。

8052 外部中斷 1 (INT1)旗標暫存器 IF1_FLAG (外部記憶體位址: 0x36) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	讀	讀	讀
名稱	IF1_SPI	IF1_MSIIC0	IF0_MSIIC0	IF1_MSIIC1	IF1_LVD	IF1_WTMR	IF1_ETIMER	IF1_IN_TOG

位元編號	位符號	說明
7	IF1_SPI	1: SPI 中斷事件旗標，SPI 中斷清除，請參考 6.12 章節 0xC3
6	IF1_MSIIC0	1: 第 1 組 M/S IIC 中斷事件旗標
5	IF1_ADC	1: ADC 中斷事件旗標，ADC 轉換後自動清除
4	IF1_MSIIC1	1: 第 1 組 M/S IIC 中斷事件旗標
3	IF1_LVD	1: LVD 中斷事件旗標，LVD 中斷清除，請參考 5.7 章節 0x03
2	IF1_WTMR	1: Watch Timer 中斷事件旗標，Watch Timer 中斷清除，參考 6.9 章節 0x7C
1	IF1_ETIMER	1: Enhanced Timer 中斷事件旗標，Enhanced Timer 中斷清除，參考 6.12 章節 0xB2
0	IF1_IN_TOG	1: All-Input Toggle 中斷事件旗標，Input Toggle 中斷清除，參考 6.7 章節 0x6A

-: 未能使用。

8052 外部中斷 3 (INT3)旗標暫存器 IF3_IRQ[7:0] (外部記憶體位址: 0x39) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	讀	讀	讀
名稱	IF3_IRQ[7:0]							

位元編號	位符號	說明
7	IF3_IRQ7	1: IRQ7 中斷事件旗標，IRQ 中斷清除，參考 6.5 章節 0x42
6	IF3_IRQ6	1: IRQ6 中斷事件旗標，IRQ 中斷清除，參考 6.5 章節 0x42
5	IF3_IRQ5	1: IRQ5 中斷事件旗標，IRQ 中斷清除，參考 6.5 章節 0x42
4	IF3_IRQ4	1: IRQ4 中斷事件旗標，IRQ 中斷清除，參考 6.5 章節 0x42
3	IF3_IRQ3	1: IRQ3 中斷事件旗標，IRQ 中斷清除，參考 6.5 章節 0x42
2	IF3_IRQ2	1: IRQ2 中斷事件旗標，IRQ 中斷清除，參考 6.5 章節 0x42
1	IF3_IRQ1	1: IRQ1 中斷事件旗標，IRQ 中斷清除，參考 6.5 章節 0x42
0	IF3_IRQ0	1: IRQ0 中斷事件旗標，IRQ 中斷清除，參考 6.5 章節 0x42

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.4 通用異步收發器 (UART)

WT56F116S/108S 有兩個通用異步接收/傳輸器，即 UART0/ UART1。
作為標準 8052 的 UART，其傳輸速率可通過 SFR 中的串行傳輸速率暫存器來選擇。
特殊功能暫存器 SBUF0 在接收跟傳輸時，是對映到兩個單獨暫存器，即一個傳輸緩衝區和一個接收緩衝區。

傳送數據: 寫入數據到 SBUF0 暫存器並設定這些數據在串行輸出緩衝區，並開始傳輸。
讀取數據: 讀取 SBUF0 暫存器的數據及從串行接收緩衝區讀取數據，串行口可同時傳輸和接收數據，它也可在接收時緩存一位元組，如 CPU 在第一個位元組傳輸完成之前讀取第二個位元組，以防接收數據丟失。

通用異步收發器之相關暫存器:

特殊暫存器名稱	位址	說明
PCON	87H	8052 Power Control Register
SCON0	98H	Serial Port 0, Control Register
SBUF0	99H	Serial Port 0, Data Buffer
SBRG0H	9AH	Serial Baud Rate Generator 0, high byte
SBRG0L	9BH	Serial Baud Rate Generator 0, low byte
SCON1	D8H	Serial Port 1, Control Register
SBUF1	D9H	Serial Port 1, Data Buffer
SBRG1H	DAH	Serial Baud Rate Generator 1, high byte
SBRG1L	DBH	Serial Baud Rate Generator 1, low byte

UART0 相關暫存器

PCON (8052 Power Control Register) Address: 87H

7	6	5	4	3	2	1	0
SMOD1	-	-	-	-	-	-	-

SMOD1: 串行口 0 (UART0) 雙倍傳輸速率位元。
-: 未能使用。

SBUF0 (8052 UART0 buffer) Address: 99H

7	6	5	4	3	2	1	0
SBUF0.7	SBUF0.6	SBUF0.5	SBUF0.4	SBUF0.3	SBUF0.2	SBUF0.1	SBUF0.0

UART0 之串行數據緩衝區，用來存收從 UART0 所接收到的數據或等待傳送之數據。

SBRG0H: Address: 9Ah

7	6	5	4	3	2	1	0
SBRG_EN	BRG_M[10]	BRG_M[9]	BRG_M[8]	BRG_M[7]	BRG_M[6]	BRG_M[5]	BRG_M[4]

用來規劃 UART0 之傳輸速率，與 SBRG0L 搭配使用。

SBRG0L: Address: 9Bh

7	6	5	4	3	2	1	0
BRG_M[3]	BRG_M[2]	BRG_M[1]	BRG_M[0]	BRG_F[3]	BRG_F[2]	BRG_F[1]	BRG_F[0]

用來規劃 UART0 之傳輸速率，與 SBRG0H 搭配使用。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

SCON0 (8052 UART0 control register) Address: 98H

7	6	5	4	3	2	1	0
SM0_1	SM0_2	SM0_3	REN_0	TB8_0	RB8_0	TI_0	RI_0

位元編號	位符號	說明
7-6	SM0_1, SM0_2	串行口 0 模式選擇 00: 模式 0 01: 模式 1 10: 模式 2 11: 模式 3
5	SM0_3	多處理機通信致能位元 模式 0 時，SM0_3 必須為 0；此時將禁能多重處理器通訊功能。 模式 1、模式 2 或模式 3 時，若 SM0_3 = 1，將可執行多重處理器通訊功能。
4	REN_0	本位元為串行接收致能位元，須由軟體清除禁止接收 REN_0 = 1，開始接收。 REN_0 = 0，停止接收。
3	TB8_0	模式 2 或模式 3 傳送資料時，本位元為第 9 傳送位元，可用軟體來設定或清除。
2	RB8_0	模式 0 時，本位元無作用。 模式 1 時，若 SM0_3 = 0，則本位元為停止位元。 模式 2 或模式 3 接收資料時，本位元為第 9 個接收位元。
1	TI_0	本位元為傳送中斷旗標，當中斷結束時，本位元並不會恢復為 0，必須由軟體清除。 模式 0 時，若完成傳送第 8 位元，則本位元自動設定為 1，並提出 TI_0 中斷。 模式 1、模式 2 或模式 3 時，若完成傳送停止位元，則本位元自動設定為 1，並提出 TI_0 中斷。
0	RI_0	本位元為接收中斷旗標，當中斷結束時，本位元並不會恢復為 0，必須由軟體清除。 模式 0 時，若完成接收第 8 位元，則本位元自動設定為 1，並提出 RI_0 中斷。 模式 1、模式 2 或模式 3 時，若完成接收到停止位元，則本位元自動設定為 1，並提出 RI_0 中斷。

串行介面 **0** 可以由以下四種模式設定**:**

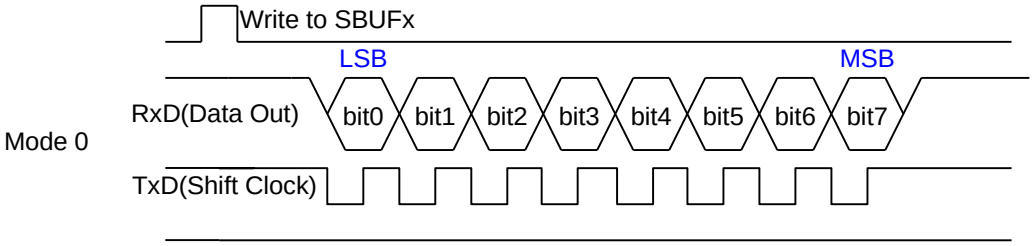
SM0_1	**SM0_2**	模式	功能	傳輸速率
0	0	0	移位暫存器	Fosc/12
0	1	1	8 位元之 UART	軟體規劃
1	0	2	8 位元之 UART	Fosc/32 或 Fosc/64
1	1	3	9 位元之 UART	軟體規劃

***Fosc = MCU clock**

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

模式 0 (Mode 0)

模式 0 是以固定鮑率之移位式資料傳輸，其鮑率為系統時鐘源的十二分之一 (即 *fOSC*/12)，若在 12 MHz 下，則其鮑率為 1Mbps。在此模式下，不管是接收數據還是數據傳送，**CPU** 的 **Rx0** 連接串行資料線，**Tx0** 連接移位脈波線。執行數據接收時，由 Tx0 接腳送出移位脈波，而由 Rx0 接腳收下串行資料；執行數據傳送時，也是依據 Tx0 接腳所送出的移位脈波，而由 Rx0 接腳送出串行資料。

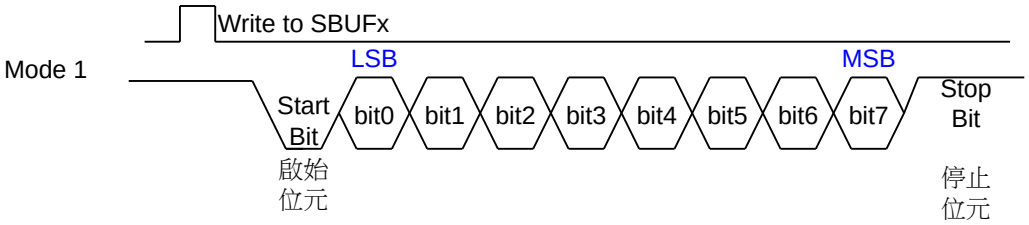


模式 1 (Mode 1)

模式 1 是以可變的鮑率進行串行數據傳輸，其鮑率可由 Timer 1 來控制。

在此模式下，WT56F116S/108S 的 Rx0 接腳連接目的地的 TxD 接腳、WT56F116S/108S 的 Tx0 接腳連接目的地的 RxD 接腳。

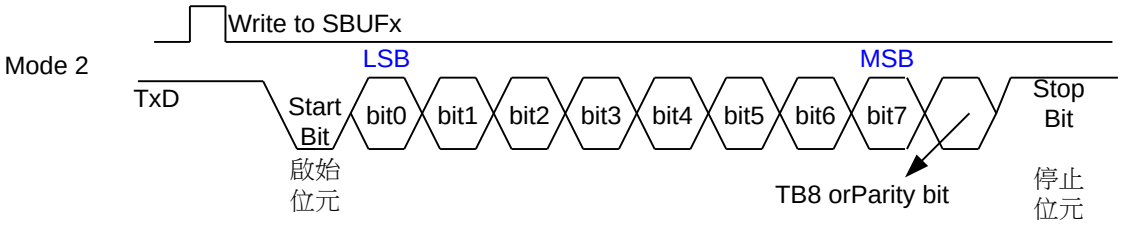
模式 1 的資料長度為 10 位元，包括起始位元 (start bit)、8 個位元的資料，以及停止位元 (stop bit)，其中第一個位元就是低準位的起始位元 (start bit = 0)，緊接著是由 bit 0 (即 LSB) 開始的 8 位元資料，而接續於 bit 7 (MSB) 之後的是高準位的停止位元 (stop bit = 1)。



模式 2 (Mode 2)

模式 2 是以 *fOSC*/32 (SMOD = 1) 或 *fOSC*/64（SMOD = 0）的鮑率進行串行數據傳輸，而其線路的連接，也是 WT56F116S/108S 的 Rx0 接腳連接目的地的 TxD 接腳、WT56F116S/108S 的 Tx0 接腳連接目的地的 RxD 接腳。模式 2 的資料是由 11 位元所組成，包括起始位元 (start bit)、8 個位元的資料、同位位元 (parity bit)，以及停止位元 (stop bit)，其中第一個位元就是低準位的起始位元，緊接著是由 bit 0 (即 LSB) 開始的 8 位元資料，而接續於 bit 7 之後的是同位位元，最後則是高準位的停止位元。

在傳送中，SCON0 中的 TB8_0 輸出第 9 位; 在接收中，SCON0 中的 RB8_0 將被影響。



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

模式 3 (Mode 3)

模式 3 是以可變的鮑率進行串行數據傳輸，其鮑率可由 Timer 1 來控制。除此之外，模式 3 與模式 2 幾乎完全一樣。

UART0 之串行傳輸速率表:

SBRG_EN (SBRG0H.7)	SMOD1 (PCON.7)	Baud Rate for UART0
0	0	$\frac{1}{32}\times\frac{f_{osc}}{12\times(256-TH1)}$
0	1	$\frac{1}{16}\times\frac{f_{osc}}{12\times(256-TH1)}$
1	0	$\frac{f_{osc}}{32*(BRG_M[10:0]+\frac{BRG_F[3:0]}{16})}$
1	1	$\frac{f_{osc}}{16*(BRG_M[10:0]+\frac{BRG_F[3:0]}{16})}$

當 SBRG_EN (SBRG0H.7) = 1 且 SMOD1(PCON.7) = 1

$$\text{UART0 之鮑率} = \frac{f_{osc}}{16*(BRG_M[10:0]+\frac{BRG_F[3:0]}{16})}$$

傳輸速率支援表 ：

	12 MHz				
Bits/sec	**Baud Rate Register**	**BRG_M**	**BRG_F**	**Actual**	**Error**
600	1250	1250	0	600	0.0%
1200	625	625	0	1200	0.0%
2400	312.5	312	8	2400	0.0%
4800	156.25	156	4	4800	0.0%
9600	78.125	78	2	9600	0.0%
14400	52.083	52	1	14405	0.04%
19200	39.0625	39	1	19200	0.0%
38400	19.531	19	8	38461	0.16%
57600	13	13	0	57692	0.16%
115200	6.5	6	8	115384	0.16%
230400	3.25	3	4	230769	0.16%

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

UART1 相關暫存器

SBUF1 (8052 UART1 buffer) Address: D9H

7	6	5	4	3	2	1	0
SBUF1.7	SBUF1.6	SBUF1.5	SBUF1.4	SBUF1.3	SBUF1.2	SBUF1.1	SBUF1.0

串行埠 1 之串行數據緩衝區，用來存收從 UART1 所接收到的數據或等待傳送之數據

SBRG1H: Address: DAh

7	6	5	4	3	2	1	0
SBRG1_EN	BRG1_M[10]	BRG1_M[9]	BRG1_M[8]	BRG1_M[7]	BRG1_M[6]	BRG1_M[5]	BRG1_M[4]

用來規劃 UART1 之傳輸速率，與 SBRG1L 搭配使用

SBRG1L: Address: DBh

7	6	5	4	3	2	1	0
BRG1_M[3]	BRG1_M[2]	BRG1_M[1]	BRG1_M[0]	BRG1_F[3]	BRG1_F[2]	BRG1_F[1]	BRG1_F[0]

用來規劃 UART1 之傳輸速率，與 SBRG1H 搭配使用

SCON1 (8052 UART1 Control Register) Address: D8H

7	6	5	4	3	2	1	0
SM1_1	SM1_2	SM1_3	REN_1	TB8_1	RB8_1	TI_1	RI_1

串行埠 1 控制暫存器

位元編號	位符號	說明
7-6	SM1_1, SM1_2	串行口 1 模式選擇 00: 模式 0 01: 模式 1 10: 模式 2 11: 模式 3
5	SM1_3	多處理機通信致能位元 模式 0 時，SM1_3 必須為 0；此時將禁能多重處理器通訊功能。 模式 1、模式 2 或模式 3 時，若 SM1_3 = 1，將可執行多重處理器通訊功能。
4	REN_1	本位元為串行接收致能位元，須由軟體清除禁止接收 REN_1 = 1，開始接收。 REN_1 = 0，停止接收
3	TB8_1	模式 2 或模式 3 傳送資料時，本位元為第 9 傳送位元，可用軟體來設定或清除。
2	RB8_1	模式 0 時，本位元無作用。 模式 1 時，若 SM1_3 = 0，則本位元為停止位元。 模式 2 或模式 3 接收資料時，本位元為第 9 個接收位元。
1	TI_1	本位元為傳送中斷旗標，當中斷結束時， 本位元並不會恢復為 0，必須由軟體清除。 模式 0 時，若完成傳送第 8 位元，則本位元自動設定為 1，並提出 TI_1 中斷。 模式 1、模式 2 或模式 3 時，若完成傳送停止位元，則本位元自動設定為 1，並提出 TI_1 中斷。
0	RI_1	本位元為接收中斷旗標， 當中斷結束時， 本位元並不會恢復為 0，必須

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
		由軟體清除。 模式 0 時，若完成接收第 8 位元，則本位元自動設定為 1，並提出 RI_1 中斷。 模式 1、模式 2 或模式 3 時，若完成接收到停止位元，則本位元自動設定為 1，並提出 RI_1 中斷。

串行介面 1 由以下四種模式可以設定:

SM1_1	SM1_2	模式	功能	傳輸速率
0	0	0	移位暫存器	Fosc/12
0	1	1	8 位元之 UART	軟體規劃
1	0	2	8 位元之 UART	Fosc/32 或 Fosc/64
1	1	3	9 位元之 UART	軟體規劃

***Fosc = MCU clock**

串行介面 1 的四種模式，請參考前面串行介面 0。

UART1 之串行傳輸速率表:

SBRG1_EN (SBRG1H.7)	SMOD2 (PCON.6)	Baud Rate for UART1
0	0	$\frac{1}{32}\times\frac{f_{osc}}{12\times(65536-RCAP2)}$
0	1	$\frac{1}{16}\times\frac{f_{osc}}{12\times(65536-RCAP2)}$
1	X	$\frac{f_{osc}}{16*(BRG_M[10:0]+\frac{BRG_F[3:0]}{16})}$

當 SBRG1_EN (SBRG1H.7) = 1

UART1 之傳輸速率 = $\frac{f_{osc}}{16*(BRG_M[10:0]+\frac{BRG_F[3:0]}{16})}$

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

傳輸速率支援表:

	12 MHz				
Bits/sec	**Baud Rate Register**	**BRG_M**	**BRG_F**	**Actual**	**Error**
600	1250	1250	0	600	0.0%
1200	625	625	0	1200	0.0%
2400	312.5	312	8	2400	0.0%
4800	156.25	156	4	4800	0.0%
9600	78.125	78	2	9600	0.0%
14400	52.083	52	1	14405	0.04%
19200	39.0625	39	1	19200	0.0%
38400	19.531	19	8	38461	0.16%
57600	13	13	0	57692	0.16%
115200	6.5	6	8	115384	0.16%
230400	3.25	3	4	230769	0.16%

在 WT56F116S/108S 的 UART，可以選擇切換不同的 GPIO，減少某些功能重複使用到相同的 GPIO。

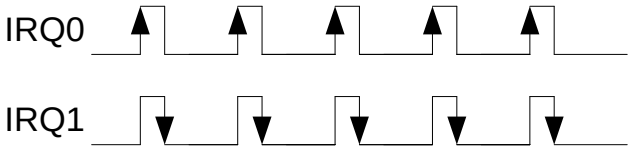
UART	暫存器設定	輸出入腳位
RXA	外部記憶體位址: 0x25 GPA7_FUN_SLT[1:0] = 01	GPIOA7
TXA		GPIOA6
RXB	外部記憶體位址: 0x28 GPB3_FUN_SLT[1:0] = 10	GPIOB3
TXB		GPIOB2

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.5 外部中斷要求 (IRQ)

- 支援八個輸入中斷，並內建數位濾波器 (數位濾波器的晶振來源為內部晶振 12 MHz)
- 支援單邊正緣、負緣觸發、正負緣同時觸發

單邊觸發:



正負緣同時觸發:

外部中斷要求(IRQ)控制暫存器 EN_IRQ[7:0] (外部記憶體位址: 0x40) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	EN_IRQ[7:0]							

位元編號	位符號	說明
7-0	EN_IRQ[7:0]	外部中斷要求致能設定，每個位元對應至相關的 IRQ 腳位 1: 致能相對應腳位之外部中斷要求 0: 禁能相對應腳位之外部中斷要求

外部中斷要求(IRQ)狀態暫存器 EVT_IRQ[7:0](外部記憶體位址: 0x41) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	讀	讀	讀
名稱	EVT_IRQ[7:0]							

位元編號	位符號	說明
7-0	EVT_IRQ[7:0]	外部中斷要求狀態，每個位元對應至相關的 IRQ 狀態 1: 相對應之腳位發生中斷觸發 0: 相對應之腳位未發生中斷觸發

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

外部中斷要求(IRQ)清除暫存器 CLR_IRQ[7:0] (外部記憶體位址: 0x42) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	寫	寫	寫	寫	寫	寫	寫	寫
名稱	CLR_IRQ[7:0]							

位元編號	位符號	說明
7-0	CLR_IRQ[7:0]	外部中斷要求清除 1: 相對應位元寫 1 可清除此中斷狀態 0: 未動作

外部中斷要求(IRQ)雙向觸發暫存器 IRQ_CHG[7:0] (外部記憶體位址: 0x43) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	IRQ_CHG[7:0]							

位元編號	位符號	說明
7-0	IRQ_CHG[7:0]	外部中斷要求觸發設定 1: 雙邊觸發 0: 單邊觸發 (根據 IRQ_EDGE[7:0]設定正緣或負緣觸發)

外部中斷要求(IRQ)觸發緣暫存器 IRQ_EDGE[7:0] (外部記憶體位址: 0x44) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	IRQ_EDGE[7:0]							

位元編號	位符號	說明
7-0	IRQ_EDGE[7:0]	外部中斷要求觸發緣設定 1: 負緣觸發 0: 正緣觸發

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.6 脈衝寬度調製 (PWM)

WT56F116S/108S 提供兩組 16 位精度的脈衝寬度調製模組，可以產生週期和佔空比。

- 輸出頻率共有 65535 階; 頻率範圍: 6 MHz ~ 183.1 Hz (工作於 IRC 12 MHz)
- Duty、Period 和 Source clock 彼此間有密切的關係，關係如下:

$$\text{Source clock} = 2^{\text{Duty resolution}} \times \text{Period}$$

舉例: Source clock 是 IRC 12 MHz，若 Duty 設為 10-bit 解析度，則 Period 的範圍會在 11.7 kHz 以內

- 輸出型態: 推拉輸出 (push pull) 或開汲輸出 (open drain)，可透過暫存器 GPIOx_TYP[x] (GPIOA2、GPIOA3、GPIOB4、GPIOA1、GPIOB7)來設定

PWM 控制暫存器 PWM_CTL (外部記憶體位址: 0x50) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	讀/寫	讀/寫	-	讀/寫	讀/寫	讀/寫
名稱	保留		PWM_PLRTY[1:0]		保留	LBYTE_UPD_EN	PWM_EN[1:0]	

位元編號	位符號	說明
7-6	保留	-
5-4	PWM_PLRTY[1:0]	Bit 5: 1: PWM1 負緣輸出 0: PWM1 正緣輸出 Bit 4: 1: PWM0 負緣輸出 0: PWM0 正緣輸出
3	保留	-
2	LBYTE_UPD_EN	1: 致能寫入 PWM 週期或占空比控制低位元組暫存器時才更新 PWM 輸出 0: 禁能寫入 PWM 週期或占空比控制低位元組暫存器時才更新 PWM 輸出
1	PWM_EN[1:0]	1: 致能 PWM1 功能 0: 禁能 PWM1 功能
0		1: 致能 PWM0 功能 0: 禁能 PWM0 功能

-: 未能使用。

PWM0 週期控制高位元組暫存器 PWM0_PRD[15:8] (外部記憶體位址: 0x51) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	PWM0_PRD[15:8]							

位元編號	位符號	說明
7-0	PWM0_PRD[15:8]	PWM0_PRD[15:8]是設定 PWM0 的輸出週期，搭配 PWM0_PRD[7:0]組成 16 位元的週期調整值。 PWM0 週期: 時鐘源/(PWM0_PRD[15:0]+1)，時鐘源: 12 MHz IRC，DC ~ 16 MHz 石英晶體振盪器，32 kHz IRC 和 32.768 kHz 石英晶體振盪器。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

PWM0 週期控制低位元組暫存器 PWM0_PRD[7:0] (外部記憶體位址: 0x52) **復位值: 01h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	PWM0_PRD[7:0]							

位元編號	位符號	說明
7-0	PWM0_PRD[7:0]	PWM0_PRD[7:0]是設定 PWM0 的輸出週期，搭配 PWM0_PRD[15:8]組成 16 位元的週期調整值。 PWM0 週期: 時鐘源/(PWM0_PRD[15:0]+1)，時鐘源: 12 MHz IRC，DC ~ 16 MHz 石英晶體振盪器，32 kHz IRC 和 32.768 kHz 石英晶體振盪器。

PWM0 佔空比控制高位元組暫存器 PWM0_DUTY[15:8] (外部記憶體位址: 0x53) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	PWM0_DUTY[15:8]							

位元編號	位符號	說明
7-0	PWM0_DUTY[15:8]	設定 PWM0 的佔空比輸出 PWM0_DUTY[15:8]是設定 PWM0 的佔空比，搭配 PWM0_DUTY[7:0]組成 16 位元的佔空比調整值。

註: 佔空比輸出的最大設定必須是合理的值。

PWM0 佔空比控制低位元組暫存器 PWM0_DUTY[7:0] (外部記憶體位址: 0x54) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	PWM0_DUTY[7:0]							

位元編號	位符號	說明
7-0	PWM0_DUTY[7:0]	設定 PWM0 的佔空比輸出 PWM0_DUTY[7:0]是設定 PWM0 的佔空比，搭配 PWM0_DUTY[15:8]組成 16 位元的佔空比調整值。

註: 佔空比輸出的最大設定必須是合理的值。

PWM1 週期控制高位元組暫存器 PWM1_PRD[15:8] (外部記憶體位址: 0x55) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	PWM1_PRD[15:8]							

位元編號	位符號	說明
7-0	PWM1_PRD[15:8]	PWM1_PRD[15:8]是設定 PWM1 的輸出週期，搭配 PWM1_PRD[7:0]組成 16 位元的週期調整值。 PWM1 週期: 時鐘源/(PWM1_PRD[15:0]+1)，時鐘源: 12 MHz IRC，DC ~ 16 MHz 石英晶體振盪器，32 kHz IRC 和 32.768 kHz 石英晶體振盪器。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

PWM1 週期控制低位元組暫存器 PWM1_PRD[7:0] (外部記憶體位址: 0x56) **復位值: 01h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	PWM1_PRD[7:0]							

位元編號	位符號	說明
7-0	PWM1_PRD[7:0]	PWM1_PRD[7:0]是設定 PWM1 的輸出週期，搭配 PWM1_PRD[15:8]組成 16 位元的週期調整值。 PWM1 週期: 時鐘源/(PWM1_PRD[15:0]+1)，時鐘源: 12 MHz IRC，DC ~ 16 MHz 石英晶體振盪器，32 kHz IRC 和 32.768 kHz 石英晶體振盪器。

PWM1 佔空比控制高位元組暫存器 PWM1_DUTY[15:8] (外部記憶體位址: 0x57) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	PWM1_DUTY[15:8]							

位元編號	位符號	說明
7-0	PWM1_DUTY[15:8]	設定 PWM1 的佔空比輸出 PWM1_DUTY[15:8]是設定 PWM1 的佔空比，搭配 PWM1_DUTY[7:0]組成 16 位元的佔空比調整值。

註: 佔空比輸出的最大設定必須是合理的值。

PWM1 佔空比控制低位元組暫存器 PWM1_DUTY[7:0] (外部記憶體位址: 0x58) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	PWM1_DUTY[7:0]							

位元編號	位符號	說明
7-0	PWM1_DUTY[7:0]	設定 PWM1 的佔空比輸出 PWM1_DUTY[7:0]是設定 PWM1 的佔空比，搭配 PWM1_DUTY[15:8]組成 16 位元的佔空比調整值。

註: 佔空比輸出的最大設定必須是合理的值。

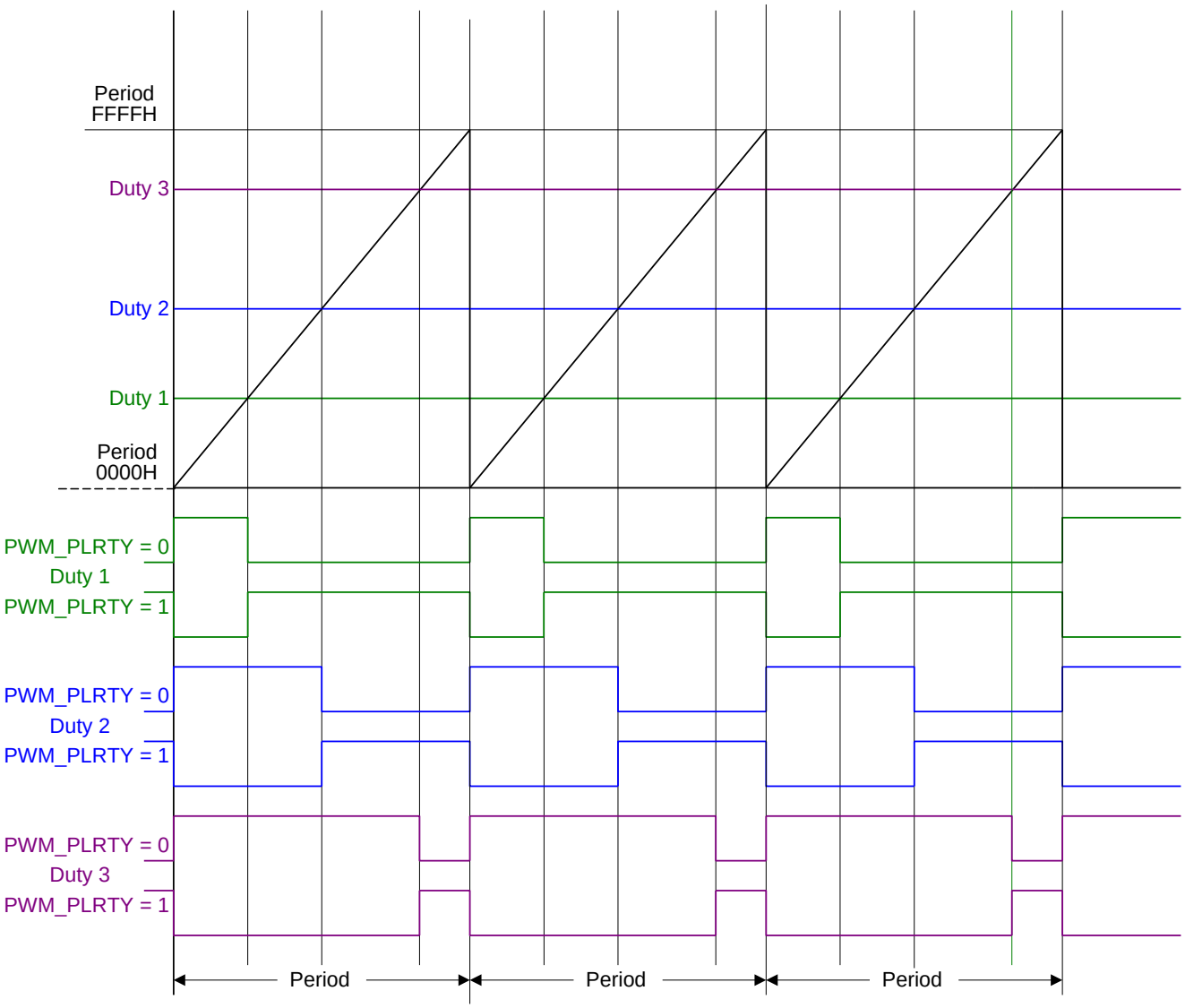
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

PWM0/PWM1 Period 設定說明:

$$\text{Period} = \frac{\text{Source clock (if: IRC 12MHz)}}{\text{PWMx_PRD} + 1}$$

PWMx_PRD	PWM 輸出頻率
1	6 MHz (最大值)
2	4 MHz
3	3 MHz
11	1 MHz
23	500 kHz
59	200 kHz
119	100 kHz
239	50 kHz
599	20 kHz
1199	10 kHz
2399	5 kHz
2999	4 kHz
3999	3 kHz
5999	2 kHz
11999	1 kHz
23999	500 Hz
29999	400 Hz
39999	300 Hz
59999	200 Hz
65535	183.1 Hz (最小值)

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.7 電源管理

WT56F116S/108S 提供四種操作模式，如下:

- 高速正常模式 (Normal mode)
- 低速省電模式 (Green mode)
- 空閒模式 (Idle mode)
- 睡眠模式 (Sleep mode)

各種模式耗電流(@ 3V)

	8052	Peripheral Clock	XTAL (高頻)	XTAL (32768Hz)	IRC (12MHz)	IRC (32K)	耗電流 @3V	Note
Normal 1	on	on	off	off	on	on	1.7 mA	*1
Normal 2	on	on	off	on	on	on	1.7 mA	*2
Normal 3	on	on	on	off	off	on	1.9 mA	*3
Green 1	on	on	off	off	off	on	12 uA	*4*6
Green 2	on	on	off	on	off	off	11 uA	*5*6
Idle 1	off	on	off	off	on	on	500 uA	*7*9*12
Idle 2	off	off	off	off	on	on	350 uA	*8*9*12
Sleep 1	off	off	off	off	off	off	70 uA	*10*12
Sleep 2	off	off	off	off	off	off	5 uA	*11*12
Sleep 3	off	off	off	on	off	off	7.4 uA	*13
Sleep 4	off	off	off	off	off	on	8.2 uA	*14

註：

1. LCD 耗電流: No Load = 1 uA @3V

2. LVR/LVDR 耗電流約 6 uA@3V

*1 Normal 1 Mode: MCU 全部使用內部振盪器，故此模式最省成本，但 IRC 12 MHz 會受溫度及電源電壓影響，請參考 7.5 章節。

*2 Normal 2 Mode: 透過外部振盪器 32.768 kHz 來校正，IRC 12 MHz 可達到 ±1%。

*3 Normal 3 Mode: 此模式針對高頻準確的需求，但因無外部振盪器 32.768 kHz，故要實現萬年曆或時鐘功能僅能使用 8052 計時器。

*4 Green 1 Mode: 將 Source clock 選擇內部 IRC 32 kHz，但是 IRC 32 kHz 的頻率誤差為±30%。

*5 Green 2 Mode: 將 Source clock 選擇外部晶體振盪器 32.768 kHz 前，需手動開啟外部晶體振盪器 32.768 kHz 的電源(CRY_12M_PD)，讓外部晶體振盪器起振工作。因外部晶體振盪器 32.768 kHz 其頻率誤差很小，故可以透過實時定時器實現萬年曆或時鐘功能。

*6 在 Green 1 及 Green 2 模式下要切回 Normal Mode 前需先開啟 IRC_12M_PD2 或 CRY_12M_PD 才可以將 Source clock 選擇到內部 IRC 12 MHz 或外部振盪器 12 MHz 工作。

*7 Idle 1 Mode: 致能 MCU_CLK_OFF 即進入 Idle 模式，此模式喚醒快速且支援最多的喚醒源，可參考下頁喚醒源的示意圖。

*8 Idle 2 Mode: 致能 SYSTEM_CLK_OFF 即進入 Idle 模式，此模式關閉 Peripheral Clock，所以 MCU 無法使用 INT0/1/_WK 喚醒，詳細可參考下頁喚醒源的示意圖。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

*9 Idle 1 和 Idle 2 Mode 的喚醒時間: Source clock 為 12 MHz 的喚醒時間 4 * (1/12 MHz) = 333ns；Source clock 為 32 kHz 的喚醒時間 4 * (1/32 kHz) = 125us。

*10 Sleep 1 Mode.: 此模式為針對 Source clock 在 IRC 12 MHz 下致能 IRC12M_CLK_OFF，讓 MCU 進入睡眠模式，且支援快速喚醒，喚醒時間為 start up + 12 * (1/12 MHz) = 1us，至於喚醒源可參考下頁喚醒源的示意圖。

*11 Sleep 2 Mode.: 致能 SOURCE_CLK_OFF 即進入 Sleep 模式，喚醒時間： Source clock 為 IRC 12 MHz 的喚醒時間 start up + 132 * (1/12 MHz) = 21us；Source clock 為外部晶振 12 MHz 的喚醒時間 16*1024 * (1/12 MHz) = 1365us ，至於喚醒源可參考下頁喚醒源的示意圖。

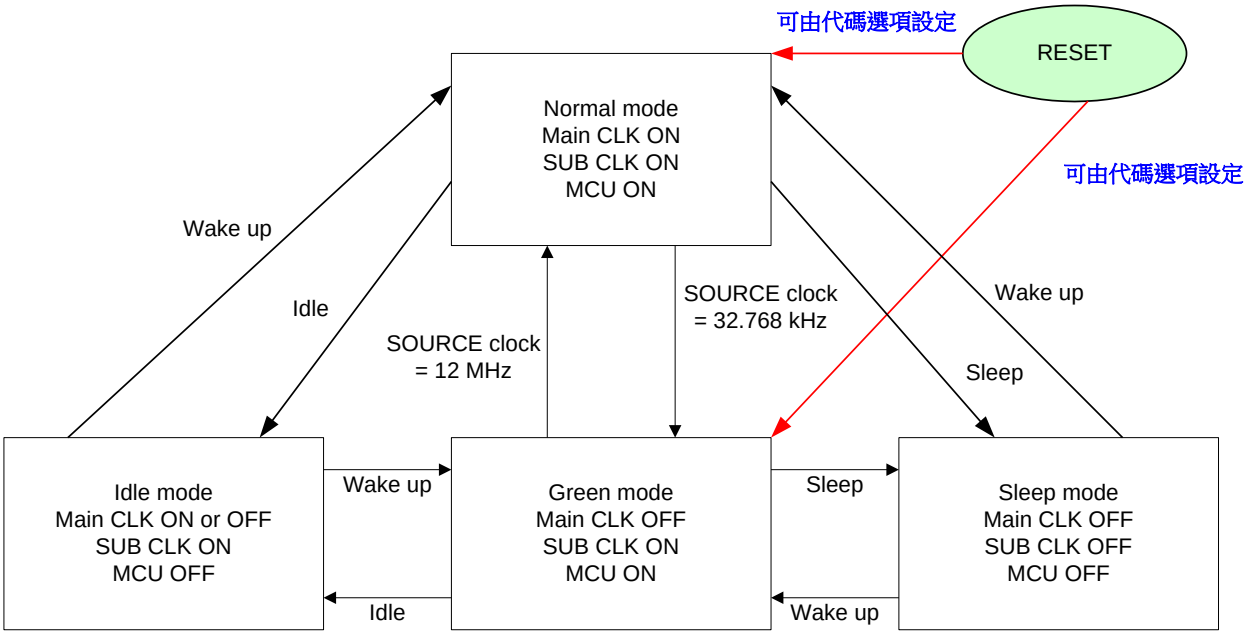
*12 在 Idle 及 Sleep 模式下採用實時定時器定時喚醒，需開啟振盪器電源開關 (IRC_32K_PD 或 CRY_12M_PD) 來當作實時定時器定時的時鐘源，此時的耗電流也會增加。

*13 在 Sleep 模式下採用實時定時器定時喚醒，並且開啟外部振盪器電源開關(CRY_12M_PD)來當作實時定時器定時的時鐘源。

*14 在 Sleep 模式下採用實時定時器定時喚醒，並且開啟內部振盪器電源開關(IRC_32K_PD)來當作實時定時器定時的時鐘源。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

下圖為 **MCU** 工作模式圖**:**



WT56F116S/108S 提供多種方式可喚醒，讓 WT56F116S/108S 從 Sleep/Idle 模式回到 Normal 模式。

下圖是各模式下喚醒源的示意圖**:**

		Idle 1	Idle 2	Sleep Mode
SOURCE		MCU_CLK_OFF	SYSTEM_CLK_OFF	SOURCE_CLK_OFF IRC12M_CLK_OFF
NRST		●	●	●
GPIOx_WK[x]		●	●	●
INT0/1_WK	IE0/1_SPI	●		
	IE0/1_MSIIC0	●		
	IE0/1_ADC			
	IE0/1_MSIIC1	●		
	IE0/1_LVD	●	●	●
	IE0/1_WTMR			
	IE0/1_ETIMER	●		
	IE0/1_IN_TOG	●	●	●
INT3_WK	IRQ[7:0]	●		
ADC_WK		●	●	●
WTMR_WK		●	●	●

註：
1. ● 表示支援喚醒
2. GPIOx_WK[x] 及 IE0/1_IN_TOG: 僅支援 16 根通用 I/O pin Toggle (GPIOA7、A6、A3、A2、A1、A0、B7、B5、B4、B3、B2、E7、E6，E3、E2、E0)
3. ADC_WK: 針對參考源來作比較觸發喚醒
4. WTMR_WK: 需開啟副晶振 (IRC 32 kHz 或 Ext 32 kHz) 及副晶振盪器電源開關來當作實時定時器定時的時鐘源

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

ISP 時鐘源控制暫存器 ISP_CHG_CTL (外部記憶體位址: 0x04) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	-	讀/寫	讀	-	-	讀/寫	讀/寫
名稱	ISP_CHG_12M	保留	UART_ISP_CHG	ISP_CHG_FLAG	保留		LVD_RST_ACT_FLG	LVR_ACT_FLG

位元編號	位符號	說明
7	ISP_CHG_12M	當 MCU 在低速省電及睡眠模式，ISP 腳位自動開啟內部 12 MHz RC 振盪器 1: 致能 0: 禁能
6	保留	-
5	UART_ISP_CHG	UART 腳位 (SWUT) 觸發 ISP 時鐘源為內部 12 MHz RC 振盪器 1: 致能 0: 禁能
4	ISP_CHG_FLAG	ISP_CHG_FLAG = 1: MCU 被SWUT 腳位強制喚醒，自動開啟內部12 MHz RC 振盪器並且將SOURCE clock 切換為12 MHz。 清除 ISP_CHG_FLAG，需將 ISP_CHG_12M 位元設定為 0
3-2	保留	-
1	LVD_RST_ACT_FLG	低壓偵測不經過 EFT 濾波電路
0	LVR_ACT_FLG	低壓復位偵測不經過 EFT 濾波電路

-: 未能使用。

註: 當Source clock 非12 MHz 的應用時，請將下述強制觸發SWUT 設定程序加到程式內，可讓MCU 重複燒錄。非 12 MHz 模式包括Green、Sleep 模式或使用外部振盪器 (非12 MHz)，可以致能ISP_CHG_12M 及 UART_ISP_CHG 位元讓MCU 透過SWUT 腳位觸發將SOURCE clock 及ISP clock 切到內部12 MHz RC 振盪器，這時MCU 才能接收到正確的 ISP command。

強制觸發SWUT設定程序：

程式初始化致能 ISP_CHG_12M 及 UART_ISP_CHG 位元。

```
Risp_CHG_CTL = 0xA0;
```

2. 程式主迴圈判斷ISP_CHG_FLAG 是否被觸發，並且針對Sleep mode 增加一個軟體喚醒機制，可參考範例程式。

```
Void DRV_CheckSwutTriggerWakeup(void)
{
    //If enable Risp_CHG_CTL of bit 7 and Bit.
    //When Swut pin have hi to low(2V) level, Mcu will change source clock to IRC 12 MHz
    if(Risp_CHG_CTL & 0x10)
    {
        DRV_SoftwareWakeup();
        //need delay 100ms(minimum) to wait ISP command, Don't remove this delay command
        DelayWhile(100); //This time MCU change source clock to IRC 12 MHz
        Risp_CHG_CTL = 0x00; //Disable ISP change clock. MCU go back to original setting
        Risp_CHG_CTL = 0Xa0; //Enable ISP change clock
    }
}
```

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

以下為 Code Option 設定通用 I/O 複合功能選項所對映的暫存器，包括晶振腳位、晶振源的選項設定。

系統時鐘源控制暫存器 SOURCE_CLK_SLT (外部記憶體位址: 0x05) **復位值: A0h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	讀/寫	讀/寫	讀/寫	讀/寫
名稱	保留				SOURCE_CLK_SLT[1:0]		MCU_CLK_SLT[1:0]	

位元編號	位符號	說明
7-4	-	必須等於”1010”，否則位元[3:0]無法寫入
3-2	SOURCE_CLK_SLT[1:0]	選擇 SOURCE clock 來源 00: 內部 12 MHz RC 振盪器 (預設值) 01: 外部 DC ~ 16 MHz 石英晶體振盪器 10: 內部 32 kHz RC 振盪器 11: 保留 預設值可由 6.20 代碼選項選擇
1-0	MCU_CLK_SLT[1:0]	MCU clock 設定 00: MCU clock and System clock = SOURCE clock (預設值) 01: MCU clock and System clock = SOURCE clock /2 10: MCU clock and System clock = SOURCE clock /4 11: MCU clock and System clock = SOURCE clock /12

-: 未能使用。

註：

1. 當 SOURCE clock 為內部 32 kHz RC 振盪器且實時定時器的系統時鐘源是選擇外部 32.768 kHz 石英晶體振盪器時，會因內部 32 kHz RC 振盪器誤差太大，執行速度比實時定時器產生的中斷慢，而無法即時捕捉到中斷源，所以在此模式下，需要將外部時鐘源除頻控制暫存器 1 及外部時鐘源除頻控制暫存器 2 設定為除 2，將實時定時器的時鐘源除 2 為 16.384 kHz，此時實時定時器所選擇的時間都會增加一倍的計數時間，這時 MCU 才能完全捕捉不會漏掉。

設定外部時鐘源除 2 流程：

1. 設定除頻數據: CRY_DIV[9:0] = 1，32.768 kHz/(CRY_DIV[9:0]+1) = 32.768 kHz/2 =16.384 kHz
2. 致能外部石英晶體振盪器之時鐘源除頻: EN_CRY_DIV = 1

省電控制暫存器 POWER_SAVE_CTL (外部記憶體位址: 0x06) **復位值: 50h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	讀/寫	讀/寫	讀/寫	讀/寫
名稱	保留				MCU_CLK_OFF	SYSTEM_CLK_OFF	SOURCE_CLK_OFF	IRC12M_CLK_OFF

位元編號	位符號	說明
7-4	-	必須等於”0101”，否則位元[3:0]無法寫入
3	MCU_CLK_OFF	1: MCU clock 關閉 (包含 MCU 與部份周邊硬體)，MCU 需等待 3~4 個 MCU clock 才可工作 0: MCU clock 開啟
2	SYSTEM_CLK_OFF	1: MCU clock 關閉 (包含 MCU 與全部周邊硬體)，MCU 需等待 3~4 個 MCU clock 才可工作 0: MCU clock 開啟
1	SOURCE_CLK_OFF (bias OFF)	1: SOURCE clock 關閉 SOURCE clock 來源: (MCU clock 全部關閉且 bias OFF) 為外部 12 MHz 或 32.768 kHz 石英晶體振盪器，MCU 需等待 16*1024 個

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
		SYSTEM clock 才可工作 為內部 12 MHz，MCU 需等待 131~132 個 SYSTEM clock 才可工作 為內部 32 kHz RC 振盪器，MCU 需等待 8 個 SYSTEM clock 才可工作 0: MCU clock 開啟
0	IRC12M_CLK_OFF (bias ON)	1: 內部 12 MHz RC 振盪器關閉但 bias ON，MCU 需等待 11~12 個 IRC 12M clock 才可工作 0: MCU clock 開啟

-: 未能使用。

註: 請參考 3.1 章節系統時鐘方塊圖。

時鐘源開關控制暫存器 IRC_12M_PD (外部記憶體位址: 0x07) **復位值: A2h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	讀/寫	讀/寫	讀/寫	讀/寫	-
名稱	保留			IRC_12M_PD1	IRC_12M_PD2	IRC_32K_PD	CRY_12M_PD	保留

位元編號	位符號	說明
7-5	-	必須等於"101"，否則位元[4:0]無法寫入
4	IRC_12M_PD1	1: 內部 12 MHz RC 振盪器部份電源關閉 (預設值不關閉) 0: 不關閉 預設值可由 6.20 代碼選項選擇
3	IRC_12M_PD2	1: 內部 12 MHz RC 振盪器全部電源關閉 (預設值不關閉) 0: 不關閉 預設值可由 6.20 代碼選項選擇
2	IRC_32K_PD	1: 內部 32 kHz RC 振盪器電源關閉 (預設值不關閉) 0: 不關閉 預設值可由 6.20 代碼選項選擇
1	CRY_12M_PD	1: 外部 12 MHz ~ 32 kHz 石英晶體振盪器電源關閉 (預設值關閉) 0: 不關閉 預設值可由 6.20 代碼選項選擇
0	保留	-

-: 未能使用。

振盪器驅動控制暫存器 CRY_12M_DR[2:0] (外部記憶體位址: 0x08) **復位值: 58h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	讀/寫	讀/寫	讀/寫	讀/寫
名稱	保留				CRY_12M_DR[2:0]			SLT_CRYSTAL

位元編號	位符號	說明
7-4	-	必須等於"0101"，否則位元[3:0]無法寫入
3-1	CRY_12M_DR[2:0]	外部石英晶體振盪器驅動能力設定 000: 頻率為 32.768 kHz 之晶體振盪器 (VDD > 2.4V) 001: 頻率為 32.768 kHz 之晶體振盪器 010: 頻率為 100 kHz 之晶體振盪器 100: 頻率為 1 MHz ~ 12 MHz 之晶體振盪器 (預設值) 110: 頻率為 12 MHz ~ 16 MHz 之晶體振盪器 預設值可由 6.20 代碼選項選擇

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
0	SLT_CRYSTAL	晶體振盪器輸入腳位選擇 1: 晶體振盪器的路徑 2 輸入腳位，**MOSCI2(GPIOF0)**、**MOSCO2(GPIOF1)** 0: 晶體振盪器的路徑 1 輸入腳位，**MOSCI1(GPIOA5)**、**MOSCO1(GPIOA4)** 預設值可由 6.20 代碼選項選擇

-: 未能使用。

通用 I/O 端口喚醒控制暫存器 1 GPIO_WK[15:8] (外部記憶體位址: 0x60) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	GPIO_WK[15:8]							

位元編號	位符號	說明
7-0	GPIO_WK[15:8]	通用 I/O 端口喚醒 MCU 致能設定 Bit 7 = 1: 致能通用 I/O 端口 A7 喚醒 MCU 之功能，為”0” 禁能 Bit 6 = 1: 致能通用 I/O 端口 A6 喚醒 MCU 之功能，為”0” 禁能 Bit 5 = 1: 致能通用 I/O 端口 A3 喚醒 MCU 之功能，為”0” 禁能 Bit 4 = 1: 致能通用 I/O 端口 A2 喚醒 MCU 之功能，為”0” 禁能 Bit 3 = 1: 致能通用 I/O 端口 A1 喚醒 MCU 之功能，為”0” 禁能 Bit 2 = 1: 致能通用 I/O 端口 A0 喚醒 MCU 之功能，為”0” 禁能 Bit 1 = 1: 致能通用 I/O 端口 B7 喚醒 MCU 之功能，為”0” 禁能 Bit 0 = 1: 致能通用 I/O 端口 B5 喚醒 MCU 之功能，為”0” 禁能

通用 I/O 端口喚醒控制暫存器 2 GPIO_WK[7:0] (外部記憶體位址: 0x61) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	GPIO_WK[7:0]							

位元編號	位符號	說明
7-0	GPIO_WK[7:0]	通用 I/O 端口觸發喚醒 MCU 致能設定 Bit 7 = 1: 致能通用 I/O 端口 B4 觸發喚醒 MCU 之功能，為”0”禁能 Bit 6 = 1: 致能通用 I/O 端口 B3 觸發喚醒 MCU 之功能，為”0”禁能 Bit 5 = 1: 致能通用 I/O 端口 B2 觸發喚醒 MCU 之功能，為”0”禁能 Bit 4 = 1: 致能通用 I/O 端口 E7 觸發喚醒 MCU 之功能，為”0”禁能 Bit 3 = 1: 致能通用 I/O 端口 E6 觸發喚醒 MCU 之功能，為”0”禁能 Bit 2 = 1: 致能通用 I/O 端口 E3 觸發喚醒 MCU 之功能，為”0”禁能 Bit 1 = 1: 致能通用 I/O 端口 E2 觸發喚醒 MCU 之功能，為”0”禁能 Bit 0 = 1: 致能通用 I/O 端口 E0 觸發喚醒 MCU 之功能，為”0”禁能

周邊中斷喚醒控制暫存器 PERIPHERAL_WK(外部記憶體位址: 0x64) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	-	讀/寫	-
名稱	INT_WK[3:0]				ADC_WK	保留	WTMR_WK	保留

位元編號	位符號	說明
7-4	INT_WK[3:0]	外部 8052 INT0/1/3 喚醒 MCU 致能設定 Bit 7 = 1: 致能 8052 INT3 喚醒 MCU 之功能，為”0”禁能

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
		Bit 6: 保留 Bit 5 = 1: 致能 8052 INT1 喚醒 MCU 之功能，為”0”禁能 Bit 4 = 1: 致能 8052 INT0 喚醒 MCU 之功能，為”0”禁能
3	ADC_WK	ADC 喚醒 MCU 致能設定 1: 致能 ADC 完成後喚醒 MCU 之功能 0: 禁能 ADC 完成後喚醒 MCU 之功能
2	保留	-
1	WTMR_WK	實時定時器喚醒 MCU 致能設定 1: 致能實時定時器觸發後喚醒 MCU 之功能 0: 禁能實時定時器觸發後喚醒 MCU 之功能
0	保留	-

-: 未能使用。

通用 I/O 端口喚醒旗標暫存器 1 GPIO_TOG[15:8] (外部記憶體位址: 0x65) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	讀	讀	讀
名稱	GPIO_TOG[15:8]							

位元編號	位符號	說明
7-0	GPIO_TOG[15:8]	通用 I/O 端口觸發喚醒旗標，若產生喚醒，則旗標位元 = 1 Bit 7: I/O 端口 A7 喚醒旗標 Bit 6: I/O 端口 A6 喚醒旗標 Bit 5: I/O 端口 A3 喚醒旗標 Bit 4: I/O 端口 A2 喚醒旗標 Bit 3: I/O 端口 A1 喚醒旗標 Bit 2: I/O 端口 A0 喚醒旗標 Bit 1: I/O 端口 B7 喚醒旗標 Bit 0: I/O 端口 B5 喚醒旗標

通用 I/O 端口喚醒旗標暫存器 2 GPIO_TOG[7:0] (外部記憶體位址: 0x66) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	讀	讀	讀
名稱	GPIO_TOG[7:0]							

位元編號	位符號	說明
7-0	GPIO_TOG[7:0]	通用 I/O 端口觸發喚醒旗標，若產生喚醒，則旗標位元 = 1 Bit 7: I/O 端口 B4 喚醒旗標 Bit 6: I/O 端口 B3 喚醒旗標 Bit 5: I/O 端口 B2 喚醒旗標 Bit 4: I/O 端口 E7 喚醒旗標 Bit 3: I/O 端口 E6 喚醒旗標 Bit 2: I/O 端口 E3 喚醒旗標 Bit 1: I/O 端口 E2 喚醒旗標 Bit 0: I/O 端口 E0 喚醒旗標

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

周邊中斷喚醒旗標暫存器 PERIPHERAL_TOG (外部記憶體位址: 0x69) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	-	讀	-
名稱	INT_WK_EVT[3:0]				ADC_TOG	保留	WTMR_EVT	保留

位元編號	位符號	說明
7-4	INT_WK_EVT[3:0]	中斷喚醒旗標 Bit 7 = 1: MCU 是由 INT3 中斷喚醒 Bit 6: 保留 Bit 5 = 1: MCU 是由 INT1 中斷喚醒 Bit 4 = 1: MCU 是由 INT0 中斷喚醒
3	ADC_TOG	ADC 觸發 (喚醒) 旗標 1: ADC 發生觸發 (喚醒) 0: ADC 未發生觸發 (喚醒)
2	保留	-
1	WTMR_EVT	實時定時器觸發 (喚醒) 旗標 1: 實時定時器發生觸發 (喚醒) 0: 實時定時器未發生觸發 (喚醒)
0	保留	-

-: 未能使用。

喚醒清除暫存器 CLR_IN_TOG (外部記憶體位址: 0x6A) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	寫	-	-	-	-	-	-	讀
名稱	CLR_IN_TOG	保留						IN_TOG

位元編號	位符號	說明
7	CLR_IN_TOG	1: 清除所有輸入觸發喚醒
6-1	保留	-
0	IN_TOG	1: 任一的觸發喚醒旗標有被設起來

-: 未能使用。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

進入睡眠模式及喚醒的設定程序:

1. 設定 RST_NDF = 1
2. 禁能看門狗定時器 (DIS_WDT[7:5] = 101)
3. 選擇喚醒的來源

		Idle 1	Idle 2	Sleep Mode
SOURCE		MCU_CLK_OFF	SYSTEM_CLK_OFF	SOURCE_CLK_OFF IRC12M_CLK_OFF
NRST		●	●	●
GPIOx_WK[x]		●	●	●
INT0/1_WK	IE0/1_ADC			
	IE0/1_WTMR			
	IE0/1_ETIMER	●		
	IE0/1_IN_TOG	●	●	●
INT3_WK	IRQ[7:0]	●		
ADC_WK		●	●	●
WTMR_WK		●	●	●

4. 清除所有輸入觸發喚醒 (CLR_IN_TOG = 1)
5. 將 SOURCE clock 選擇內部 12 MHz RC 振盪器 (SOURCE_CLK_SLT[1:0] = 00)
6. 進入睡眠電模式 (SOURCE_CLK_OFF = 1)
7. 等待喚醒觸發

   SOURCE clock 為 IRC 12M，需要等待 132 clock 才可回主程式工作

   SOURCE clock 為 Crystal，需要等待 16 x 1024 clock 才可回主程式工作

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.8 12/24 MHz RC 振盪器校正

WT56F116S/108S 內建 12/24 MHz RC 振盪器，可減少外掛石英晶體振盪器的成本，但如果要較精確的系統時鐘，除了利用外部石英晶體振盪器 12/24 MHz 之外，使用 32.768 kHz (石英晶體振盪器) 來校正內部 RC 12/24 MHz 振盪器，也是一種較佳的選擇 (校正可以達到±2% 在-40℃ ~ +105℃)。

內部振盪調整暫存器 RC_LADJ (外部記憶體位址: 0x70) **復位值: 40h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	保留	RC_LADJ [6:0]						

位元編號	位符號	說明
7	保留	-
6-0	RC_LADJ[6:0]	內部 RC 振盪頻率每一階 0.5%調整 (預設值 ‘40H’)，共有 127 階

-: 未能使用。

註: 內部振盪調整暫存器 RC_LADJ[6:0]直接調整 IRC 12/24 MHz 的控制電路。

內部振盪計數數據高位元組暫存器 RC12M_CNT[9:2] (外部記憶體位址: 0x71) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	讀	讀	讀
名稱	RC12M_CNT[9:2]							

位元編號	位符號	說明
7-0	RC12M_CNT[9:2]	內部 12/24 MHz RC 振盪器的計數值 RC12M_CNT [9:2]，搭配 RC12M_CNT[1:0] 組成 10 位元計數值

內部振盪計數數據低位元組暫存器 RC12M_CNT[1:0] (外部記憶體位址: 0x72) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	-	-	讀	讀
名稱	保留						RC12M_CNT[1:0]	

位元編號	位符號	說明
7-2	保留	-
1-0	RC12M_CNT[1:0]	內部 12/24 MHz RC 振盪器的計數值 RC12M_CNT[1:0]，搭配 RC12M_CNT[9:2]組成 10 位元計數值

-: 未能使用。

內部振盪校正控制暫存器 RC_CALIB_EN (外部記憶體位址: 0x73) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	-	讀/寫	-	-	-	-	-
名稱	RC_CALIB_EN	保留	AUTO_CAL_EN	保留				

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

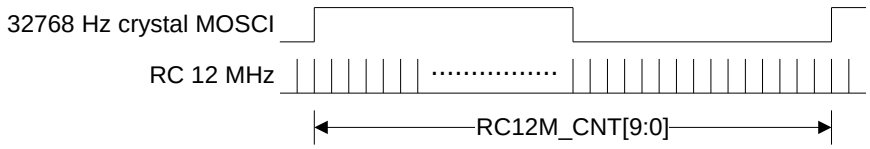
位元編號	位符號	說明
7	RC_CALIB_EN	1: 致能 RC 振盪器校正功能
6	保留	-
5	AUTO_CAL_EN	1: 致能 H/W 自動校正功能
4-0	保留	-

-: 未能使用。

註:

手動校正: 致能 **RC_CALIB_EN**，並且搭配 **Firmware** 調整。

自動校正: 致能 **RC_CALIB_EN** 及 **AUTO_CAL_EN**。



校正原理:

當外部採用 32.768 kHz 振盪器，可利用內部 RC 12 MHz 在一個精準的 32.768 kHz 的固定寬度計數個數，所得到的計數值，再經由控制內部振盪調整暫存器 RC_LADJ[6:0]去作補償，在室溫下達到 ±1%的標準。

校正調整的範圍:

粗調: 目前內部RC 頻率 ±(內部RC 頻率 * 0.08); RC_LADJ_C[2:0]共有000 ~ 111，中間值為100。
細調: 目前內部 RC 頻率 ±(內部 RC 頻率 * 0.005); RC_LADJ_F[3:0]共有 0000 ~ 1111，中間值為 1000。

RC 12MHz

RC12M_CNT[9:0]	外掛 **32.768 kHz** 取樣 **(Hz)**	目標值 **(Hz)**	誤差%
360	11796480	12000000	+1.70
361	11829248	12000000	+1.42
362	11862016	12000000	+1.15
363	11894784	12000000	+0.88
364	11927552	12000000	+0.60
365	11960320	12000000	+0.33
366	11993088	12000000	+0.06
367	12025856	12000000	-0.22
368	12058624	12000000	-0.49
369	12091392	12000000	-0.76
370	12124160	12000000	-1.03

RC 24MHz

RC12M_CNT[9:0]	外掛 **32.768 kHz** 取樣 **(Hz)**	目標值 **(Hz)**	誤差%
727	23822336	24000000	-0.74
728	23855104	24000000	-0.6
729	23887872	24000000	-0.47
730	23920640	24000000	-0.33
731	23953408	24000000	-0.19
732	23986176	24000000	-0.06
733	24018944	24000000	+0.08

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

RC12M_CNT[9:0]	外掛 32.768 kHz 取樣 (Hz)	目標值 (Hz)	誤差%
734	24051712	24000000	+0.22
735	24084480	24000000	0.35
736	24117248	24000000	0.49
737	24150016	24000000	0.63

註:

1. **WT56F116S/108S** 從睡眠中被喚醒時，**RC** 振盪器校正功能至少需要等待 **83.3ns (**在 **12 MHz)**，才可以正常工作。
2. 當致能 **RC** 振盪器校正功能後，必須讀取 **RC12M_CNT[9:2]**及 **RC12M_CNT[1:0]**暫存器 **2** 次，並且確認數據相同才可進行校正。
3. 當 **RC12M_CNT[9:0]** 內部振盪計數數據暫存器為 **1023 (0x3FF)**，表示沒有外部振盪器或沒有致能外部振盪器。
4. 當系統復位時，**WT56F116S/108S** 會自動載入 **RC 12 MHz** 振盪器的校正值到內部振盪調整暫存器 **(**外部記憶體位址**: 0x70)**。
   若需切換到**RC 24MHz** 必須由程式來設定 **HFIRC_CLK_SLT (XFR_0x01_bit2)** 並載入對應之校正值。

   IRC 振盪器**(12/24M)** 切換程序
   (a) IRC12M change to IRC24M
      (1) Set HFIRC_CLK_SLT
      (2) Move flash memory XDATA 0x0E07H-bit[6:0] to XFR_0x70 register
   (b) IRC24M change to IRC12M
      (1) Clear HFIRC_CLK_SLT
      (2) Move flash memory XDATA 0x0E03H-bit[6:0] to XFR_0x70 register
5. 當致能 **AUTO_CAL_EN** 且 **MCU** 的外部 **32.768 kHz** 振盪器也啟振，**MCU** 會每 **30.5us** 自動校正一次。
   (條件**: CRY_12M_PD**、**IRC_12M_PD1** 及 **IRC_12M_PD2** 不可關閉**)**。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.9 看門狗定時器與實時定時器

看門狗定時器 (WDT)

看門狗定時器可迅速發現 CPU 的故障，比如由噪聲或、電源干擾，或斷電等導致軟件死循環，進而使 CPU 恢復正常狀態。當看門狗定時器的內部計數器溢出時會產生復位訊號，並將 CPU 復位。

看門狗定時器不同於通用的 8052 的計時器 0/1，為了防止看門狗定時器產生復位，可以透過軟體定時清除看門狗計數器。當不可預料的復位發生時，用戶應該檢查復位旗標暫存器的 WDT_RST_FLG 位元，來判斷上次是否是由看門狗產生的復位。

- 看門狗定時器的時鐘來源: 內部 32 kHz 或 外部 32.768 kHz 石英晶體振盪器
- 重置時間: 16 ms、32 ms、1.024 S、2.048 S

看門狗定時控制暫存器 WDT_CTL (外部記憶體位址: 0x78) **復位值: 02h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	-	-	-	讀/寫	讀/寫
名稱	DIS_WDT[2:0]			保留			WDT_TM_SLT[1:0]	

位元編號	位符號	說明
7-5	DIS_WDT[2:0]	看門狗定時器開關 101: 禁能看門狗定時器同時清除計數 其它值: 致能看門狗定時器，同時也會依照 WDT_TM_SLT[1:0]的設定，來重新計數看門狗定時器。
4-2	保留	-
1-0	WDT_TM_SLT[1:0]	看門狗復位時間設定 當看門狗使用內部 RC 32 kHz 振盪器: 00: 16 ms 01: 32 ms 10: 1.024 s 11: 2.048 s 當看門狗使用外部 32.768 kHz 石英晶體振盪器: 00: 15.625 ms 01: 31.25 ms 10: 1 s 11: 2 s

-: 未能使用。

注意:

1. 內部 32 kHz RC 振盪器的頻率誤差約為 ±30%。
2. 看門狗定時器的時鐘源可由系統控制暫存器 (外部記憶體位址: 0x01) 的 WDT_CLK_SLT 來選擇，細節描述在後。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

系統控制暫存器 **SYS_CTL (外部記憶體位址: 0x01)** 復位值: **80h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	RST_NDF	LVD_RST_LVL_ADJ	EN_PC_OVL_RST	CRY_CLK_DIV2	BGP_VOL_SLT	HFIRC_CLK_SLT	WDT_CLK_SLT	WTMR_CLK_SLT

位元編號	位符號	說明
7	RST_NDF	1: NRST 腳位沒有數位濾波功能 0: NRST 腳位有數位濾波功能 (4 個 clock)
6	LVD_RST_LVL_ADJ	1: +0.25V 0: +0V
5	EN_PC_OVL_RST	1: 致能程序計數器溢位復位 0: 禁能程序計數器溢位復位
4	CRY_CLK_DIV2	1: 外部晶振頻率 除 2
3	BGP_VOL_SLT	1: bandgap = 2.44V 0: bandgap = 1.23V
2	HFIRC_CLK_SLT	1: 內部晶振頻率 = 24 MHz 0: 內部晶振頻率 = 12 MHz
1	WDT_CLK_SLT	1: 看門狗定時器使用外部 12 MHz ~32.768 kHz 石英晶體振盪器 0: 看門狗定時器使用內部 32 kHz RC 振盪器
0	WTMR_CLK_SLT	1: 實時定時器使用外部 12 MHz ~32.768 kHz 石英晶體振盪器 0: 實時定時器使用內部 32 kHz RC 振盪器

-: 未能使用。

註: 當**WDT_CLK_SLT = 1** 或 **WTMR_CLK_SLT = 1**時，必須同時致能 **EN_CRY_DIV**並且設定 **CRY_DIV[9:0]**，讓看門狗定時器及實時定時器使用準確的時鐘源 **32 kHz**; 若外部石英晶體振盪器為**32.768 kHz**，則不需致能 **EN_CRY_DIV**。

外部時鐘源除頻控制暫存器 **1 CRY_DIV[9:8] (外部記憶體位址: 0x09)** 復位值: **01H**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	-	-	-	-	-	讀/寫	讀/寫
名稱	EN_CRY_DIV	保留					CRY_DIV[9:8]	

位元編號	位符號	說明
7	EN_CRY_DIV	1: 致能外部石英晶體振盪器之時鐘源除頻 0: 禁能外部石英晶體振盪器之時鐘源除頻
6-2	保留	-
1-0	CRY_DIV[9:8]	外部石英晶體振盪器之時鐘源除頻數據[9:8]，搭配 CRY_DIV[7:0]組成 10 位元除頻數據

-: 未能使用。

外部時鐘源除頻控制暫存器 **2 CRY_DIV[7:0] (外部記憶體位址: 0x0A)** 復位值: **76H**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	CRY_DIV[7:0]							

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
7-0	CRY_DIV[7:0]	外部石英晶體振盪器之時鐘源除頻數據[7:0]，搭配 CRY_DIV[9:8]組成 10 位元除頻數據

註: 當致能 EN_CRY_DIV 時，CRY_DIV[9:0]不可以為零，會導致MCU無法工作。

舉例:

1. 當SOURCE clock選擇外部24 MHz 石英晶體振盪器，且看門狗定時器及實時定時器要使用頻率誤差較低的時鐘源，須致能外部時鐘源除頻控制暫存器及除頻數據。
   1. 設定除頻數據: CRY_DIV[9:0] = 731，24 MHz / (CRY_DIV[9:0] + 1) = 24 MHz / 732 = 32.768 kHz
   2. 致能外部石英晶體振盪器之時鐘源除頻: EN_CRY_DIV = 1
   3. 選擇看門狗定時器及實時定時器的時鐘源為外部振盪器：WDT_CLK_SLT = 1；WTMR_CLK_SLT = 1

2. 當SOURCE clock選擇外部12 MHz 石英晶體振盪器，且看門狗定時器及實時定時器要使用頻率誤差較低的時鐘源，須致能外部時鐘源除頻控制暫存器及除頻數據。
   1. 設定除頻數據: CRY_DIV[9:0] = 365，12 MHz / (CRY_DIV[9:0] + 1) = 12 MHz / 366 = 32.768 kHz
   2. 致能外部石英晶體振盪器之時鐘源除頻: EN_CRY_DIV = 1
   3. 選擇看門狗定時器及實時定時器的時鐘源為外部振盪器：WDT_CLK_SLT = 1；WTMR_CLK_SLT = 1

3. 當SOURCE clock選擇內部32 kHz，且看門狗定時器及實時定時器要使用外部32.768 kHz 石英晶體振盪器來當時鐘源，須致能外部時鐘源除頻控制暫存器及除頻數據。
   1. 設定除頻數據: CRY_DIV[9:0] =1，32.768 kHz / (CRY_DIV[9:0] + 1) = 32.768 kHz / 2 = 16.384 kHz
   2. 致能外部石英晶體振盪器之時鐘源除頻: EN_CRY_DIV = 1
   3. 選擇看門狗定時器及實時定時器的時鐘源為外部振盪器：WDT_CLK_SLT = 1；WTMR_CLK_SLT = 1

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

實時定時器 (Watch Timer)

實時定時器的應用功能包括: 定時中斷、定時喚醒、LCD 顯示頻率…等功能。

- 實時定時器的時鐘源為 32 kHz 內部 RC 振盪器或 32.768 kHz 外部振盪器。利用此時鐘源，可以產生八組基準時間
- 實時定時器也可以作為液晶驅動器的顯示頻率源，共有五段頻率可選擇 (請參考液晶驅動器章節)

實時定時器控制暫存器 WTMR_CTL (外部記憶體位址: 0x7C) **復位值: 80h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀	寫	-	-	-	-	-
名稱	DIS_WTMR	WTMR_EVT	CLR_WTMR_EVT	保留				

位元編號	位符號	說明
7	DIS_WTMR	1: 禁能實時定時器 0: 致能實時定時器
6	WTMR_EVT	1: 表示產生實時定時器事件 (實時定時器計數到 WTMR_SLT [2:0] 的設定時間) 0: 硬體自動設定為 0，當 CLR_WTMR_EVT = 1
5	CLR_WTMR_EVT	1: 清除實時定時器事件，使 WTMR_EVT = 0
4-0	保留	-

-: 未能使用。

實時定時器速度選擇暫存器 WTMR_SLT[2:0] (外部記憶體位址: 0x7D) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	-	讀/寫	讀/寫	讀/寫
名稱	保留					WTMR_SLT[2:0]		

位元編號	位符號	說明
7-3	保留	-
2-0	WTMR_SLT[2:0]	實時定時器時間基礎選擇位元 (若要精準，建議採用 32.768 kHz 外部石英晶體振盪器) 000: watch time = 3.91 ms 001: watch time = 31.25 ms 010: watch time = 62.50 ms 011: watch time = 125 ms 100: watch time = 0.25 s 101: watch time = 0.5 s 110: watch time = 1 S 111: watch time = 2 S

-: 未能使用。

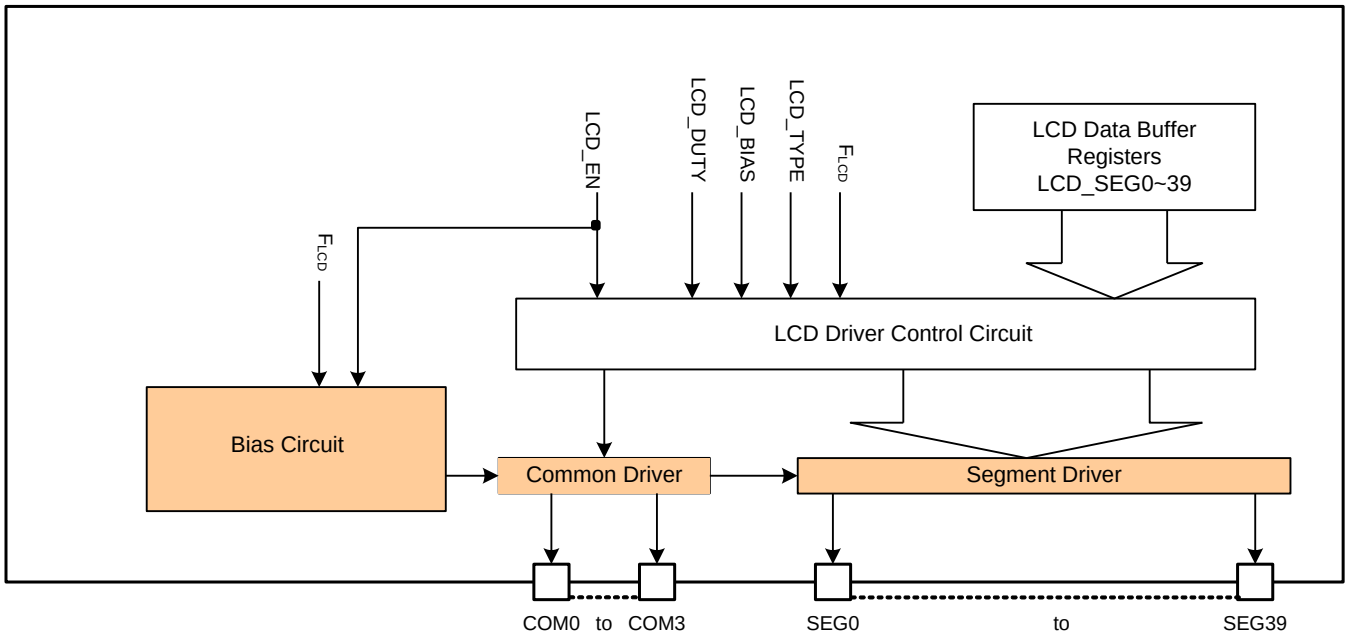
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.10 液晶驅動器 (LCD driver)

WT56F116S/108S 帶有 LCD 驅動與控制電路可以直接驅動 LCD 顯示屏，LCD 系統時鐘源可以選擇內部 RC 32 kHz 或外部 32.768 kHz 晶振。

WT56F116S/108S 液晶驅動器模式特點如下:

- 內建 LCD 偏置電壓電路，共有兩組偏置可選擇: 1/2、1/3 Bias
- 內部暫存器可調整佔空比: 1/2、1/3、1/4 Duty
- 佔空比/偏置/顯示頻率，都可以透過軟體設定
- 致能 LCD 功能時，需將 Segment 和 COM 相對應的通用 IO 端口設置為輸入
- 液晶驅動器的顯示頻率源為實時定時器，可參考 6.9 章節"實時定時器"



液晶驅動器控制暫存器 1 LCD_CTL1 (外部記憶體位址: 0xA8) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	-	-	-	-	-	-
名稱	LCD_EN	LCD_TYPE	保留					

位元編號	位符號	說明
7	LCD_EN	液晶驅動器電源控制 (在設定液晶驅動器相關暫存器時，須先關閉 LCD 電源) 1: 開啟液晶驅動器電源 0: 關閉液晶驅動器電源
6	LCD_TYPE	LCD 驅動波形選擇 1: B type 驅動波形 0: A type 驅動波形
5-0	保留	-

-: 未能使用

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

液晶驅動器控制暫存器 2　LCD_CTL2 (外部記憶體位址: 0xA9)　　**復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	-	-
名稱	LCD_CLK[2:0]			LCD_BIAS	LCD_DUTY[1:0]		保留	

位元編號	位符號	說明
7-5	LCD_CLK[2:0]	液晶驅動掃描頻率設定，若 LCD 系統時鐘源選擇外部 32.768 kHz 晶振時，當設定 LCD_CLK[2:0] = 000，掃描頻率為 2048 Hz (詳細請參考設定液晶驅動器的畫面頻率表)。 000 = $fs/2^4$ (if fs = 32.768 kHz, lcd_clk = 2048 Hz) 001 = $fs/2^5$ 010 = $fs/2^6$ 011 = $fs/2^7$ 1xx = $fs/2^8$
4	LCD_BIAS	液晶驅動器偏壓 (bias) 設定 1: 1/3 0: 1/2
3-2	LCD_DUTY[1:0]	液晶驅動器佔空比 (duty) 設定 00: static (1/2 duty and bias = VLCD) 01: 1/3 duty 1x: 1/4 duty
1-0	保留	-

-: 未能使用

液晶驅動器段輸出致能暫存器 1　LCD_SEG_EN[7:0] (外部記憶體位址: 0xAB)　　**復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	LCD_SEG_EN[7:0]							

位元編號	位符號	說明
7-0	LCD_SEG_EN[7:0]	SEGDx 輸出致能設定; 1: SEGDx 輸出 0000_0001: 致能 SEGD0 數據輸出 0000_0011: 致能 SEGD1~0 數據輸出 | 0111_1111: 致能 SEGD6~0 數據輸出 1111_1111: 致能 SEGD7~0 數據輸出

液晶驅動器段輸出致能暫存器 2　LCD_SEG_EN[15:8] (外部記憶體位址: 0xAC)　　**復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	LCD_SEG_EN[15:8]							

位元編號	位符號	說明
7-0	LCD_SEG_EN[15:8]	SEGDx 輸出致能設定; 1: SEGDx 輸出 0000_0001: 致能 SEGD8 數據輸出 0000_0011: 致能 SEGD9~8 數據輸出 |

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
		0111_1111: 致能 SEGD14~8 數據輸出 1111_1111: 致能 SEGD15~8 數據輸出

液晶驅動器段輸出致能暫存器 3 LCD_SEG_EN[23:16] (外部記憶體位址: 0xAD) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	LCD_SEG_EN[23:16]							

位元編號	位符號	說明
7-0	LCD_SEG_EN[23:16]	SEGDx 輸出致能設定; 1: SEGDx 輸出 0000_0001: 致能 SEGD16 數據輸出 0000_0011: 致能 SEGD17~16 數據輸出 | 0111_1111: 致能 SEGD22~16 數據輸出 1111_1111: 致能 SEGD23~16 數據輸出

液晶驅動器段輸出致能暫存器 4 LCD_SEG_EN[31:24] (外部記憶體位址: 0xAE) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	LCD_SEG_EN[31:24]							

位元編號	位符號	說明
7-0	LCD_SEG_EN[31:24]	SEGDx 輸出致能設定; 1: SEGDx 輸出 0000_0001: 致能 SEGD24 數據輸出 0000_0011: 致能 SEGD25~24 數據輸出 | 0111_1111: 致能 SEGD30~24 數據輸出 1111_1111: 致能 SEGD31~24 數據輸出

註: 若與 SEG 複用的 GPIO 沒使用到 SEG 時，則利用此致能暫存器 LCD_SEG_EN[31:0]，可以讓 LCD SEG 對映輸出腳為輸出 Tri-state。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

液晶驅動器顯示數據暫存器 0~39 LCD_SEGDx[7:0] (外部記憶體位址: 0x80 ~ 0xA7) **復位值: 00h**

下面為 LCD 顯示數據暫存器對映表:

4 COM LCD (COM0~3, SEG0~39)

位址	暫存器名稱	7	6	5	4	3	2	1	0
						COM3	**COM2**	**COM1**	**COM0**
$80H	LCD_SEGD0[3:0]					SEG0	SEG0	SEG0	SEG0
$81H	LCD_SEGD1[3:0]					SEG1	SEG1	SEG1	SEG1
$82H	LCD_SEGD2[3:0]					SEG2	SEG2	SEG2	SEG2
$83H	LCD_SEGD3[3:0]					SEG3	SEG3	SEG3	SEG3
$84H	LCD_SEGD4[3:0]					SEG4	SEG4	SEG4	SEG4
$85H	LCD_SEGD5[3:0]					SEG5	SEG5	SEG5	SEG5
$86H	LCD_SEGD6[3:0]					SEG6	SEG6	SEG6	SEG6
$87H	LCD_SEGD7[3:0]					SEG7	SEG7	SEG7	SEG7
$88H	LCD_SEGD8[3:0]					SEG8	SEG8	SEG8	SEG8
$89H	LCD_SEGD9[3:0]					SEG9	SEG9	SEG9	SEG9
$8AH	LCD_SEGD10[3:0]					SEG10	SEG10	SEG10	SEG10
$8BH	LCD_SEGD11[3:0]					SEG11	SEG11	SEG11	SEG11
$8CH	LCD_SEGD12[3:0]					SEG12	SEG12	SEG12	SEG12
$8DH	LCD_SEGD13[3:0]					SEG13	SEG13	SEG13	SEG13
$8EH	LCD_SEGD14[3:0]					SEG14	SEG14	SEG14	SEG14
$8FH	LCD_SEGD15[3:0]					SEG15	SEG15	SEG15	SEG15
$90H	LCD_SEGD16[3:0]					SEG16	SEG16	SEG16	SEG16
$91H	LCD_SEGD17[3:0]					SEG17	SEG17	SEG17	SEG17
$92H	LCD_SEGD18[3:0]					SEG18	SEG18	SEG18	SEG18
$93H	LCD_SEGD19[3:0]					SEG19	SEG19	SEG19	SEG19
$94H	LCD_SEGD20[3:0]					SEG20	SEG20	SEG20	SEG20
$95H	LCD_SEGD21[3:0]					SEG21	SEG21	SEG21	SEG21
$96H	LCD_SEGD22[3:0]					SEG22	SEG22	SEG22	SEG22
$97H	LCD_SEGD23[3:0]					SEG23	SEG23	SEG23	SEG23
$98H	LCD_SEGD24[3:0]					SEG24	SEG24	SEG24	SEG24
$99H	LCD_SEGD25[3:0]					SEG25	SEG25	SEG25	SEG25
$9AH	LCD_SEGD26[3:0]					SEG26	SEG26	SEG26	SEG26
$9BH	LCD_SEGD27[3:0]					SEG27	SEG27	SEG27	SEG27
$9CH	LCD_SEGD28[3:0]					SEG28	SEG28	SEG28	SEG28
$9DH	LCD_SEGD29[3:0]					SEG29	SEG29	SEG29	SEG29
$9EH	LCD_SEGD30[3:0]					SEG30	SEG30	SEG30	SEG30
$9FH	LCD_SEGD31[3:0]					SEG31	SEG31	SEG31	SEG31

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

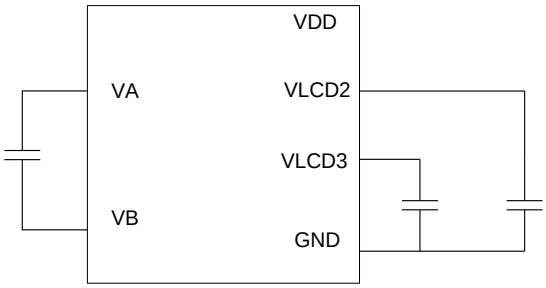
液晶驅動器驅動偏置表:

LCD Power Supply	1/2	1/3
V_{LCD} = VDD	V_{LCD}	V_{LCD}
VLCD2	-	2/3 V_{LCD}
VLCD3	1/2 V_{LCD}	1/3 V_{LCD}
VSS	VSS	VSS

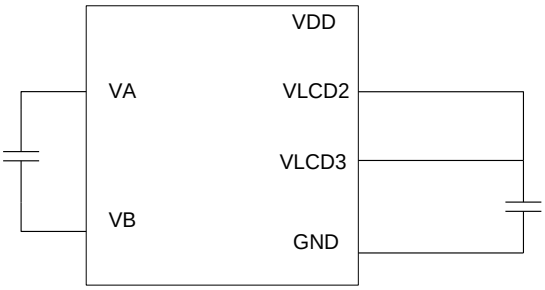
設定液晶驅動器的畫面頻率表:

LCD_Frame (LCD_CLK[2:0])	LCD_CLK (Hz)	Frame Frequency (Hz)		
	Clock	Static (1/2 Duty)	1/3 Duty	1/4 Duty
000	2048	1024	683	512
001	1024	512	341	256
010	512	256	171	128
011	256	128	85	64
1xx	128	64	43	32

Boost 升壓電路的電容接法 (Boost circuits connection for LCD voltage)



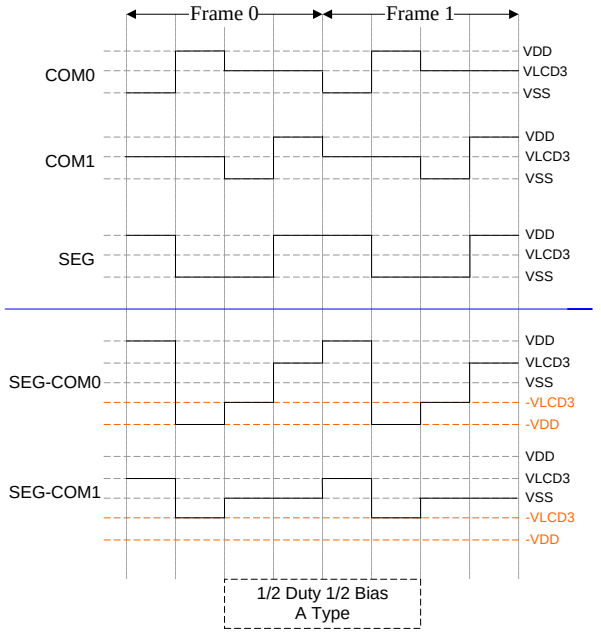
1/3 Bias外圍電路(C = 0.1uF)

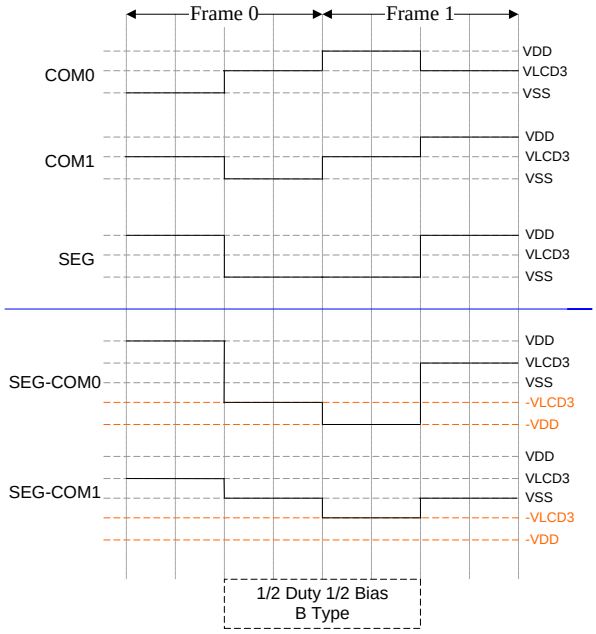


1/2 Bias外圍電路(C = 0.1uF)

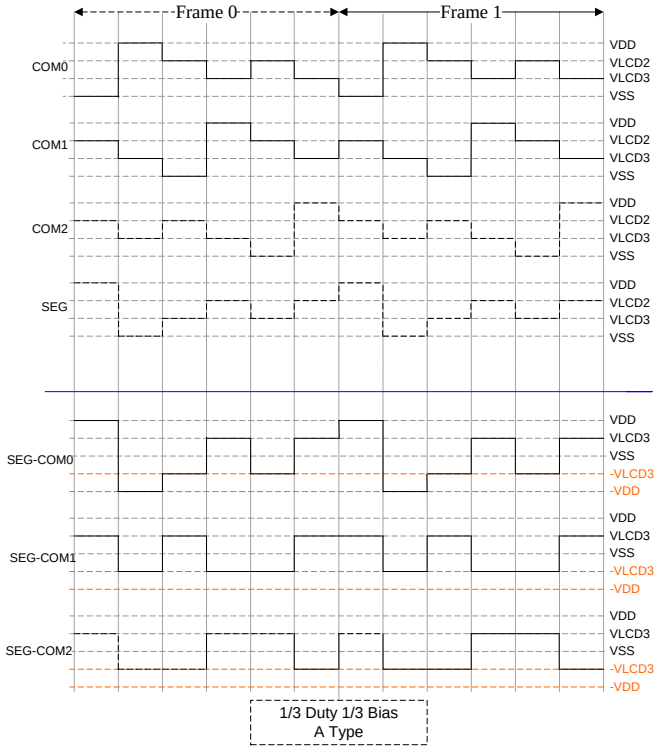
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

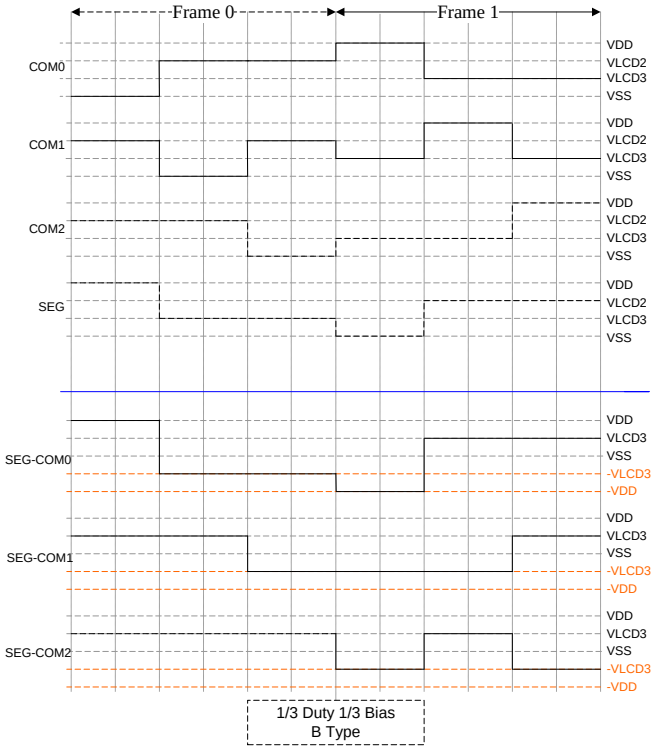
1/2 Duty, 1/2 Bias 的 LCD 驅動波形



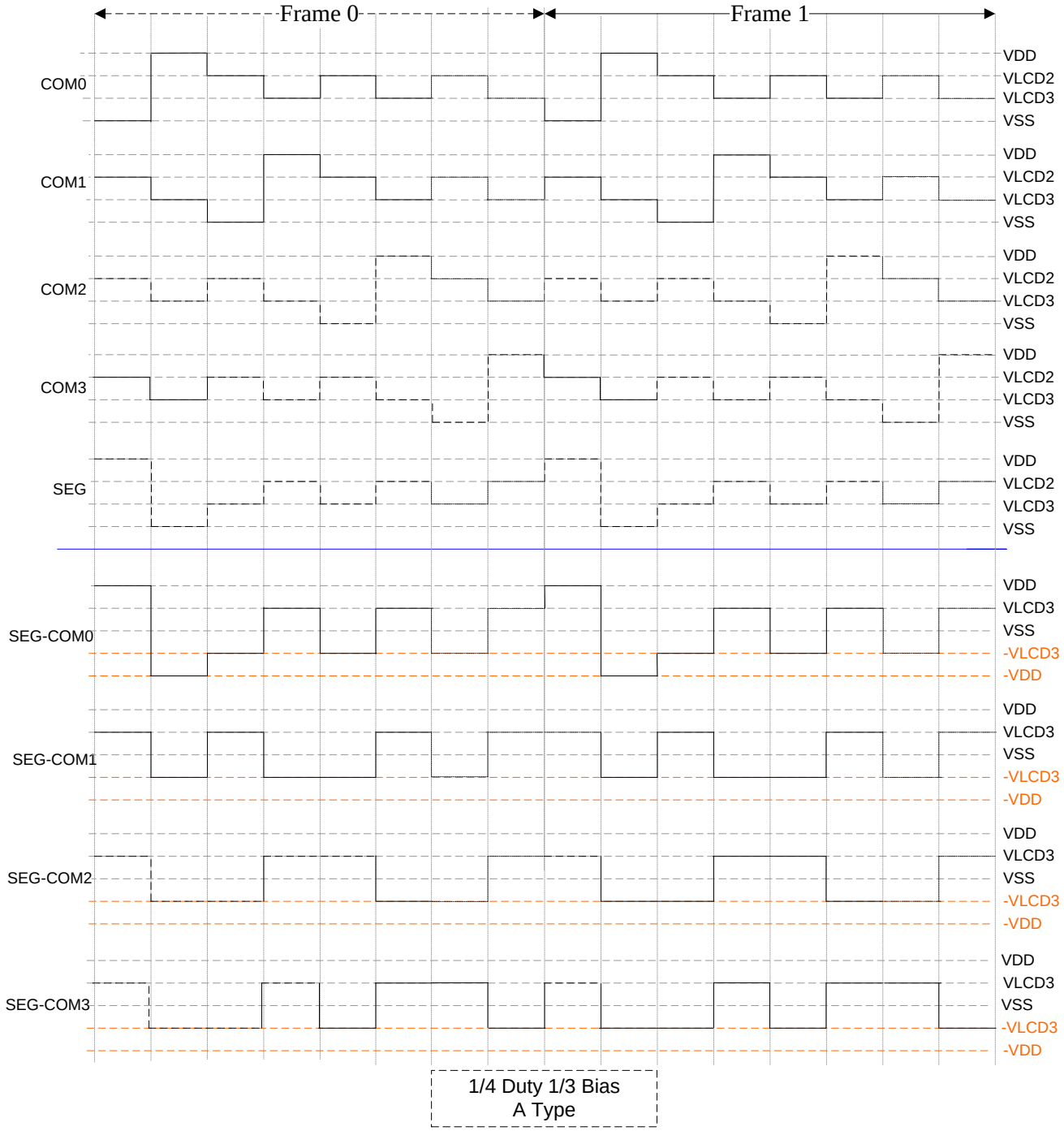


1/3 Duty, 1/3 Bias 的 LCD 驅動波形

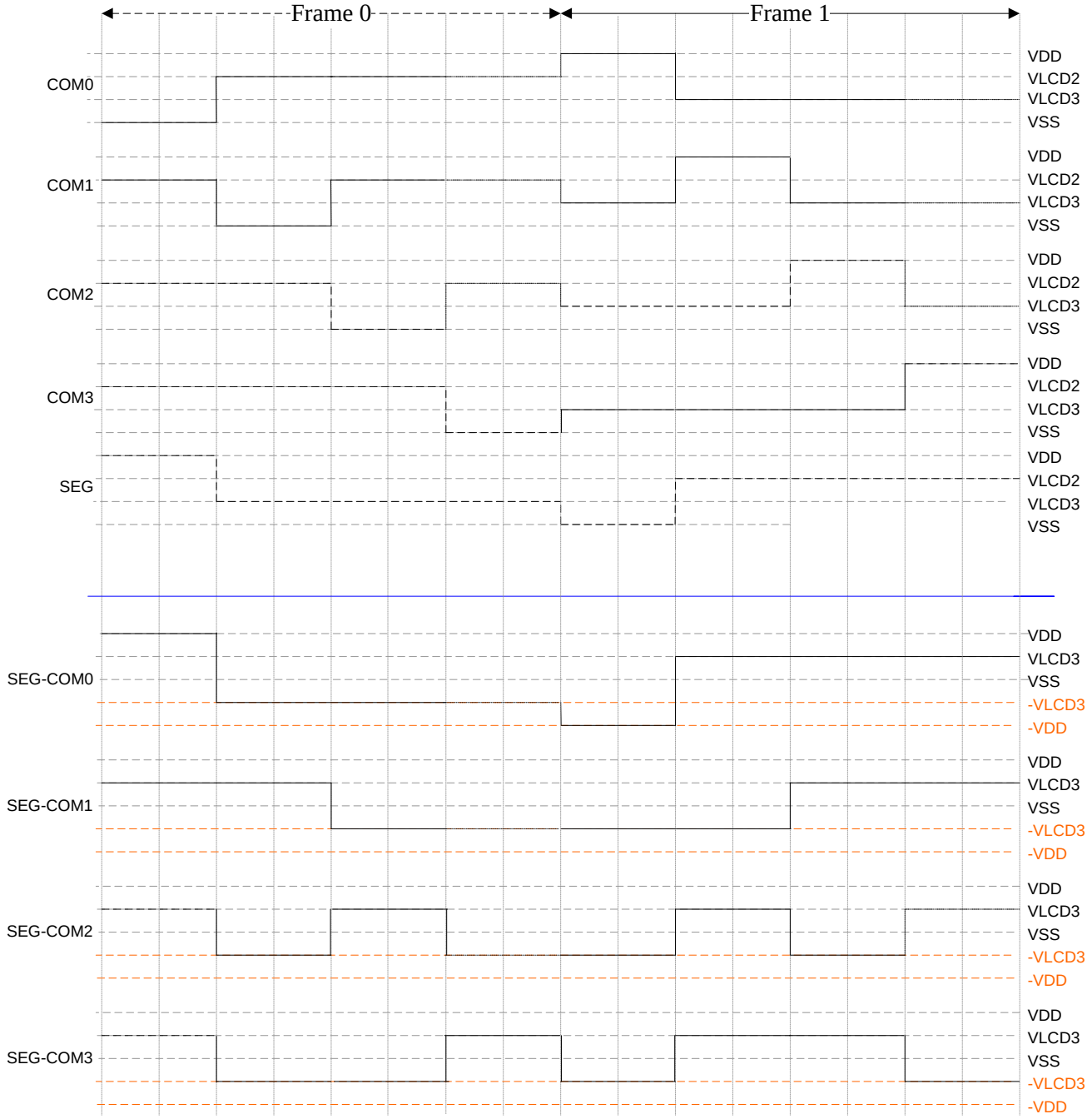




本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。



1/4 Duty 1/3 Bias
B Type

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.11 I²C 串行介面

I²C 模組使用 SCL (時鐘) 和 SDA (數據) 線來聯繫其它的 I²C 介面， 其速度可以由軟體設定特殊暫存器 (XFR) 中的 MI²C_CLK[1:0]，從而使其高達到 400 KBpS (最大值)。

I²C 模組可以提供主/從機模式，可由暫存器來設定。

主/從機 I²C 第 0 組控制暫存器 MI²C_CTL0 (外部記憶體位址: 0xB8) **復位值: 40h**

主/從機 I²C 第 1 組控制暫存器 MI²C_CTL1 (外部記憶體位址: 0xC8) **復位值: 40h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	寫	寫	讀/寫	寫	寫
名稱	MI²C_EN	MI²C_CLK[1:0]		MI²C_START	MI²C_STOP	MI²C_TXNAK	MI²C_CLR_RT	MI²C_CLR_STP

位元編號	位符號	說明
7	MI²C_EN	1: 致能 I²C 功能 0: 禁能 I²C 功能
6-5	MI²C_CLK[1:0]	I²C 速度段位選擇位元 00: SCL clock = 400 kHz 在 12 MHz 晶振下 01: SCL clock = 200 kHz 在 12 MHz 晶振下 10: SCL clock = 100 kHz 在 12 MHz 晶振下 11: SCL clock = 50 kHz 在 12 MHz 晶振下
4	MI²C_START	1: 致能 I²C 傳送開始位元 0: 禁能 I²C 傳送開始位元
3	MI²C_STOP	1: 致能 I²C 傳送停止位元 0: 禁能 I²C 傳送停止位元
2	MI²C_TXNAK	主機模式下在接收下筆資料前的應答位元 1: 傳送 NACK 0: 傳送 ACK
1	MI²C_CLR_RT	1: 清除傳送及接收中斷
0	MI²C_CLR_STP	1: 清除從機模式停止狀態中斷

註: 如果更改主機 I²C 速度，需要等待 10us (SOURCE clock 為 12 MHz)，給內部的參考時鐘穩定，才可以讓主機 I²C 開始工作。

主/從機 I²C 第 0 組狀態暫存器 MI²C_STA0 (外部記憶體位址: 0xB9) **復位值: 00h**

主/從機 I²C 第 1 組狀態暫存器 MI²C_STA1 (外部記憶體位址: 0xC9) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	讀	讀	-
名稱	MI²C_RDY	MI²C_INT_RT	MI²C_INT_STOP	MI²C_BB	MI²C_FIRST	MI²C_RW	MI²C_RXNAK	保留

位元編號	位符號	說明
7	MI²C_RDY	接收/傳輸第九位元或從機模式接收到停止位元的中斷發生
6	MI²C_INT_RT	接收/傳輸第九位元中斷發生狀態位
5	MI²C_INT_STOP	從機模式接收到停止位元中斷發生
4	MI²C_BB	從機模式線路忙碌狀態位
3	MI²C_FIRST	從機模式的接收第一個位元組狀態位，這是第一個位元組從主機 I²C 與特定從機位址。
2	MI²C_RW	從機模式的讀/寫模式狀態位 (第一個位元組的第八位元) 1: 從機 I²C 為傳送模式 0: 從機 I²C 為接收模式
1	MI²C_RXNAK	從機傳輸模式應答狀態位

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
		1: 主機回覆 NACK 0: 主機回覆 ACK
0	保留	-

-: 未能使用

主/從機 I²C 第 0 組傳送緩衝暫存器 MI²C_DSLV0[7:0] (外部記憶體位址: 0xBA) **復位值: 00h**
主/從機 I²C 第 1 組傳送緩衝暫存器 MI²C_DSLV1[7:0] (外部記憶體位址: 0xCA) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	MI²C_DSLV[7:0]							

位元編號	位符號	說明
7-0	MI²C_DSLV[7:0]	主機模式下所要傳輸的從機位址

主/從機 I²C 第 0 組傳送及接收緩衝暫存器 MI²C_DTRX0[7:0] (外部記憶體位址: 0xBB) **復位值: FFh**
主/從機 I²C 第 1 組傳送及接收緩衝暫存器 MI²C_DTRX1[7:0] (外部記憶體位址: 0xCB) **復位值: FFh**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	MI²C_DTRX[7:0]							

位元編號	位符號	說明
7-0	MI²C_DTRX[7:0]	I²C 傳輸及接收的緩衝區 對此暫存器作寫入的動作，將會把數據從 I²C 傳送緩衝區傳送出去 對此暫存器作讀取的動作，將會把數據從 I²C 接收緩衝區接收出去

從機 I²C 第 0 組位址暫存器 MI²C_SADR0 (外部記憶體位址: 0xBC) **復位值: 00h**
從機 I²C 第 1 組位址暫存器 MI²C_SADR1 (外部記憶體位址: 0xCC) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	MI²C_SADR							MI²C_SLVE

位元編號	位符號	說明
7-1	MI²C_SADR	從機的位址 The slave address
0	MI²C_SLVE	致能 I²C 為從機模式 1: I²C 為從機 0: I²C 為主機

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

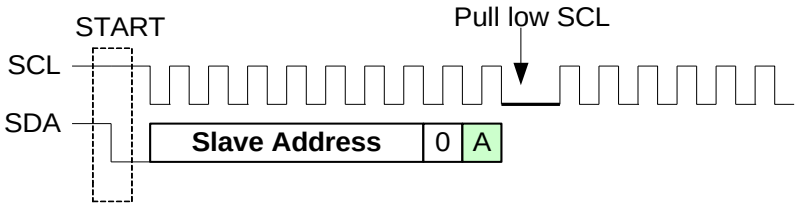
主/從機 I²C 第 0 組延伸控制暫存器 MI²C_EXTEND0 (外部記憶體位址: 0xBD) **復位值: 00h**
主/從機 I²C 第 1 組延伸控制暫存器 MI²C_EXTEND1 (外部記憶體位址: 0xCD) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	-	-	讀/寫	讀/寫
名稱	保留						MI²C_AUTOSTP	MI²C_WAIT

位元編號	位符號	說明
7-2	保留	-
1	MI²C_AUTOSTP	致能主機 I²C 自動傳送停止位元，當接收到 NACK 位元時
0	MI²C_WAIT	致能 SCL 延長 (在第九個 SCL 後拉低 SCL 準位)

-: 未能使用

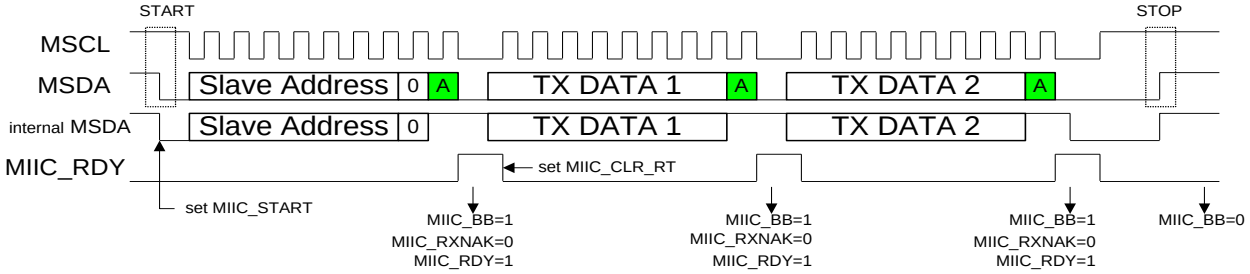
當韌體處理時間比 I²C 接收九個位元的時間還慢時，韌體必須設定 MI²C_WAIT，使 WT56F116S/108S 在第九個 SCL 後拉低準位，請主機等待它。



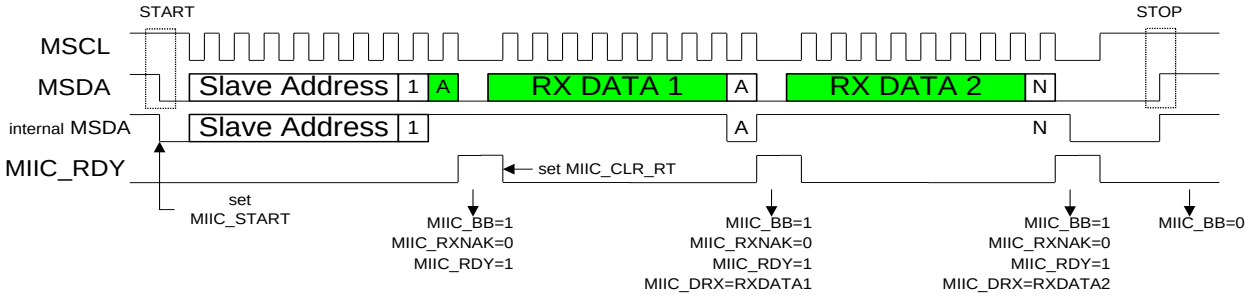
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

WT56F116S/108S Master/Slave I²C Data Flow

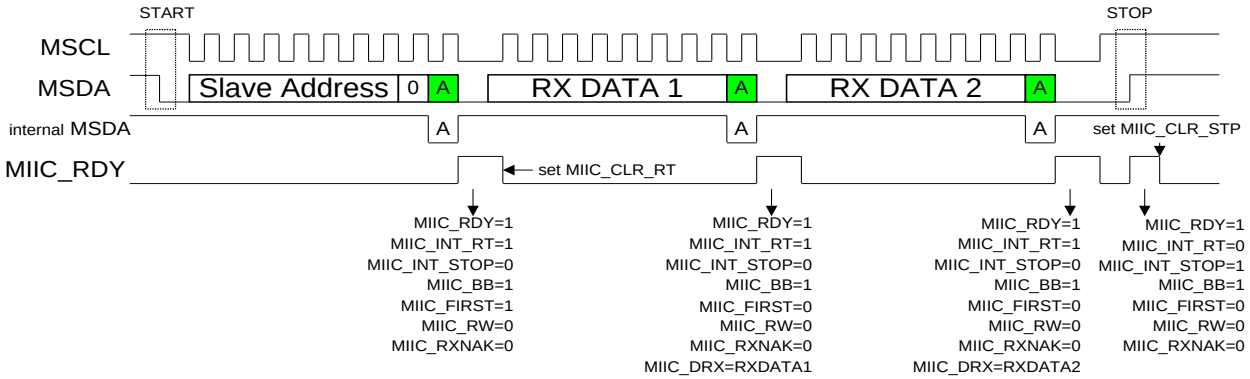
(1) Master write mode :



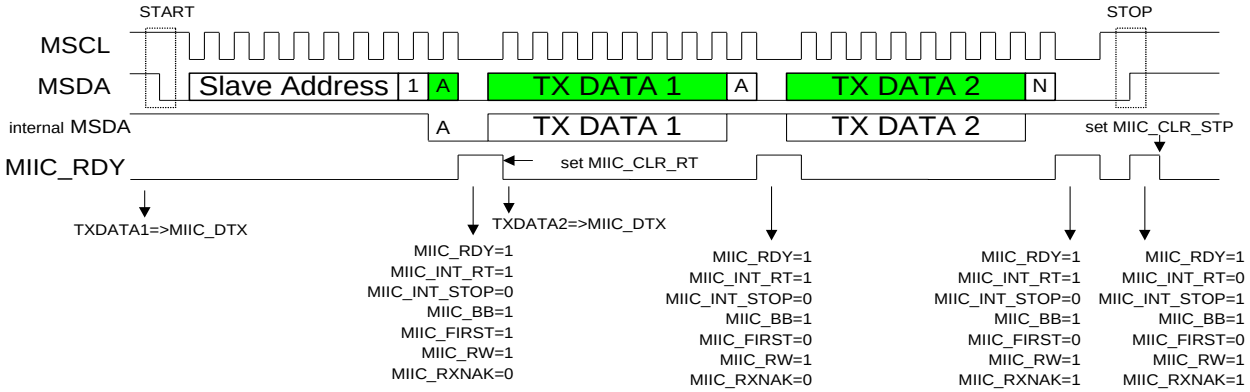
(2) Master read mode :



(3) Slave write mode :

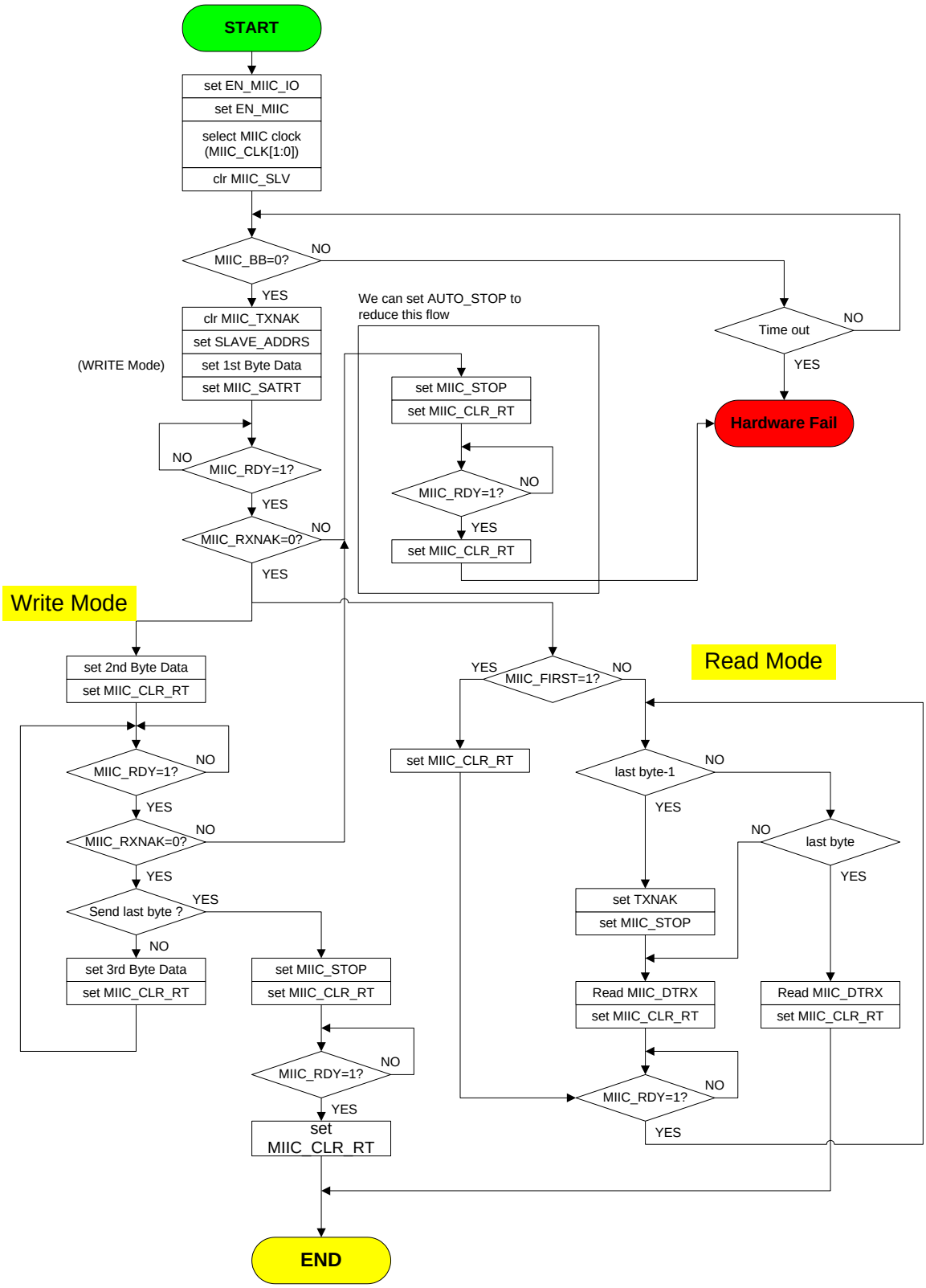


(4) Slave read mode :



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

WT56F116S/108S Master/Slave I²C Data Flow



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.12 增強型計時/計數器 (Enhanced Timer/Counter)

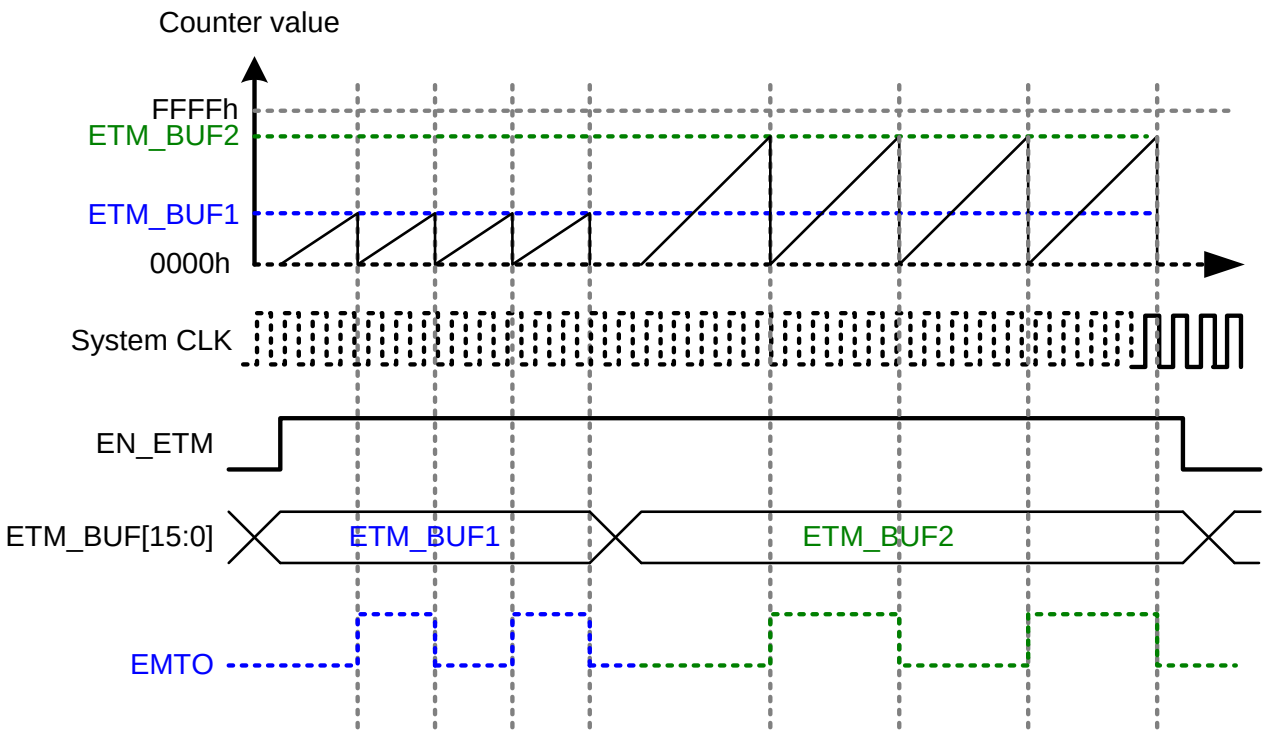
增強型計時/計數器的時鐘源有內部時鐘源或是由外部輸入，可由暫存器設定。

增強型計時/計數器主要可分兩個模式: 1. 比較模式 2. 捕捉模式;且它也提供三種捕捉匹配條件的選擇: 高準位、低準位及週期的捕捉模式。

1. 比較模式:

增強型計時/計數器內部有一個 16 位元計數器及一個 16 位元增強型緩衝器 (ETM_BUF[15:0])，當致能增強型計時/計數器 (EN_ETM = 1) 並且設定為比較模式後 (ETM_MODE[1:0] = 00)，計時器會依據時鐘源進行計數，當計數器與增強型緩衝器的數據匹配時會產生中斷。每次的匹配發生會將 ETMO (通用 I/O 端口 A0) 觸發輸出，且會自動清除內部 16 位元計數器的計數值，請參考下圖。

比較模式操作圖:

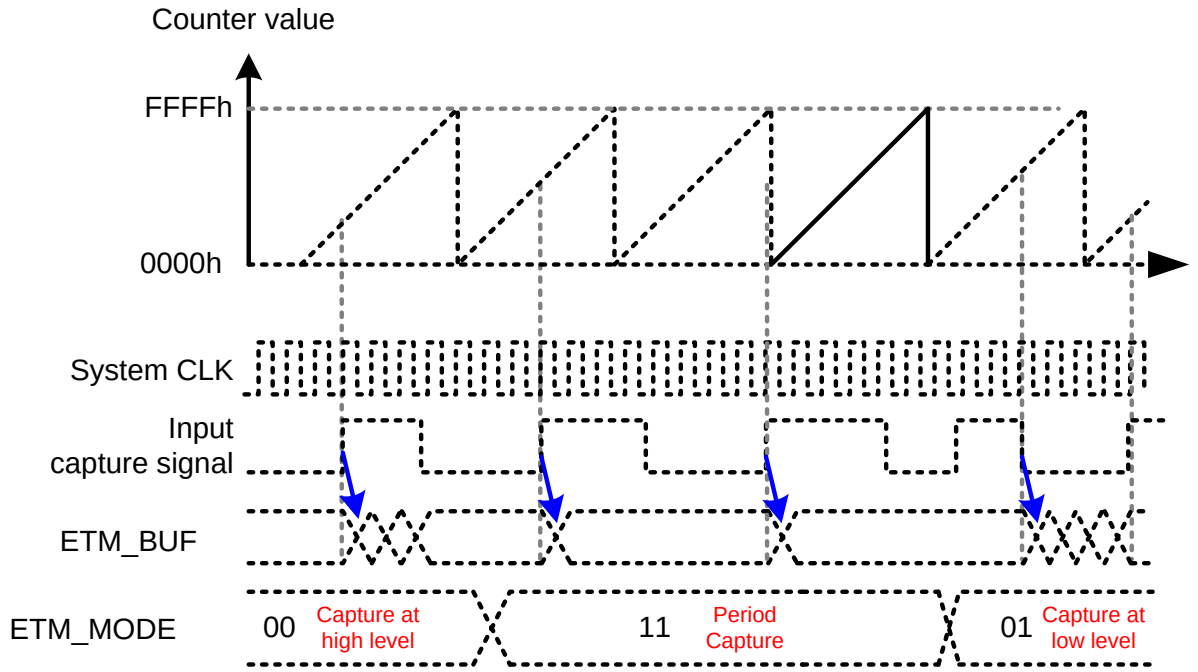


本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

2. 捕捉模式:

增強型計時/計數器設定為捕捉模式 (ETM_MODE[1:0] = 01、10、11)，然後致能增強型計時/計數器 (EN_ETM = 1)，此時開始捕捉，當輸入端的狀態變化與所設定的捕捉條件匹配時，會清除內部 16 位元計數器並重新計數後，再將計數值自動載到 16 位元增強型緩衝器 (ETM_BUF[15:0])，此時軟件可由增強型計時/計數器數據緩衝暫存器 (暫存器 B3H 及 B4H) 讀取計數值，同時會產生捕捉中斷、捕捉旗標和輸出 ETMO，請參考下圖。

捕捉模式操作圖:



增強型計時/計數器控制暫存器 **ETM_CTL1 (外部記憶體位址: 0xB0)** 復位值: **00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	EN_ETM	ETM_MODE[1:0]		ETM_SOURCE[2:0]			ETM_CLK_PSCAL[1:0]	

位元編號	位符號	說明
7	EN_ETM	1: 致能增強型計時/計數器
6-5	ETM_MODE[1:0]	00: 比較模式 (SOURCE clock = 12 MHz) 01: 捕捉計數模式，捕捉高準位的間隔 10: 捕捉計數模式，捕捉低準位的間隔 11: 捕捉計數模式，捕捉週期間隔 (根據 ETM_IN_PSCAL[1:0] 的設定去捕捉)
4-2	ETM_SOURCE[2:0]	比較模式: 設定內部 16 位元計數器之時鐘源選擇 000: 增強型計時/計數器時鐘源 = SOURCE clock 001: 增強型計時/計數器時鐘源 = SOURCE clock / 12 100: 增強型計時/計數器輸入的外部時鐘源通道為 ETMIA (GPIOA7) 101: 增強型計時/計數器輸入的外部時鐘源通道為 ETMIB (GPIOA3)

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
		110: 增強型計時/計數器輸入的外部時鐘源通道為 ETMIC (GPIOA1) 其它值: 增強型計時/計數器時鐘源 = SOURCE clock 捕捉模式: 設定增強型計時/計數器時鐘源及捕捉通道 000: 增強型計時/計數器時鐘源 = SOURCE clock， 捕捉通道為 ETMIA (GPIOA7) 001: 增強型計時/計數器時鐘源 = SOURCE clock， 捕捉通道為 ETMIB (GPIOA3) 010: 增強型計時/計數器時鐘源 = SOURCE clock， 捕捉通道為 ETMIC (GPIOA1) 100: 增強型計時/計數器時鐘源 = SOURCE clock / 12， 捕捉通道為 ETMIA (GPIOA7) 101: 增強型計時/計數器時鐘源 = SOURCE clock / 12， 捕捉通道為 ETMIB (GPIOA3) 110: 增強型計時/計數器時鐘源 = SOURCE clock / 12， 捕捉通道為 ETMIC (GPIOA1)
1-0	ETM_IN_PSCAL [1:0]	設定輸入通道週期預除器 00: 輸入週期除以 1 01: 輸入週期除以 4 10: 輸入週期除以 8 11: 輸入週期除以 16

註: 當設定增強型計時/計數器輸入的外部時鐘源通道為GPIOA7、GPIA3、GPIOA1 其中一個，必須將GPIO 的複合功能設定為 GPIO 且 I/O 端口為輸入狀態。

增強型計時/計數器中斷暫存器 ETM_INT 外部記憶體位址: 0xB2) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	寫	讀	讀	讀	-
名稱	EN_CAPINT	EN_OVRINT	EN_CMPINT	CLR_FLAG	CAPF	OVRF	CPMF	保留

位元編號	位符號	說明
7	EN_CAPINT	1: 致能輸入捕捉中斷 0: 禁能輸入捕捉中斷
6	EN_OVRINT	1: 致能溢位中斷 0: 禁能溢位中斷
5	EN_CMPINT	1: 致能比較匹配時產生中斷 0: 禁能比較匹配時產生中斷
4	CLR_FLAG	1: 清除增強型計時/計數器的所有旗標
3	CAPF	輸入捕捉旗標
2	OVRF	溢位旗標 當內部 16 位元計數器產生溢位時，OVRF = 1
1	CPMF	比較匹配旗標 當內部 16 位元計數器與 ETM_BUF 的數據相同時，CPMF = 1
0	保留	-

-: 未能使用

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

增強型計時/計數器數據緩衝低位元組暫存器 ETM_BUF[7:0] (外部記憶體位址: 0xB3) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	ETM_BUF[7:0]							

位元編號	位符號	說明
7-0	ETM_BUF[7:0]	搭配 ETM_BUF[15:8]，組成 16 位元計數值 讀取: 在捕捉模式下，捕捉到輸入訊號的計數值 寫入: 在比較模式下，作為與內部 16 位元計數器的比較值

增強型計時/計數器數據緩衝高位元組暫存器 ETM_BUF[15:8] (外部記憶體位址: 0xB4) **復位值: 80h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	ETM_BUF[15:8]							

位元編號	位符號	說明
7-0	ETM_BUF[15:8]	搭配 ETM_BUF[7:0]，組成 16 位元計數值 讀取: 在捕捉模式下，捕捉到輸入訊號的計數值 寫入: 在比較模式下，作為與內部 16 位元計數器的比較值

註: 在捕捉模式下，ETM_BUF[15:8]與 ETM_BUF[7:0]組成 16 位元計數值，實際應用時必須將計數值加 1 才是真正的計數值。

說明 1:

因捕捉源的內部有經過濾波器，所以輸入訊號高電平的脈波寬度與低電平脈波寬度須大於四個 SYSTEM Clock 的寬度。

說明 2:

ETM_IN_PSCAL[1:0] = 00: 選擇捕捉輸入源一個週期，則有效捕捉訊號精準度 (Capture effective Resolution) 為 1 / 12 MHz / 1 = 83.333 ns

ETM_IN_PSCAL[1:0] = 11: 選擇捕捉輸入源 16 個週期，則有效捕捉訊號精準度 (Capture effective Resolution) 為 1 / 12 MHz / 16 = 5.208 ns

當選擇捕捉 16 個週期可以讓增強型計時/計數器得到更多的有效位數，減少捕捉的誤差。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.13 模/數轉換器 (ADC)

WT56F116S/108S 內建 16 通道 10 位元模/數轉換器，提供兩種轉換模式 (單一 Single、電壓比較) 與四種轉換速率 (2 MHz、1 MHz、500 kHz、125 kHz) 的選擇。參考電壓源 VREF 有兩個選擇: 電源電壓 VDD、外接基準電壓 VREF。

模/數轉換器的轉換時間為 14 us (取樣時間 4 us + 轉換時間 10 us) 基於 1 MHz 轉換速率。

單一轉換模式 (Single Mode):

首先要開啟模/數轉換器電源 (ADC 控制暫存器中 ADC_PD = 0)，並且把模/數轉換器控制暫存器 ADC_SINGLE_CVT = 1 開始轉換; ADC_SINGLE_CVT = 0 轉換結束。當轉換完成時，更新模/數轉換器數據暫存器，模/數轉換器中斷控制暫存器中的EN_ADFINSH_INT位元為1，並產生一個中斷事件（如果模/數轉換器的中斷被致能）。

電壓比較模式 (Comparator Mode):

當開啟模/數轉換器電源 (ADC 控制暫存器中 ADC_PD = 0)，且啟動比較功能 (模/數轉換器控制暫存器中 EN_ADC_CMP = 1) 時，可以對模擬輸入 (ADC_IN) 進行 AD 轉換並與電壓比較數據暫存器 (ADC_CMP_V) 中的數據比較。當相應的電壓模擬輸入的數位值大於 (ADC_BIG = 0) 或小於 (ADC_BIG = 1) 模/數轉換器電壓比較數據暫存器 (ADC_CMP_V) 中的設定值時，會產生模/數轉換器中斷，模/數轉換器集成數位電壓比較功能，能在睡眠模式下工作，並且可以將 WT56F116S/108S 喚醒。另外搭配 ADCMP_TM 可以選擇 ADC 開啟時間方式，達到省電目的。

模/數轉換器控制暫存器 ADC_CTL (外部記憶體位址: 0xD0) **復位值: 80h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	-	讀/寫
名稱	ADC_PD	ADC_SINGLE_CVT	ADC_CNTNU_CVT	ADC_AUTO_CVT	EN_ADC_CMP	EN_ADC_FLT	保留	ADC_BIG

位元編號	位符號	說明
7	ADC_PD	模/數轉換器電源控制 1: 關閉模/數轉換器電源 0: 開啟模/數轉換器電源
6	ADC_SINGLE_CVT	模/數轉換器開始轉換位元 (單一轉換模式) 1: 開始轉換 1 => 0: 轉換完成 (硬體會自動清除為"0")
5	ADC_CNTNU_CVT	1: 連續轉換模式 0: 關閉
4	ADC_AUTO_CVT	1: 自動轉換模式(當 watch time 觸發) 0: 關閉
3	EN_ADC_CMP	1: 致能模/數轉換器比較器模式 (電壓比較模式)
2	EN_ADC_FLT	1: 致能模/數轉換器濾波器 (需要等待 332 ns) 0: 不開啟濾波功能
1	保留	-
0	ADC_BIG	模/數轉換器數據比較旗標 1: 當 Vin < ADC_CMP_V[9:0]所設定數據 0: 當 Vin > ADC_CMP_V[9:0]所設定數據 Vin: 由 EN_AD[3:0]所選擇的通道

註: ADC 轉換模式在同一時間只可以致能一種轉換模式，否則會造成 ADC 工作異常。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

模/數轉換器設定控制暫存器 ADC_SEL (外部記憶體位址: 0xD1) **復位值: 40h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	-	-	-	讀/寫	讀/寫
名稱	ADC_CLK_SEL[1:0]		ADCMP_TM	保留			ADC_VREF_SEL	

位元編號	位符號	說明
7-6	ADC_CLK_SEL[1:0]	模/數轉換器轉換頻率選擇 00: 1 MHz 01: 500 kHz 10: 125 kHz 11: 31.25 kHz
5	ADCMP_TM	1: 模/數轉換器是根據實時定時器，固定每 32ms 開啟 32us 電壓比較功能，達到省電目的 0: 模/數轉換器一直打開來做電壓比較功能
4-2	保留	-
1-0	ADC_VREF_SEL	模/數轉換器參考電壓腳位選擇 00: VDD 01: VREF pin 10: VREF 參考內部 Band gap 1.23V 或 2.44V (參考 BGP_VOL_SLT)

-: 未能使用

註: 當ADC的參考電壓為Band gap時，需把校正值填到特殊功能暫存器(外部記憶體位址: 0xF9)。
EX: Move flash memory XDATA 0x0E06 to XFR_0xF9 register.

模/數轉換器中斷控制暫存器 ADC_INT (外部記憶體位址: 0xD2) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	-	-	讀	讀	讀	-
名稱	EN_ADCMP_INT	EN_ADFINSH_INT	保留		ADCMP_FLG	ADFINSH_FLG	ADCMP_FLG	保留

位元編號	位符號	說明
7	EN_ADCMP_INT	1: 致能模/數轉換器電壓比較中斷 0: 禁能模/數轉換器電壓比較中斷
6	EN_ADFINSH_INT	1: 致能模/數轉換器轉換完成後產生中斷 0: 禁能模/數轉換器轉換完成後產生中斷
5-4	保留	-
3	ADCMP_EDG_FLG	ADC 電壓比較模式旗標，根據模/數轉換器控制暫存器的 ADC_BIG 位元所選擇條件成立時 ADCMP_EDG_FLG = 1
2	ADFINSH_FLG	ADC 轉換完成中斷旗標 (單一模式在完成轉換，此旗標 ADFINSH_FLG = 1)
1	ADCMP_FLG	模/數轉換器數據比較旗標 1: 當 Vin > ADC_CMP_V[9:0] 0: 當 Vin < ADC_CMP_V[9:0] Vin: 由 EN_AD[3:0]所選擇的通道
0	保留	-

-: 未能使用

註: 當讀取 AD_DATA[9:0]時，硬體會自動清除 ADCMP_EDG_FLG 與 ADFINSH_FLG 旗標。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

模/數轉換器通道控制暫存器 ADC_ENCH (外部記憶體位址: 0xD3) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	讀/寫	讀/寫	讀/寫	讀/寫
名稱	保留				EN_AD[3:0]			

位元編號	位符號	說明
7-4	保留	-
3-0	EN_AD[3:0]	模/數轉換器通道選擇 0000: 選擇通道 CH0 0001: 選擇通道 CH1 0010: 選擇通道 CH2 0011: 選擇通道 CH3 0100: 選擇通道 CH4 0101: 選擇通道 CH5 0110: 選擇通道 CH6 0111: 選擇通道 CH7 1000: 選擇通道 CH8 1001: 選擇通道 CH9 1010: 選擇通道 CH10 1011: 選擇通道 CH11 1100: 選擇通道 CH12 1101: 選擇通道 CH13 1110: 選擇通道 CH14 1111: 選擇通道 CH15

-: 未能使用

模/數轉換器電壓比較數據高位元組暫存器 ADC_CMP_V[9:2] (外部記憶體位址: 0xD4) **復位值: 80h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	ADC_CMP_V[9:2]							

位元編號	位符號	說明
7-0	ADC_CMP_V[9:2]	ADC_CMP_V[9:2] 喚醒電壓值設定，搭配 ADC_CMP_V[1:0]組成 10 位元數據

模/數轉換器電壓比較數據低位元組暫存器 ADC_CMP_V[1:0] (外部記憶體位址: 0xD5) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	-	-	讀/寫	讀/寫
名稱	保留						ADC_CMP_V[1:0]	

位元編號	位符號	說明
7-2	保留	-
1-0	ADC_CMP_V[1:0]	ADC_CMP_V[1:0]喚醒電壓值設定，搭配 ADC_CMP_V[9:2]組成 10 位元數據

-: 未能使用

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

模/數轉換器轉換數據高位元組暫存器 AD_DATA[9:2] (外部記憶體位址: 0xD6) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	讀	讀	讀
名稱	AD_DATA[9:2]							

位編號	位符號	說明
7-0	AD_DATA[9:2]	AD_DATA[9:2]轉換數據值設定，搭配 AD_DATA[1:0]組成 10 位元數據

模/數轉換器轉換數據低位元組暫存器 AD_DATA[1:0] (外部記憶體位址: 0xD7) **復位值: 00h**

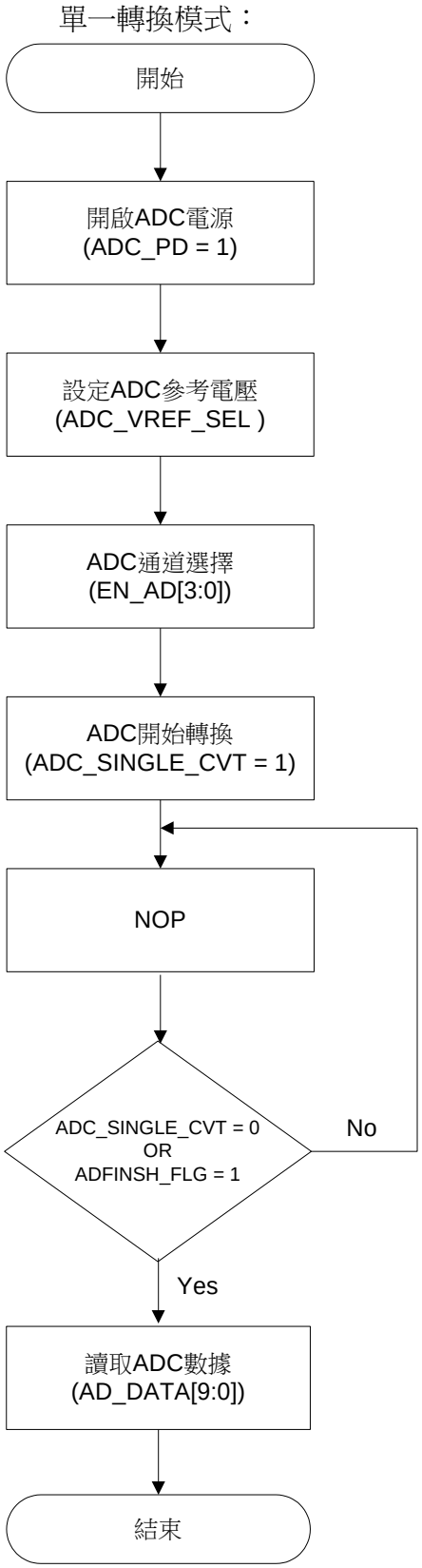
位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	-	-	讀	讀
名稱	保留						AD_DATA[1:0]	

位編號	位符號	說明
7-2	保留	-
1-0	AD_DATA[1:0]	AD_DATA[1:0]轉換數據值設定，搭配 AD_DATA[9:2]組成 10 位元數據

-: 未能使用

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

致能模/數轉換器轉換數據流程圖



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.14 數/模轉換器 (DAC)

WT56F116S/108S 內建 1 通道 10 位元數/模轉換器，為固定轉換速率。

- 參考電壓源有四個選擇: 電源電壓 VDD、外接基準電壓 VREF、內建 1.23V/2.44V Band gap 參考電壓
- 數/模轉換器的轉換時間為 20us (建立時間 10 us + 轉換時間 10 us)
- 電路推動能力 300uA (sink current)

數/模轉換器控制暫存器 DAC_CTL (外部記憶體位址: 0xD8) **復位值: 80h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	-	-	-	-	-
名稱	DAC_PD	DAC_VREF_SEL		保留				

位元編號	位符號	說明
7	DAC_PD	數/模轉換器電源控制 1: 關閉數/模轉換器電源 0: 開啟數/模轉換器電源
6-5	DAC_VREF_SEL	數/模轉換器參考電壓源腳位選擇 00: VDD 01: VREF pin 10: VREF 參考內部 Band gap1.23V 或 2.44V (參考 BGP_VOL_SLT)
4-0	保留	-

註: 當ADC的參考電壓為Band gap時，需把校正值填到特殊功能暫存器 (外部記憶體位址: 0xF9)。
EX: Move flash memory XDATA 0x0E06 to XFR_0xF9 register.

數/模轉換器轉換數據高位元組暫存器 DAC_DATA[9:2] (外部記憶體位址: 0xD9) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	讀	讀	讀
名稱	DAC_DATA[9:2]							

位編號	位符號	說明
7-0	DAC_DATA[9:2]	DAC_DATA[9:2]轉換數據值設定，搭配 DAC_DATA[1:0]組成 10 位元數據

數/模轉換器轉換數據低位元組暫存器 DAC_DATA[1:0] (外部記憶體位址: 0xDA) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	-	-	讀	讀
名稱	保留						DAC_DATA[1:0]	

位編號	位符號	說明
7-2	保留	-
1-0	DAC_DATA[1:0]	DAC_DATA[1:0]轉換數據值設定，搭配 DAC_DATA[9:2]組成 10 位元數據

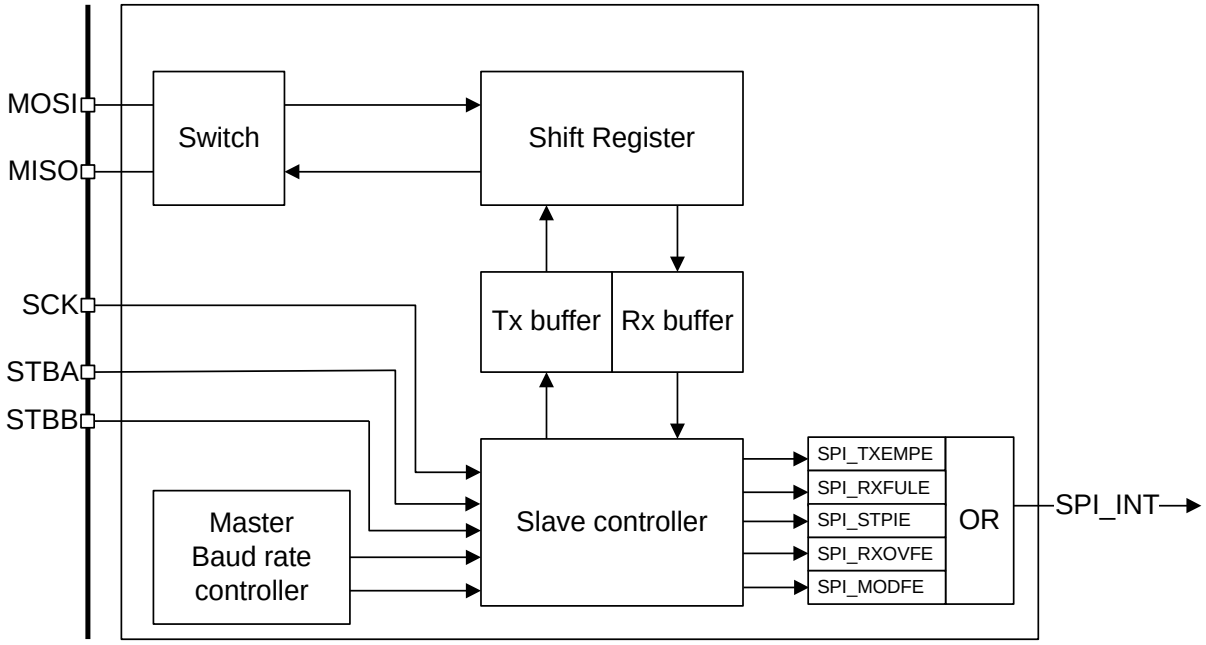
-: 未能使用

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.15 SPI 串行介面 (SPI)

SPI 是一個同步串行介面，允許主機和從機溝通，支援全雙工數據傳輸，及支援三或四線訊號傳輸。

- SPI 支援: 主機及從機模式
- 傳送的串行數據可選擇 LSB 或 MSB 優先傳輸
- SPI 串行介面傳輸速度，頻率範圍: 6 MHz ~ 23.4375 kHz (Bit Rate)



SPI 通信使用四個引腳，分別為:

MOSI: 在主機模式中數據輸出; 在從機模式中數據輸入。

MISO: 在主機模式中數據輸入; 在從機模式中數據輸出。

SCK: 在主機模式中時鐘輸出; 從機模式時鐘輸入，達到數據同步。

STB: 在主機模式中為輸出; 在從機模式中為輸入。

主機模式下，當作致能從機的 I/O 端口:

STB = 1: 主機禁能從機

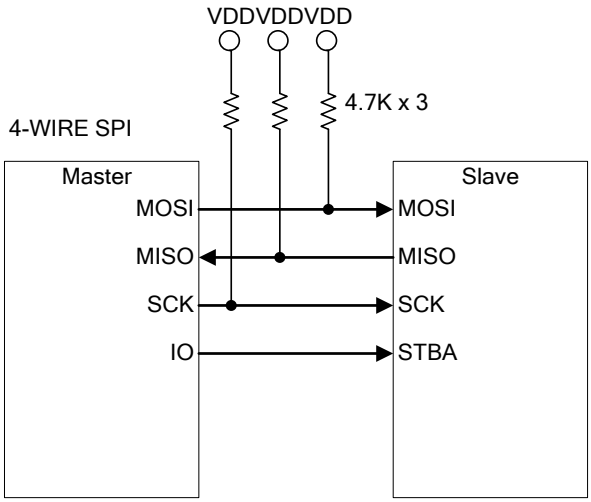
STB = 0: 主機致能從機

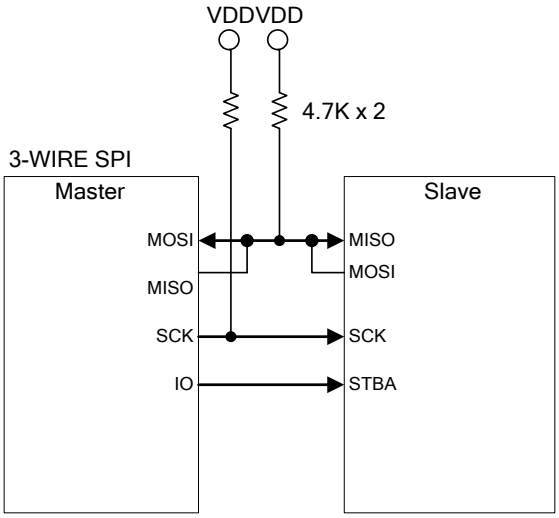
使用 SPI 串行介面，須透過軟體設定 SPI 相關腳位為輸出或輸入狀態，如下圖所示:

四線式 SPI	主機模式	從機模式	備註
MOSI (GPIOE5)	輸出 (Output)	輸入 (Input)	
MISO (GPIOE6)	輸入 (Input)	輸出 (Output)	
SCK (GPIOE7)	輸出 (Output)	輸入 (Input)	
STB (GPIOE4)	輸出 (Output)	輸入 (Input)	

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

四線式及三線式 **SPI** 連結圖:





SPI 控制暫存器 1　SPI_CTL1 (外部記憶體位址: 0xC0)　　**復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	-	讀/寫	-	-
名稱	SPI_EN	SPI_MASTER	SPI_CPOL	SPI_CPHA	保留	SPI_LSBFE	保留	

位元編號	位符號	說明
7	SPI_EN	1: 致能 SPI 模組 0: 禁能 SPI 模組
6	SPI_MASTER	SPI 主/從機模式選擇 1: SPI 為主機模式 0: SPI 為從機模式
5	SPI_CPOL	SPI 時脈極性位元選擇 1: 時脈為低電壓準位動作 0: 時脈為高電壓準位動作
4	SPI_CPHA	SPI 時脈相位位元選擇 1: 在輸入的時鐘源由 high 轉 low 時取樣數據 0: 在輸入的時鐘源由 low 轉 high 時取樣數據
3	保留	-
2	SPI_LSBFE	起始位元選擇 1: 數據起始為最低有效位元 0: 數據起始為最高有效位元
1-0	保留	-

-: 未能使用

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

***SPI 串行介面模式是由 SPI_CPOL 及 SPI_CPHA 位元組成以下四組模式:**

SPI_CPOL	SPI_CPHA	接收數據方式	傳送數據方式	SPI Mode
0	0	正緣觸發	負緣觸發	0
0	1	負緣觸發	正緣觸發	1
1	0	負緣觸發	負緣觸發	2
1	0	正緣觸發	正緣觸發	3

***傳送與接收方式，請參考後面 SPI Mode Timing**

SPI 控制暫存器 2 SPI_CTL2 (外部記憶體位址: 0xC1) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	-	-	-	-
名稱	SPI_RXONLY	SPI_DFBYP	SPI_DLY[1:0]		保留			

位元編號	位符號	說明
7	SPI_RXONLY	SPI 接收致能位元 (只限主機模式使用) 1: 致能 SPI 接收模式
6	SPI_DFBYP	輸入數位濾波器旁路致能位元 (只限從機模式) 1: 致能數位濾波器
5-4	SPI_DLY[1:0]	主機 SPI 位元組延遲控制 00: 無延遲 01: 延遲 1 個位元組 10: 延遲 2 個位元組 11: 延遲 3 個位元組
3-0	保留	-

-: 未能使用

SPI 中斷控制暫存器 SPI_INT (外部記憶體位址: 0xC2) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	-	-	-
名稱	SPI_TXEMPE	SPI_RXFULE	SPI_STPIE	SPI_RXOVFE	SPI_MODFE	保留		

位元編號	位符號	說明
7	SPI_TXEMPE	1: 致能 SPI 傳送數據緩衝區 empty 所產生的中斷
6	SPI_RXFULE	1: 致能 SPI 接收數據緩衝區 full 所產生的中斷
5	SPI_STPIE	1: 致能 SPI 傳輸序列完成中斷旗標
4	SPI_RXOVFE	1: 致能 SPI 接收數據緩衝區溢出旗標
3	SPI_MODFE	1: 致能 SPI 模式故障中斷 (只限從機模式)
2-0	保留	-

-: 未能使用

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

SPI 中斷清除暫存器 SPI_CLR (外部記憶體位址: 0xC3) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	寫	寫	寫	寫	-	-	-	-
名稱	CLR_TXEMP	CLR_RXFUL	CLR_STPIF	CLR_RXOVF	保留			

位元編號	位符號	說明
7	CLR_TXEMP	1: 清除 SPI 傳輸中斷旗標
6	CLR_RXFUL	1: 清除 SPI 接收中斷旗標
5	CLR_STPIF	1: 清除 SPI 序列完成中斷旗標
4	CLR_RXOVF	1: 清除 SPI 接收緩衝區溢出旗標
3-0	保留	-

-: 未能使用

SPI 旗標暫存器 SPI_FLG (外部記憶體位址: 0xC4) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	讀	-	-
名稱	SPI_TXEMP	SPI_RXFUL	SPI_STPIF	SPI_RXOVF	SPI_MODF	SPI_BUSY	保留	

位元編號	位符號	說明
7	SPI_TXEMP	SPI 傳輸數據緩衝器清空狀態旗標*1 1: SPI 傳輸緩衝器已清空
6	SPI_RXFUL	SPI 接收數據緩衝器填滿狀態旗標 1: SPI 接收緩衝器已經填滿
5	SPI_STPIF	SPI 傳輸/接收數據完成狀態旗標 (SS pin goes high) 1: SPI 傳輸/接收完成
4	SPI_RXOVF	SPI 接收數據緩衝區產生溢位狀態旗標*2 1: SPI 接收數據緩衝區產生溢位
3	SPI_MODF	SPI 模式故障狀態旗標 (只限從機模式) *3 1: SPI 模式故障
2	SPI_BUSY	SPI 忙碌狀態旗標*4 1: SPI 在忙碌狀態
1-0	保留	-

-: 未能使用

*1. 韌體必須確認 SPI_TXEMP = 1 時，才可以 SPI 傳輸緩衝暫存器寫入(SPI_RXBUF[7:0]) 下一筆數據。

*2. 清除 SPI_RXOVF 旗標，可以透過讀取 SPI 接收緩衝暫存器(SPI_RXBUF[7:0])。

*3. 清除 SPI_MODF 旗標，必須致能 SPI 串行介面模組。

*4. SPI_BUSY 旗標是 WT56F116S/108S 的內部硬體腳位的狀態，可以用來監視 SPI 完成與否。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

SPI 速度設定暫存器 SPI_BRS[7:0] (外部記憶體位址: 0xC5) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	SPI_BRS[7:0]							

位元編號	位符號	說明
7-0	SPI_BRS[7:0]	SPI 位速率選擇 (SPI 最高速度 = mcu_clk / 2) SPI Bit Rate = mcu_clk / (SPI_BRS[7:0]+1) x 2 如果 mcu_clk = 12 MHz SPI_BRS[7:0] = 0, SPI Bit Rate 為 6 MHz SPI_BRS[7:0] = 1, SPI Bit Rate 為 3 MHz … SPI_BRS[7:0] = 255, SPI Bit Rate 為 23.4375 kHz

SPI 傳輸緩衝暫存器 SPI_TXBUF[7:0] (外部記憶體位址: 0xC6) **復位值: FFh**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	SPI_TXBUF[7:0]							

位元編號	位符號	說明
7-0	SPI_TXBUF[7:0]	SPI 傳輸緩衝器

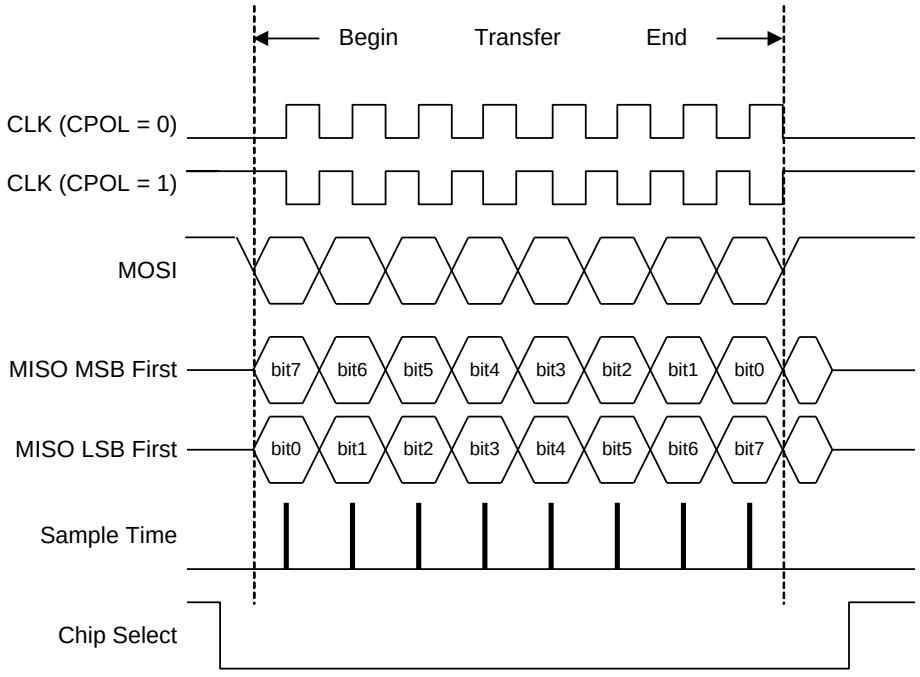
SPI 接收緩衝暫存器 SPI_RXBUF[7:0] (外部記憶體位址: 0xC7) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	讀	讀	讀
名稱	SPI_RXBUF[7:0]							

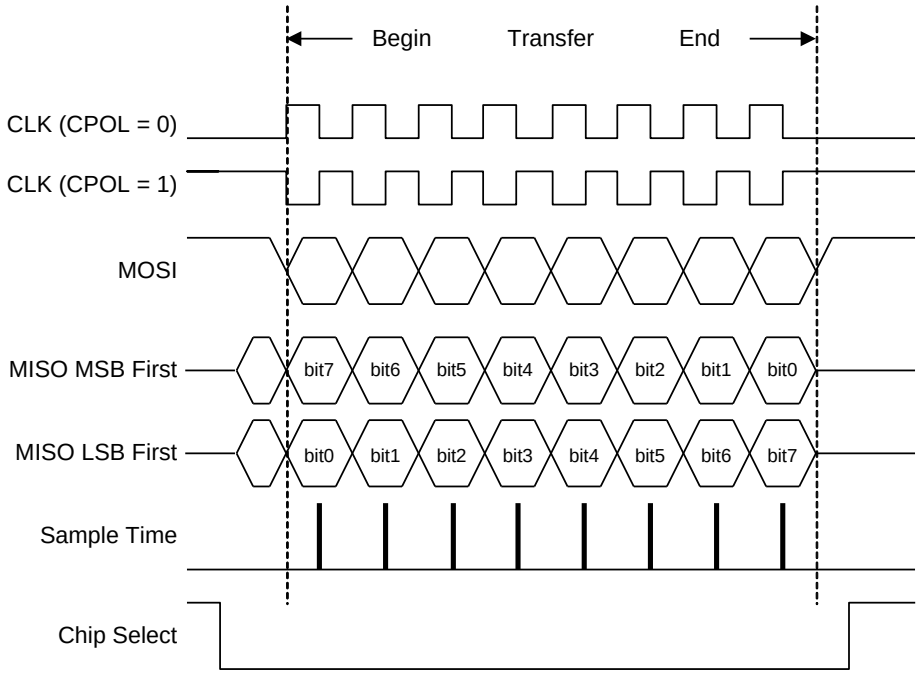
位元編號	位符號	說明
7-0	SPI_RXBUF[7:0]	SPI 接收緩衝器

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

SPI Mode Timing



(CPHA = 0)



(CPHA = 1)

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.16 低壓復位 (LVR)

WT56F116S/108S 內置低壓復位電路，當電源電壓 VDD 下降到小於檢測電壓 V_{LVR} 時，會產生復位；一直到電源電壓高於檢測電壓 V_{LVR} 後才結束復位狀態。

- 低壓復位的致能和禁能操作，可以由軟件控制
- 低壓復位位準約為: 1.50V ±10%；詳細請參考 7.8 “電氣特性”章節

低壓復位控制暫存器 LVR_CTL[7:0] (外部記憶體位址: 0x0C) **復位值: 00H**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	-	-	讀/寫	讀/寫
名稱	保留					保留	DIS_FBR	LVR_PD

位元編號	位符號	說明
7-3	保留	必須等於 “11001”, 否則 LVR_PD 無法寫入
2	保留	-
1	DIS_FBR	1: 禁能內建振盪器回授電阻 0: 致能內建振盪器回授電阻
0	LVR_PD	1: 關閉 “低電壓復位” 0: 致能 “低電壓復位”

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.17 低壓偵測 (LVD)

WT56F116S/108S 內置低壓偵測電路，可以檢測電源電壓下降到軟件設定範圍值，而產生中斷。

- 低壓偵測功能的致能和禁能操作，可以由軟件控制
- 低壓偵測位準有八段電壓可供選擇: 2.00V、2.25V、2.50V、2.75V、3.00V、3.25V、3.50V 或 3.75V

低壓偵測控制暫存器 LVD_CTL (外部記憶體位址: 0x02) **復位值: A6h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	**讀/寫**	**讀**	**讀/寫**	**讀/寫**	**讀/寫**	讀/寫	讀/寫	讀/寫
名稱	**LVD_PD**	**LVD_CMP**	**LVD_LVL[2:0]**			LVD_RST_PD	LVD_RST_LVL[1:0]	

位元編號	位符號	說明
7	LVD_PD	1: 關閉低壓偵測電源 0: 開啟低壓偵測電源
6	LVD_CMP	低壓偵測比較後的結果 1: 電源電壓 < 設定的低壓偵測電壓範圍 0: 電源電壓 > 設定的低壓偵測電壓範圍
5-3	LVD_LVL[2:0]	低壓偵測範圍: 000: 2.00V 001: 2.25V 010: 2.50V 011: 2.75V 100: 3.00V 101: 3.25V 110: 3.50V 111: 3.75V

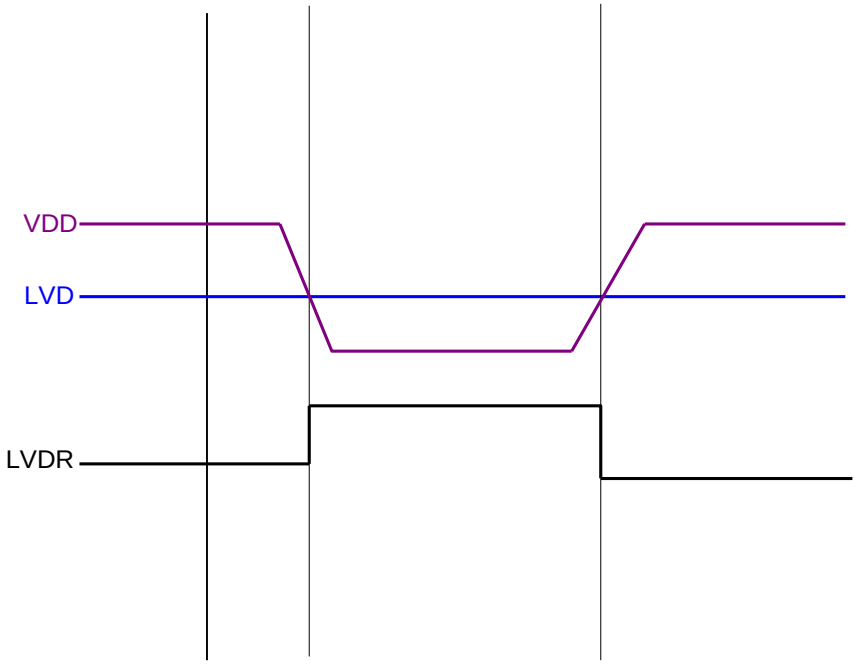
註: 低壓偵測的電壓範圍誤差大，詳細請參考 7.8 "電氣特性"章節。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.18 低壓偵測復位 (LVDR)

WT56F116S/108S 內置低壓偵測復位電路，可以偵測電源電壓下降到軟件設定範圍值，而產生復位。

- 致能和禁能操作，可以由軟件控制
- 低壓偵測位準有四段電壓可供選擇: 2.00V、2.50V、3.00V、3.50V



低壓偵測控制暫存器 LVD_CTL (外部記憶體位址: 0x02) **復位值: A6h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀	讀/寫	讀/寫	讀/寫	**讀/寫**	**讀/寫**	**讀/寫**
名稱	LVD_PD	LVD_CMP	LVD_LVL[2:0]			**LVD_RST_PD**	**LVD_RST_LVL[1:0]**	

位元編號	位符號	說明
2	LVD_RST_PD	1: 關閉低壓偵測復位電源 0: 開啟低壓偵測復位電源
1-0	LVD_RST_LVL[1:0]	低壓偵測復位範圍: 00: 2.00V 01: 2.50V 10: 3.00V 11: 3.50V

註: 低壓偵測的電壓範圍誤差大，詳細請參考 7.8 "電氣特性"章節。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

復位旗標暫存器 **RESET_FLG (**外部記憶體位址**: 0x03)** 復位值**: 01h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	寫	讀	讀	讀	讀	讀	讀	讀
名稱	CLR_RST_FLG	PC_OVL_RST_FLG	ISP_RST_FLG	WDT_RST_FLG	NRST_FLG	LVD_RST_FLG	LVR_RST_FLG	POR_RST_FLG

位元編號	位符號	說明
7	CLR_RST_FLG	1: 清除所有復位旗標
6	PC_OVL_RST_FLG	1: 復位的來源是程序計數器溢出
5	ISP_RST_FLG	1: 復位的來源是 ISP
4	WDT_RST_FLG	1: 復位的來源是看門狗
3	NRST_FLG	1: 復位的來源是外部復位腳
2	LVD_RST_FLG	1: 復位的來源是低壓偵測復位
1	LVR_RST_FLG	1: 復位的來源是低壓復位
0	POR_RST_FLG	1: 復位的來源是外部電源復位

註: 詳細說明請參考 5.7 "復位"章節。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.19 仿真式 E²PROM

利用內部 Flash PROM 的空間來模擬 E²PROM，WT56F116S 儲存位址: 0x3800 ~ 0x3BFF (1024 位元組)。
利用內部 Flash PROM 的空間來模擬 E²PROM，WT56F108S 儲存位址: 0x1800 ~ 0x1BFF (1024 位元組)。

E²PROM 致能暫存器 1 EER_EN1[3:0] (外部記憶體位址: 0xE0) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	寫	寫	寫	寫
名稱	保留				EER_EN1[3:0]			

位元編號	位符號	說明
7-4	保留	-
3-0	EER_EN1[3:0]	當 EER_EN1[3:0] = ’1010’，同時 EER_EN2[3:0] = ’0101’，則致能 E²PROM 之功能

-: 未能使用

E²PROM 致能暫存器 2 EER_EN2[3:0] (外部記憶體位址: 0xE1) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	寫	寫	寫	寫
名稱	保留				EER_EN2[3:0]			

位元編號	位符號	說明
7-4	保留	-
3-0	EER_EN2[3:0]	當 EER_EN2[3:0] = ’0101’，同時 EER_EN1[3:0] = ’1010’，則開啟 E²PROM 之功能

-: 未能使用

E²PROM 位址低位元組暫存器 EER_ADDR[7:0] (外部記憶體位址: 0xE2) **復位值: FFh**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	EER_ADDR[7:0]							

位元編號	位符號	說明
7-0	EER_ADDR[7:0]	EER_ADDR[7:0]位址設定，搭配 EER_ADDR[10:8]組成 11 位元位址

E²PROM 位址高位元組暫存器 EER_ADDR[10:8] (外部記憶體位址: 0xE3) **復位值: 07h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	-	讀/寫	讀/寫	讀/寫
名稱	保留					EER_ADDR[10:8]		

位元編號	位符號	說明
7-3	保留	-
2-0	EER_ADDR[10:8]	EEP_ADDR[10:8]位址設定，搭配 EER_ADDR[7:0]組成 11 位元位址

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

-: 未能使用

E²PROM 控制暫存器 EER_TCTL[3:0] (外部記憶體位址: 0xE4) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	寫	寫	讀/寫	讀/寫	讀/寫	讀/寫
名稱	保留		EER_ERASE	EER_PROG	EER_TCTL[3:0]			

位元編號	位符號	說明
7-6	保留	-
5	EER_ERASE	1: E²PROM 進行 ERASE (1024 Bytes) /頁 0: 不進行 ERASE
4	EER_PROG	1: E²PROM 進行 PROGRAM (1 Byte) (自動清為 0) 0: 不進行 PROGRAM *hold time = 80.08us~84.5us@12MHz,EER_TCTL = default
3-0	EER_TCTL[3:0]	E²PROM Erase/Program Timing (請參考“註”)

-: 未能使用

E²PROM 中止暫存器 EER_BRK_CTL[3:0] (外部記憶體位址: 0xE6) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	讀/寫	讀/寫	-	-	-	-
名稱	EER_BRK_ERASE_EN	EER_BRK_PROG_EN	EER_BRK_ERASE_FLAG	EER_BRK_ERASE_FLAG	保留			

位元編號	位符號	說明
7	EER_BRK_ERASE_EN	1: 致能: 當 E²PROM 進行 ERASE 時，可被中斷事件中止，由 8052 即時來處理中斷事件
6	EER_BRK_PROG_EN	1: 致能: 當 E²PROM 進行 PROGRAM 時，可被中斷事件中止由 8052 即時來處理中斷事件
5	EER_BRK_ERASE_FLAG	1: ERASE break 旗號舉起 寫 0，清除此旗標
4	EER_BRK_ERASE_FLAG	1: PROGRAM break 旗號舉起 寫 0，清除此旗標
3-0	保留	必須為 0

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

E²PROM 數據暫存器 EER_DATA[7:0] (外部記憶體位址: 0xE8) **復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	寫	寫	寫	寫	寫	寫	寫	寫
名稱	EER_DATA[7:0]							

位元編號	位符號	說明
7-0	EER_DATA[7:0]	E²PROM 數據暫存器

註:

1. 當 WT56F116S/108S 在使用 E²PROM 功能時 (寫入數據)，會使 CPU 暫時停止工作。
2. WT56F116S/108S 工作在 3.3V 時，寫入 E²PROM 數據所需時間為
   預設值: EER_TCTL[3:0] = 1000 寫入數據所需時間為 80 μsec ~ 85 μsec。
   及清除數據所需時間為 32 msec ~ 36 msec。

WT56F116S E²PROM 位址設定範圍 (1K Flash size)

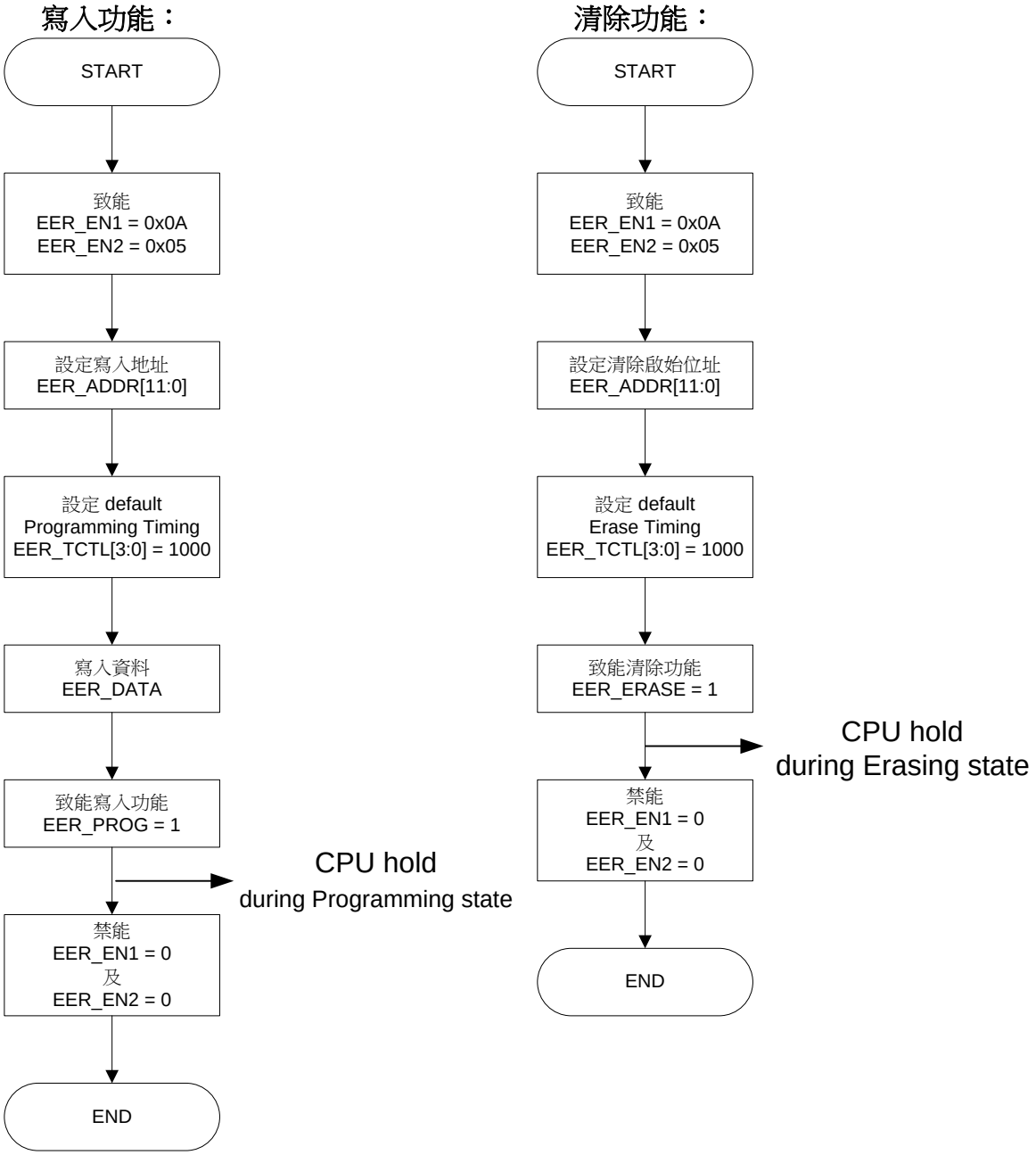
Flash 位址	EER_ADDR[10:8]	EER_ADDR[7:0]	寫入數據範圍
0x3800	000	0x00~0xFF	0x3800~ 0x3BFF

WT56F108S E²PROM 位址設定範圍 (1K Flash size)

Flash 位址	EER_ADDR[10:8]	EER_ADDR[7:0]	寫入數據範圍
0x1800	000	0x00~0xFF	0x1800~ 0x1BFF

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

E²PROM 致能流程圖:



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.20 代碼選項 (Code Option)

Code Block 位於 Flash ROM 的最後 8 個位元組，其位址如下表所示，用於存放客戶 ID 與 IC 組態。

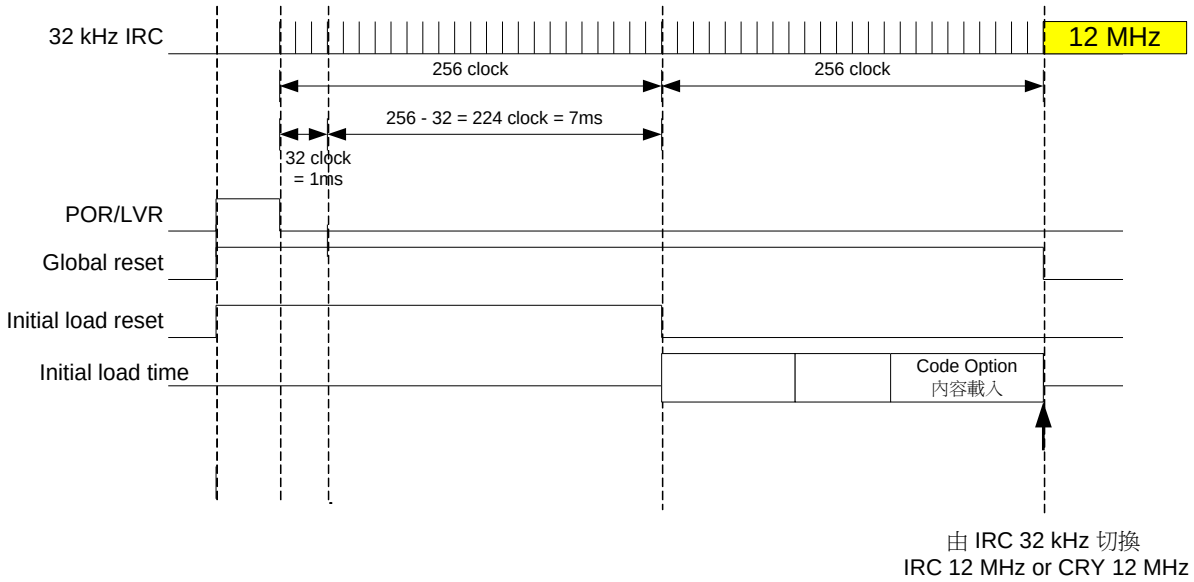
若不啓用此功能，請保留此 8 個位元組空間，並只能填寫 0xFF。當此功能致能後，在每次復位中，WT56F116S/108S 會自動載入相關設定，請參考下面的說明及載入時序圖。

位址	位元編號	說明
3FF8H/1FF8H	7-0	= AFH, 致能 Code Option 功能 = FFH, 禁能 Code Option 功能 預設值 0xFF
3FF9H/1FF9H	7-0	Customer ID 1 對映到 XFR: CSM_ID1 = 0x0D[7:0] 預設值 0xFF: 可透過 SWUT ISP 軟件燒錄指定代碼
3FFAH/1FFAH	7-0	Customer ID 2 對映到 XFR: CSM_ID2 = 0x0E[7:0] 預設值 0xFF: 可透過 SWUT ISP 軟件燒錄指定代碼
3FFBH/1FFBH	7-0	Customer ID 3 對映到 XFR: CSM_ID3 = 0x0F[7:0] 預設值 0xFF: 可透過 SWUT ISP 軟件燒錄指定代碼
3FFCH/1FFCH	7-0	Flash 記憶體內容保護: = 5AH flash 記憶體無法讀取 = A5H flash 記憶體無法寫入 預設值 0xFF: Flash 可讀寫
通用 I/O 複合功能選項設定:		
3FFDH/1FFDH	7-6	保留
	5-4	對映到 XFR: GPF1_FUN_SLT = 0x2DH[3:2] 00: GPIO (預設值) 01: COM1，LCD common 1 10: MOSCO2，當作晶體振盪器的路徑 2 輸出腳位，會強制將 GPIOF0 設定為晶體振盪器輸入腳位 (MOSCI2)，而不是 GPIO 功能 11: P05
	3	對映到 XFR: GPA5_FUN_SLT = 0x25H[2] 1: MOSCI1，當作晶體振盪器的路徑 1 輸入腳位，會強制將 GPIOA4DH 設定為晶體振盪器輸出腳位 (MOSCO1)，而不是 GPIO 功能 0: GPIO (預設值)，同時也會把 GPIOA4DH 設定為 GPIO 功能
	2	對映到 XFR: LVD_RST_PD = 02H[2] 1: 關閉低壓偵測復位電源 (預設值) 0: 開啓低壓偵測復位電源
	1-0	對映到 XFR: LVD_RST_LVL[1:0] = 02H[1:0] 00: 2.0V 01: 2.5V 10: 3.0V (預設值) 11: 3.5V
初始化振盪器及驅動能力選項設定:		
3FFEH/1FFEH	7	保留
	6	對映到 XFR: DIS_FBR = 0CH[1] 1: 禁能內建振盪器回授電阻 0: 啟動內建振盪器回授電阻
	5-4	對映到 XFR: SOURCE_CLK_SLT[1:0] = 0x05H[3:2]; SOURCE clock 來源 00: 內部 12 MHz RC 振盪器 (預設值) 01: 外部 DC ~ 16 MHz 石英晶體振盪器

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位址	位元編號	說明
		10: 內部 32 kHz RC 振盪器 11: 保留
	3-1	對映到 XFR: CRY_12M_DR[1:0] = 0x08H[3:1]; 外部石英晶體振盪器驅動能力設定 000: 頻率為 32.768 kHz 之晶體振盪器 (VDD > 2.4V) 001: 頻率為 32.768 kHz 之晶體振盪器 010: 頻率為 100 kHz 之晶體振盪器 100: 頻率為 1 MHz ~ 12 MHz 之晶體振盪器 (預設值) 110: 頻率為 12 MHz ~ 24 MHz 之晶體振盪器
	0	對映到 XFR: SLT_CRYSTAL = 0x08H[0]; 晶體振盪器輸入腳位選擇 1: 晶體振盪器的路徑 2 輸入腳位，MOSCI2 (GPIOF0)、MOSCO2 (GPIOF1) 0: 晶體振盪器的路徑 1 輸入腳位，MOSCI1 (GPIOA5)、MOSCO1 (GPIOA4) (預設值)
所有振盪器電源開關選項設定:		
3FFFH/1FFFH	7-5	保留
	4	對映到 XFR: IRC_12M_PD1 = 0x07H[4] 1: 關閉內部 12 MHz RC 振盪器的部份電源 0: 開啟內部 12 MHz RC 振盪器的部份電源 (預設值)
	3	對映到 XFR: IRC_12M_PD2 = 0x07H[3] 1: 關閉內部 12 MHz RC 振盪器全部電源 0: 開啟內部 12 MHz RC 振盪器全部電源 (預設值)
	2	保留
	1	對映到 XFR: CRY_12M_PD = 0x07H[1] 1: 關閉外部 12 MHz ~ 32 kHz 石英晶體振盪器 (預設值) 0: 開啟外部 12 MHz ~ 32 kHz 石英晶體振盪器
	0	保留

註**:** 代碼選項的設定最後也會被程式的設定覆蓋掉，因此建議使用程序來設定代碼選項的功能，下一頁有**Code Option** 設定範例可參考，也會提供範例程式。



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

WT56F116S/108S Code Option 範例：

```
;-----------------------------------------------------------------------------
; This Code : CodeOption116S.A51 is for WT56F116S Code Option Setting
;-----------------------------------------------------------------------------

; Version: 1.00 >>@2016-05-15, First Version

;-----------------------------------------------------------------------------
;;=============================================================================================
#define OPTION_ON               1
#define OPTION_OFF              0
;;Default OFF Code Option
#define WT56F116S_CODE_OPTIONOPTION_ON


    #if(WT56F116S_CODE_OPTION==OPTION_ON)
    ;;Load Code option switch
    CSEG       AT 0x3FF8
    DB     10101111B  ;;0xAx: load code option

    ;;Customer ID 1 default 0xFF
    CSEG       AT 0x3FF9
    DB     11111111B
    ;;Customer ID 2 default 0xFF
      CSEG       AT 0x3FFA
    DB     11111111B
    ;;Customer ID 3 default 0xFF
      CSEG       AT 0x3FFB
    DB     11111111B

    ;;Flash Protect Read/Write
      CSEG       AT 0x3FFC
    ;;Flash memory content protection:
    ;;default 0xFF select no protection MCU can read/write
    ;;bit7-0 = 5AH flash memory cannot be read
    ;;bit7-0 = A5H flash memory cannot be written into(For one time programming)
    DB     11111111B
    ;DB        01011010B  ;; 0x5A
    ;DB        10100101B  ;; 0xA5

    ;;Crystal GPIO setting
      CSEG       AT 0x3FFD
    ;;bit[5:4] = (main crystal2: GPF1_FUN_SLT= 2DH[3:2] = 2'b10)
            ;;00: GPIO
            ;;01: COM1
            ;;10: MOSC 2 (2nd Crystal oscillator pad)
            ;;11: P05
    ;;bit[3]     = (main crystal1: GPA5_FUN_SLT= 25H[2] )
            ;;0: GPIO
            ;;1: MOSC1 (1st Crystal oscillator PAD)
    ;;bit[2]     = (LVD_RST_PD=02H[2])
            ;;0: LVD reset enable
            ;;1: LVD Reset power down
    ;;bit[1:0] = (LVD_RST_LVL[1:0]=02H[1:0])
            ;;11: 3.50v
            ;;10: 3.00v
            ;;01: 2.50v
            ;;00: 2.00v
```

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

```
    DB     00000010B   ;;default
;   DB     00001000B   ;;   test using OSC1 pin, bit[3] = 1
;   DB     00100000B   ;;   test using OSC2 pin, bit[5:4] = 10

    ;;Source Clock and Crystal drive setting
      CSEG       AT 0x3FFE
    ;;bit7  NC     default 0
    ;; bit6 : DIS_FBR= 0CH[1]
            ;;1: Disable built-in Feedback Resistor
            ;;0: Enable built-in Feedback Resistor
    ;; bit[5:4]:MAIN_CLK_SLT[1:0]=05H[3:2]
            ;;00: main clock = Internal RC 12Mhz OSC (default)
            ;;01: main clock = Crystal 12Mhz OSC
            ;;10: main clock = Internal RC 32KHz OSC(initial)
            ;;11: Reserved
    ;; bit[3:1]:CRY_12M_DR[2:0]=08H[3:1]
            ;;000: 32KHz power saving(>2.4v)
            ;;001: 32KHz
            ;;010: 100KHz
            ;;100: 1MHz – 12MHz (default)
            ;;110: 12MHz – 16MHz
    ;; bit0 : SLT_CRYSTAL select main crystal 1 or 2=08H[0]
            ;;0 : select crystal 1
            ;;1 : select crystal 2

    DB     00001100B  ;; default
;   DB     00011000B  ;;   Ext 12MHz and using OSC1 pin
;   DB     00011001B  ;;   Ext 12MHz and using OSC2 pin

    ;;Crystal Power setting
      CSEG       AT 0x3FFF
    ;;bit7  NC     default 0
    ;;bit6  NC     default 0
    ;;bit5  NC     default 0
    ;;bit4  Mapping to XFR: IRC_12M_PD1 0x07H[4] default turn on
        ;;1: turn off partial power of internal 12 MHz RC oscillator
        ;;0: turn on partial power of internal 12 MHz RC oscillator
    ;;bit3  Mapping to XFR: IRC_12M_PD2 0x07H[3] default turn on
        ;;1: turn off all power of internal 12 MHz RC oscillator
        ;;0: turn on all power of internal 12 MHz RC oscillator
    ;;bit2  NC     default 0

    ;;bit1  Mapping to XFR: CRY_12M_PD 0x07H[1] default turn off
        ;;1: Turn off external 1 MHz ~ 24 MHz crystal oscillator
        ;;0: Turn on external 1 MHz ~ 24 MHz crystal oscillator
    ;;bit0  NC     default 0
    DB     00000000B  ;; default
;   DB     00000000B  ;;   turn ON Ext 12MHz

    #else
    CSEG       AT 0x3FF8
    DB     11111111B
    CSEG       AT 0x3FF9
    DB     11111111B
    CSEG       AT 0x3FFA
    DB     11111111B
    CSEG       AT 0x3FFB
```

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

```
DB     11111111B
CSEG       AT 0x3FFC
DB     11111111B
CSEG       AT 0x3FFD
DB     11111111B
CSEG       AT 0x3FFE
DB     11111111B
CSEG       AT 0x3FFF
DB     11111111B
#endif
```

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

Customer ID 1 ~ 3 對映到客戶代碼暫存器 1~3，請參考下面三個客戶代碼暫存器的說明。

客戶代碼暫存器 1　CSTM_ID1 (外部記憶體位址: 0x0D)　　**復位值: FFh**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	讀	讀	讀
名稱	CSTM_ID1							

位元編號	位符號	說明
7-0	CSTM_ID1	客戶代碼，與 CSTM_ID2 及 CSTM_ID3 搭配共有 3 個位元組。

客戶代碼暫存器 2　CSTM_ID2 (外部記憶體位址: 0x0E)　　**復位值: FFh**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	讀	讀	讀
名稱	CSTM_ID2							

位元編號	位符號	說明
7-0	CSTM_ID2	客戶代碼，與 CSTM_ID3 及 CSTM_ID1 搭配共有 3 個位元組。

客戶代碼暫存器 3　CSTM_ID3 (外部記憶體位址: 0x0F)　　**復位值: FFh**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀	讀	讀	讀	讀	讀	讀	讀
名稱	CSTM_ID3							

位元編號	位符號	說明
7-0	CSTM_ID3	客戶代碼，與 CSTM_ID1 及 CSTM_ID2 搭配共有 3 個位元組。

註**: WT56F116S/108S** 的代碼選項提供1個位元組 **(8** 個位元**)**，可供客戶自行設定，在每次復位後由程序存儲區讀取數據。

以下暫存器在前面章節已有說明，現針對 Code Option 設定通用 I/O 複合功能選項所對映的暫存器，包括晶振腳位、晶振源的選項設定， 將 0x25、0x2D、0x05、0x07、0x08 暫存器再一次說明如下:

通用 I/O 端口 A 複合功能設定暫存器 1 GPIOA_FUN1 (外部記憶體位址: 0x25)　　**復位值: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	讀/寫	讀/寫	-	-	-	讀/寫	-	-
名稱	GPA7_FUN_SLT[1:0]		保留			GPA5_FUN_SLT	保留	

位元編號	位符號	說明
7-6	GPA7_FUN_SLT[1:0]	設定 GPIOA7DH 複合功能 00: GPIO/ETMIA/IRQ0 (預設值) 01: RXA，為 UART 的 A 路徑 RX(選擇 RXA，GPIOA6DH 會強制選擇 TXA) 10: 保留 11: P00 輸出/輸入 (對映 8052 P0.0)
5-3	保留	-
2	GPA5_FUN_SLT	設定 GPIOA5DH 複合功能 1: MOSCI1，當作晶體振盪器的路徑 1 輸入腳位，會強制將 GPIOA4DH 設定為晶體振盪器輸出腳位 (MOSCO1)，而不是 GPIO 功能

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

位元編號	位符號	說明
		0: GPIO (預設值)，同時也會把 GPIOA4DH 設定為 GPIO 功能。 預設值可由 6.20 代碼選項選擇
1-0	保留	-

-: 未能使用。

註: 使用外部石英晶體振盪器為 **SOURCE clock** 的設定程序 **(**使用晶體振盪器為路徑 **1** 輸入腳位**):**

1. 選擇晶體振盪器的輸入腳位為路徑 **1**，**MOSCI1**、**MOSCO1**。 **(XFR 0x08 SLT_CRYSTAL = 0)**
2. **GPIOA5**、**GPIOA4** 設定為輸入口。 **(XFR 0x10 GPIOA_OE[5:4])**
3. **GPIOA5**、**GPIOA4** 禁能內部上拉電阻，如果致能上拉電阻會使振盪器輸出頻率不穩定。 **(XFR 0x1E GPIOA_PHN[5:4])**
4. **GPIOA5**、**GPIOA4** 設定為晶振腳位。 **(XFR 0x25 GPA5_FUN_SLT)**
5. 設定外部主晶振的驅動能力。 **(XFR 0x08 CRY_12M_DR[2:0])**
6. 開啟外部振盪器電源開關。 **(XFR 0x07 CRY_12M_PD)**
7. 將 **SOURCE clock** 切到外部晶振源。 **(XFR 0x05 SOURCE_CLK_SLT[1:0])**

通用 **I/O** 端口 **F** 複合功能設定暫存器 **2** **GPIOF_FUN2 (**外部記憶體位址**: 0x2D)** 復位值**: 00h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	讀/寫	-	讀/寫	讀/寫	讀/寫	-	讀/寫
名稱	保留	GPF3_FUN_SLT	保留	GPF2_FUN_SLT	GPF1_FUN_SLT[1:0]		保留	GPF0_FUN_SLT

位元編號	位符號	說明
7	保留	-
6	GPF3_FUN_SLT	設定 GPIOF3 複合功能 1: COM3，LCD common 3 0: GPIO (預設值)
5	保留	-
4	GPF2_FUN_SLT	設定 GPIOF2 複合功能 1: COM2，LCD common 2 0: GPIO (預設值)
3-2	GPF1_FUN_SLT[1:0]	設定 GPIOF1 複合功能 00: GPIO (預設值) 01: COM1，LCD common 1 10: MOSCO2，當作晶體振盪器的路徑 2 輸出腳位，會強制將 GPIOF0 設定為晶體振盪器輸入腳位 (MOSCI2)，而不是 GPIO 功能 11: 保留 預設值可由 6.20 代碼選項選擇
1	保留	-
0	GPF0_FUN_SLT	設定 GPIOF0 複合功能 1: COM0，LCD common 0 0: GPIO (預設值)

-: 未能使用。

註: 使用外部石英晶體振盪器為 **SOURCE clock** 的設定程序 **(**使用晶體振盪器為第二組輸入腳位**):**

1. 選擇晶體振盪器的輸入腳位為第二組，**MOSCI2**、**MOSCO2**。 **(XFR 0x08 SLT_CRYSTAL=1)**
2. **GPIOF1**、**GPIOF0** 設定為輸入口。 **(XFR 0x15 GPIOF_OE[1:0])**
3. **GPIOF1**、**GPIOF0** 禁能內部上拉電阻，如果致能上拉電阻會使振盪器輸出頻率不穩定。 **(XFR 0x20 GPIOF_PHN)**

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

4. **GPIOF1、GPIOF0 設定為晶振腳位。 (XFR 0x2D GPF1_FUN_SLT[1:0])**
5. **設定外部主晶振的驅動能力。 (XFR 0x08 CRY_12M_DR[2:0])**
6. **開啟外部振盪器電源開關。 (XFR 0x07 CRY_12M_PD)**
7. **將 SOURCE clock 切到外部晶振源。 (XFR 0x05 SOURCE_CLK_SLT[1:0])**

系統時鐘源控制暫存器 SOURCE_CLK_SLT (外部記憶體位址: 0x05) **復位值: A0h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	讀/寫	讀/寫	讀/寫	讀/寫
名稱	保留				SOURCE_CLK_SLT[1:0]		MCU_CLK_SLT[1:0]	

位元編號	位符號	說明
7-4	-	必須等於"1010"，否則位元[3:0]無法寫入
3-2	SOURCE_CLK_SLT[1:0]	選擇 SOURCE clock 來源 00: 內部 12 MHz RC 振盪器 (預設值) 01: 外部 DC ~ 16 MHz 石英晶體振盪器 10: 內部 32 kHz RC 振盪器 11: 保留 預設值可由 6.20 代碼選項選擇
1-0	MCU_CLK_SLT[1:0]	MCU clock 設定 00: MCU clock and System clock = SOURCE clock (預設值) 01: MCU clock and System clock = SOURCE clock /2 10: MCU clock and System clock = SOURCE clock /4 11: MCU clock and System clock = SOURCE clock /12

-: 未能使用。

時鐘源開關控制暫存器 IRC_12M_PD (外部記憶體位址: 0x07) **復位值: A2h**

位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	讀/寫	讀/寫	讀/寫	讀/寫	-
名稱	保留			IRC_12M_PD1	IRC_12M_PD2	IRC_32K_PD	CRY_12M_PD	保留

位元編號	位符號	說明
7-5	-	必須等於"101"，否則位元[4:0]無法寫入
4	IRC_12M_PD1	1: 內部 12 MHz RC 振盪器部份電源關閉 (預設值不關閉) 0: 不關閉 預設值可由 6.20 代碼選項選擇
3	IRC_12M_PD2	1: 內部 12 MHz RC 振盪器全部電源關閉 (預設值不關閉) 0: 不關閉 預設值可由 6.20 代碼選項選擇
2	IRC_32K_PD	1: 內部 32 kHz RC 振盪器電源關閉 (預設值不關閉) 0: 不關閉 預設值可由 6.20 代碼選項選擇
1	CRY_12M_PD	1: 外部 12 MHz ~ 32 kHz 石英晶體振盪器電源關閉 (預設值關閉) 0: 不關閉 預設值可由 6.20 代碼選項選擇
0	保留	-

-: 未能使用。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

振盪器驅動控制暫存器 CRY_12M_DR[2:0] (外部記憶體位址: 0x08) **復位值: 58h**

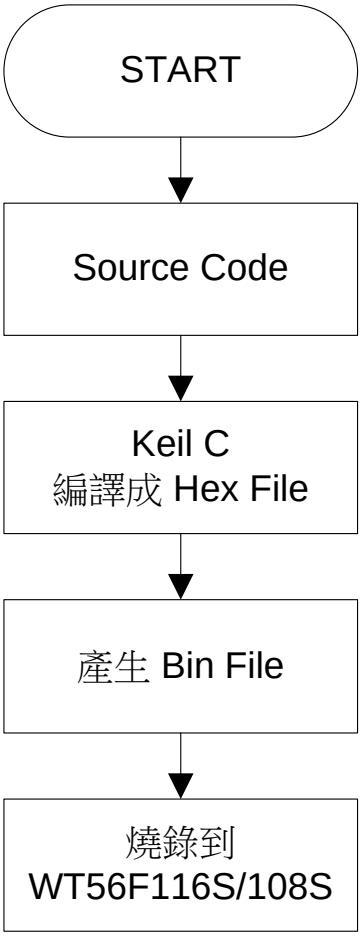
位元	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
狀態	-	-	-	-	讀/寫	讀/寫	讀/寫	讀/寫
名稱	保留				CRY_12M_DR[2:0]			SLT_CRYSTAL

位元編號	位符號	說明
7-4	-	必須等於"0101"，否則位元[3:0]無法寫入
3-1	CRY_12M_DR[2:0]	外部石英晶體振盪器驅動能力設定 000: 頻率為 32.768 kHz 之晶體振盪器 (VDD > 2.4V) 001: 頻率為 32.768 kHz 之晶體振盪器 010: 頻率為 100 kHz 之晶體振盪器 100: 頻率為 1 MHz ~ 12 MHz 之晶體振盪器 (預設值) 110: 頻率為 12 MHz ~ 16 MHz 之晶體振盪器 預設值可由 6.20 代碼選項選擇
0	SLT_CRYSTAL	晶體振盪器輸入腳位選擇 1: 晶體振盪器的路徑 2 輸入腳位，**MOSCI2 (GPIOF0)**、**MOSCO2 (GPIOF1)** 0: 晶體振盪器的路徑 1 輸入腳位，**MOSCI1 (GPIOA5)**、**MOSCO1 (GPIOA4)** 預設值可由 6.20 代碼選項選擇

-: 未能使用。

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

6.21 防讀機制 (Read Out Protection)



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

7. 電氣特性

7.1 極限參數

參數	符號	條件	範圍	單位
直流供電電壓	V_{DD}		-0.3 ~ 6.0	V
輸入電壓	V_I		-0.3 to V_{DD} +0.3	V
輸出電壓	V_O		-0.3 to V_{DD} +0.3	V
總輸出高電流	ΣI_{OH}		90@-40℃ ~ +105℃	mA
總輸出低電流	ΣI_{OL}		90@-40℃ ~ +105℃	mA
環境溫度	T_A		-40 ~ 105	℃
儲存溫度	T_{STG}		-60 ~ 125	℃

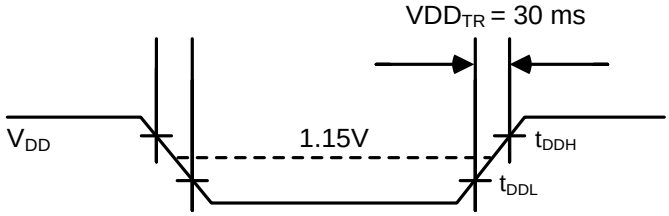
註: 晶片使用超過上面列表 "極限參數"會引起晶片永久性損壞。這是一個額定值，在任何情況下，如果對器件的有效操作參數大於規格書中操作章節所標識的值都是不允許的。長期大於"極限參數"工作會影響器件的可靠性。超過上面所列數據可能對設備造成永久性損壞。

7.2 推薦操作參數

參數	符號	條件	規格			單位
			最小值	典型值	最大值	
電源電壓	V_{DD1}	F_{main} = 12/24 MHz	1.8		5.5	V
Bandgap 電壓	V_{BDIE}	V_{DD} = 5V Temp = 25℃		1.23 ±1% 2.44 ±1%		V
主操作頻率	F_{main}	V_{DD} = 1.8V ~ 5.5V		12/24		MHz
次操作頻率	F_{sub}	V_{DD} = V_{DD}		32.768		kHz
操作溫度	T_{OPR}		-40		105	℃
上電復位電壓	V_{POR}	At VDD_{TR} = 30 ms, T_A = 25℃ (如下圖)		1.15		V
V_{DD} 電壓上升速率(*)	V_{DDTRA}		50			S/V
V_{DD} 電壓下降速率(*)	V_{DDTFA}		150			S/V

(*): 以上參數未經測試，僅供參考，不提供保證。

上電復位 **Timing**



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

7.3 DC 電氣特性 (V_{DD} = 1.8V ~ 5.5V, -40℃ ~ +105℃)

參數	符號	引腳/條件	規格			單位
			最小值	典型值	最大值	
施密特觸發低到高電位	V_{T+}	V_{DD} = 1.8V ~ 5.5V	0.6 V_{DD}		V_{DD} +0.3	V
施密特觸發高到低電位	V_{T-}	V_{DD} = 1.8V ~ 5.5V			0.2 V_{DD}	V
輸出高電壓電位 (註)	V_{OH4}	I_{OH} = 4 mA at V_{DD} = 5V GPIOB0 ~ GPIOB3, GPIOC0 ~ GPIOC7, GPIOD0 ~ GPIOD7, GPIOE0 ~ GPIOE7, GPIOF0 ~ GPIOF7, GPIOG0 ~ GPIOG7	V_{DD} -0.4			V
	V_{OH8}	I_{OH} = 8 mA at V_{DD} = 5V GOIOA0 ~ GPIOA7, GPIOB4 ~ GPIOB7	V_{DD} -0.4			
輸出低電壓電位 (註)	V_{OL4}	I_{OL} = 4 mA at V_{DD} = 5V GPIOB0 ~ GPIOB3, GPIOC0 ~ GPIOC7, GPIOD0 ~ GPIOD7, GPIOE0 ~ GPIOE7, GPIOF0 ~ GPIOF7, GPIOG0 ~ GPIOG7			V_{SS} +0.4	V
	V_{OL8}	I_{OL} = 8 mA at V_{DD} = 5V GOIOA0 ~ GPIOA7, GPIOB4 ~ GPIOB7			V_{SS} +0.4	
輸入漏電流(*)	I_{OZ}	V_O = 0V or VDDV		±0.01	±1	μA
上拉電阻	R_{PH}	V_{DD} = 3.3V, V_{PIN} = 0V		33		KΩ
正常高速模式 at 24 MHz 工作電流	I_{VDD24M}	No load on output (V_{DD} = 3.3V, IRC12M on), peripheral off		3.3		mA
正常高速模式 at 12 MHz 工作電流	I_{VDD12M}	No load on output (V_{DD} = 3.3V, IRC12M on), peripheral off		1.7		mA
正常高速模式 at 6 MHz 工作電流	I_{VDD6M}	No load on output (V_{DD} = 3.3V, IRC12M on), peripheral off		1.1		mA
正常高速模式 at 3 MHz 工作電流	I_{VDD3M}	No load on output (V_{DD} = 3.3V, IRC12M on), peripheral off		0.8		mA
正常高速模式 at 1 MHz 工作電流	I_{VDD1M}	No load on output (V_{DD} = 3.3V, IRC12M on), peripheral off		0.6		mA

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

參數	符號	引腳/條件	規格			單位
			最小值	典型值	最大值	
Idle 模式工作電流	I_{VDDS1}	No load on output (V_{DD} = 3.3V, mcuClk = stop, Peripheral clock = IRC12M), peripheral off		350		μA
Green 模式工作電流	I_{VDDS2}	No load on output (V_{DD} = 3.3V, mcuClk = IRC32K, Peripheral clock = IRC32K, LVR off), peripheral off		12		μA
Sleep 模式工作電流	I_{VDDS3}	No load on output (V_{DD} = 3.3V, mcuClk = stop, Peripheral clock = stop, LVR off), peripheral off		5		μA
LCD ON 工作電流	I_{LCD}	No Load@3V		1.8		μA

(*): 以上參數未經測試，僅供參考，不提供保證。

註: **V_{OH4} /V_{OL4}** 腳位最大汲/源電流為 **10 mA; V_{OH8} /V_{OL8}** 腳位最大汲/源電流為 **20 mA**。

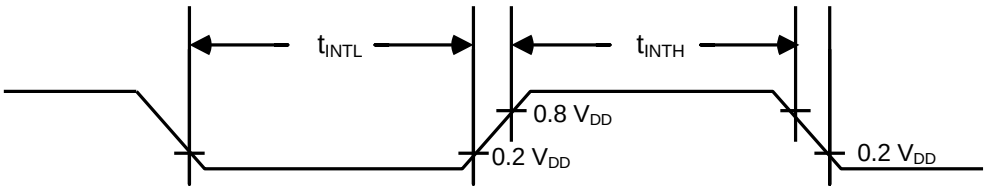
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

7.4 AC 電氣特性 (TA = 25℃)

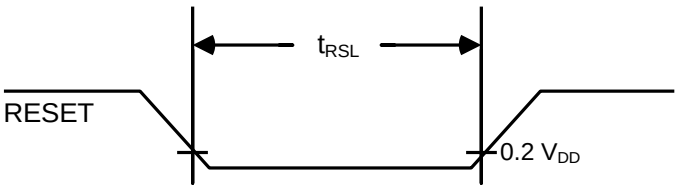
參數	符號	引腳/條件	規格			單位
			最小值	典型值	最大值	
主操作頻率	F_{MCP}	X_{IN}	0.032		24	MHz
主晶振穩定時間(*)		V_{DD} = 4.5V ~ 5.5V at 12 MHz			10	ms
		V_{DD} = 1.8V ~ 4.5V at 12 MHz			30	ms
		V_{DD} = 4.5V ~ 5.5V at 32768 Hz		0.5	1	s
		V_{DD} = 1.8V ~ 4.5V at 32768 Hz			10	s
中斷輸入脈衝寬度 (IRQx)	t_{INTH}, t_{INTL}	MCU clock = 12 MHz	167			ns
復位輸入脈衝寬度	t_{RSL}	RST_NDF = 1, main clock = 12 MHz	334			ns

(*): 以上參數未經測試，僅供參考，不提供保證。

Input Timing for External Interrupts



Input Timing for RESET



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

7.5 內部 12/24 MHz RC 振盪器溫度及電壓誤差表

參數	符號	引腳/條件	規格			單位
			最小值	典型值	最大值	
RC 振盪器頻率	F_{RCH}	V_{DD} = 5V		12		MHz
出廠頻率誤差值(*)	$\Delta F_{RCH1}/F_{RCH}$	無外部石英晶體振盪器作校正 25℃		±1		%
		無外部石英晶體振盪器作校正 0℃ ~ 70℃		±2		%
		無外部石英晶體振盪器作校正 -40℃ ~ 85℃		±3		%
		無外部石英晶體振盪器作校正 -40℃ ~ 125℃		±4		%
		有外部石英晶體振盪器作校正 -40℃ ~ 125℃			±1	%

(*): 以上參數未經測試，僅供參考，不提供保證。

參數	符號	引腳/條件	規格			單位
			最小值	典型值	最大值	
RC 振盪器頻率	F_{RCH}	V_{DD} = 5V		24		MHz
出廠頻率誤差值(*)	$\Delta F_{RCH1}/F_{RCH}$	無外部石英晶體振盪器作校正 25℃		±1		%
		無外部石英晶體振盪器作校正 0℃ ~ 70℃		±2.5		%
		無外部石英晶體振盪器作校正 -40℃ ~ 85℃		±3.5		%
		無外部石英晶體振盪器作校正 -40℃ ~ 125℃		±5		%
		有外部石英晶體振盪器作校正 -40℃ ~ 125℃			±1	%

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

7.6 A/D 轉換特性 (T_A = 25℃)

參數	符號	引腳/條件	規格			單位
			最小值	典型值	最大值	
分辨率				10		bit
積分非線性誤差 (INL)	E_{IL}	AV_{REF} = VDD = 5V		±2		LSB
差分非線性誤差 (DNL)	E_{DL}	AV_{REF} = VDD = 5V		±2		LSB
失調誤差 (Offset Error)	E_{OFF}	AV_{REF} = VDD = 5V		±2		LSB
增益誤差(Gain Error)	E_{GN}	AV_{REF} = VDD = 5V		±2		LSB
參考電壓 VDD/ExtVref	AV_{REF}	絕對值最小值以確保 2 LSB 精度	2		V_{DD}	V
參考電壓 BandGap = 1.23V (註)				1.23		V
參考電壓 BandGap = 2.44V (註)				2.44		V
滿量程範圍 (Full-Scale Range)	V_{ADCIN}		V_{SS}		V_{REF}	V
模擬電壓源的推薦阻抗 (Recommended Impedance of Analog Voltage Source)	Z_{AiN}				10	KΩ
Vref 輸入電流 (Vref Input Current)	I_{REF}	DAC base on different Vin	10		100	μA
		Comparator			20	μA
轉換時間	T_{CT}	main clock = 12 MHz	16			ADC_clk
對地電壓(*)	AV_{SS}		V_{SS}		V_{SS} +0.3	V
ADC 工作電流(*)	I_{ADC}	AV_{REF} = VDD = 5V		0.2		mA
		AV_{REF} = VDD = 5V at Power Down mode			1	μA

(*): 以上參數未經測試，僅供參考，不提供保證。

(註): 使用 **BandGap** 做為參考電壓時，請特別注意**(VDD)**電源電壓範圍，詳細請參考 **7.7** 章。

ADC ENOB (Effective number of bits)

參數	引腳/條件 ADC convert time clock base = 1 MHz	規格			單位
		最小值	典型值	最大值	
ENOB (有效位元數)	AV_{REF} = VDD = 5V		9		bit
	AV_{REF} = VDD = 4V		8		bit
	AV_{REF} = VDD = 3V		8		bit
	AV_{REF} = VDD = 2V		8		bit
	AV_{REF} = 2.44V (Bandgap) VDD > 2.7V		8		bit
	AV_{REF} = 1.23V (Bandgap) VDD > 2.0V		6		bit

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

7.7 Bandgap 電氣特性

參數	符號	引腳/條件	規格			單位
			最小值	典型值	最大值	
操作電壓(*)		BGP = 1.23V	1.8		5.5	V
操作電壓(*)		BGP = 2.44V	2.7		5.5	V
操作溫度(*)			-40		85	℃
Bandgap 電壓	V_{BDIE}	VDD = 5V Temp = 25℃		1.23 ±1% 2.44 ±1%		V
電壓變異	V_{BSP}	BGP = 1.23V		5		mV
		BGP = 2.44V		10		mV
溫度變異	V_{BTP}	Temp = -40℃ ~ 85℃ BGP = 1.23V		13		mV
		Temp = -40℃ ~ 85℃ BGP = 2.44V		25		mV

(*): 以上參數未經測試，僅供參考，不提供保證。

註: 內部參考電壓 **Bandgap** 出廠已校正在 **2.44V±1% @VDD = 5V**，需注意使用時的操作電壓。

7.8 低壓復位 (LVR) 及低壓偵測復位 (LVDR) 電氣特性

參數	符號	引腳/條件	規格			單位
			最小值	典型值	最大值	
LVR 電壓	V_{LVR}	$T_{A=}$ 25℃		1.5		V
LVR 工作電流	I_{DDPR}	V_{DD} = 5V ±10%		5		μA
LVD 及 LVDR 反應時間				120		μS
低壓偵測範圍誤差	V_{LCD}			±10		%
低壓偵測復位範圍誤差	V_{LVDR}			±10		%

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

7.9 熱阻特性

參數	符號	特性	典型值	單位	條件
TH01	θJA	熱阻 (結到環境)	57	℃/W	64-pin LQFP 包裝
TH02	θJC	熱阻 (結到管殼)	15	℃/W	64-pin LQFP 包裝
TH03	TJMAX	最高結溫	125	℃	64-pin LQFP 包裝

參數	符號	特性	典型值	單位	條件
TH01	θJA	熱阻 (結到環境)		℃/W	48-pin LQFP 包裝
TH02	θJC	熱阻 (結到管殼)		℃/W	48-pin LQFP 包裝
TH03	TJMAX	最高結溫		℃	48-pin LQFP 包裝

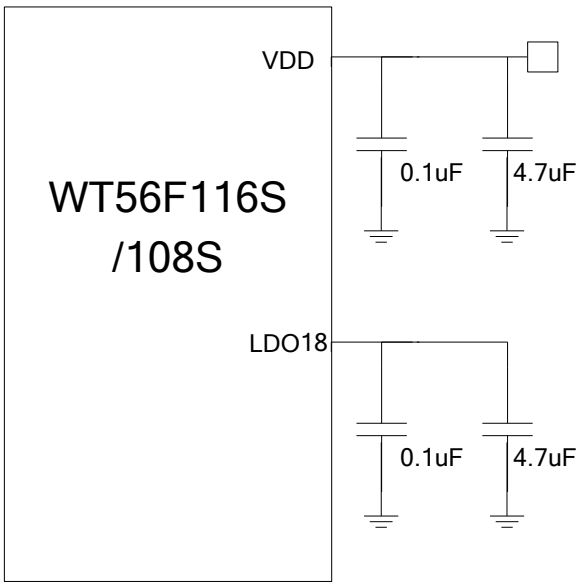
參數	符號	特性	典型值	單位	條件
TH01	θJA	熱阻 (結到環境)		℃/W	28-pin SOP 包裝
TH02	θJC	熱阻 (結到管殼)		℃/W	28-pin SOP 包裝
TH03	TJMAX	最高結溫		℃	28-pin SOP 包裝

參數	符號	特性	典型值	單位	條件
TH01	θJA	熱阻 (結到環境)		℃/W	20-pin SSOP 包裝
TH02	θJC	熱阻 (結到管殼)		℃/W	20-pin SSOP 包裝
TH03	TJMAX	最高結溫		℃	20-pin SSOP 包裝

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

8. 應用電路

8.1 供電線路



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

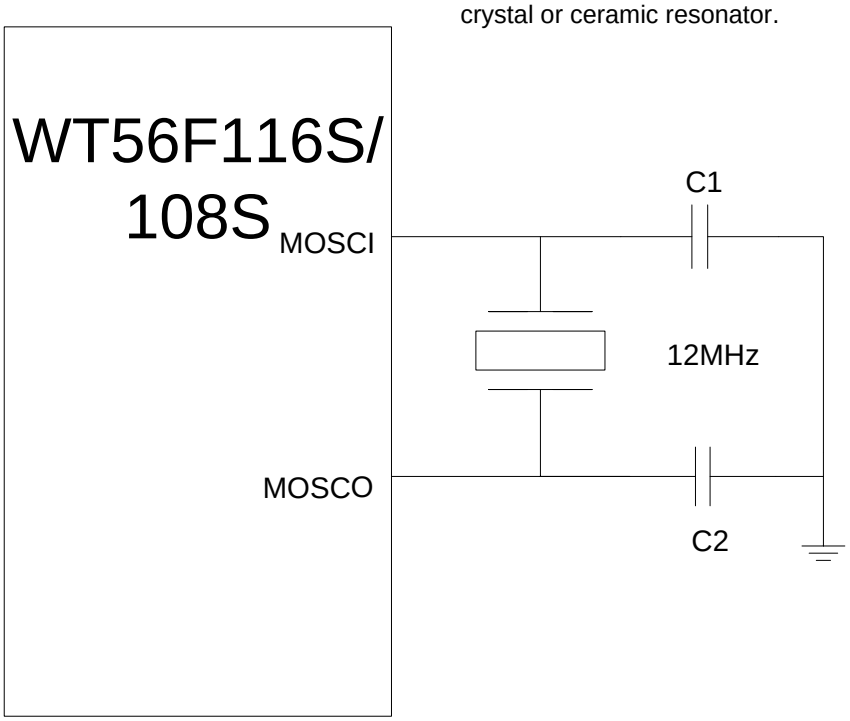
8.2 振盪器線路

8.2.1 外掛 12 / 24 MHz 晶體振盪器

Example

Crystal Oscillator	C1, C2 = 0pF ~ 68pF
Ceramic Resonator	C1, C2 = 0pF ~ 68pF

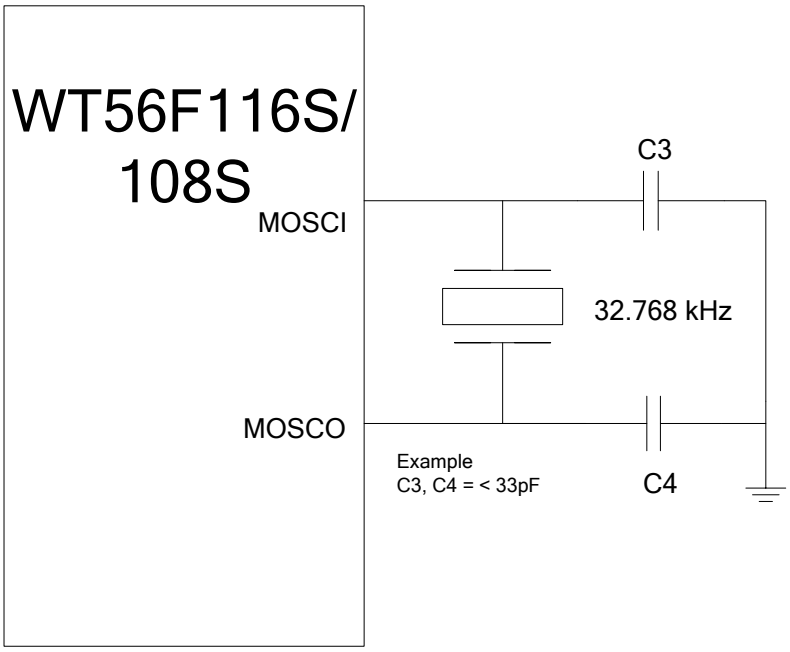
* The example load capacitor value(C1,C2,C3,C4) is common value but may not be appropriate for some crystal or ceramic resonator.



註: **WT56F116S/108S** 已提供內部 **RC** 振盪，可以不需要外掛晶體振盪器，但有需求更精準的應用可以外掛晶體振盪器。

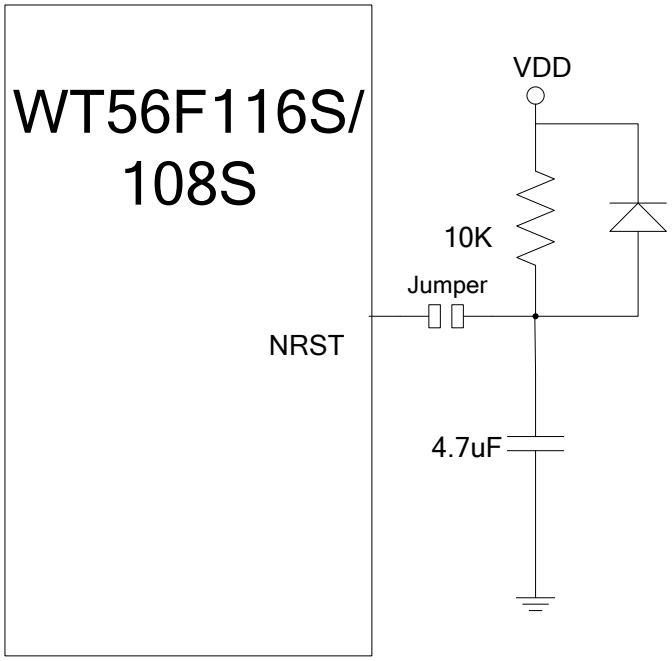
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

8.2.2 外掛 32.768 kHz 晶體振盪器



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

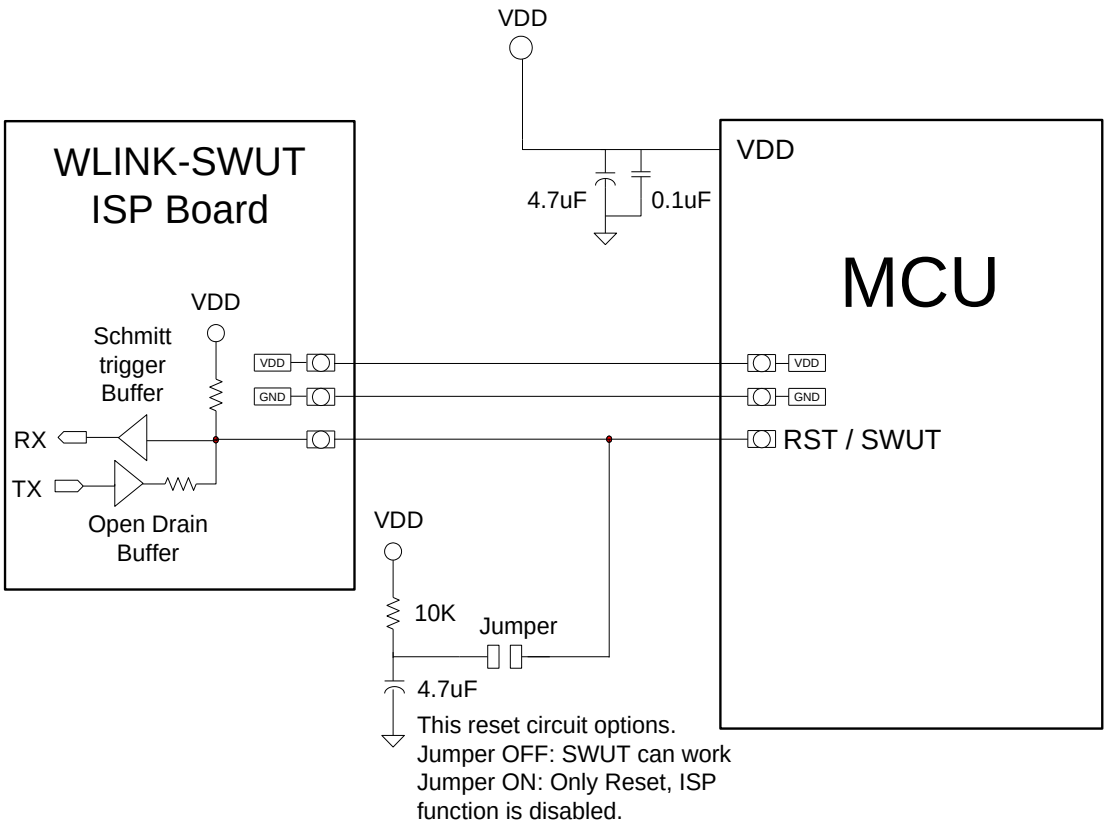
8.3 RESET 線路



註: 復位電路會影響到燒錄，需增加 **Jumper** 作隔離。

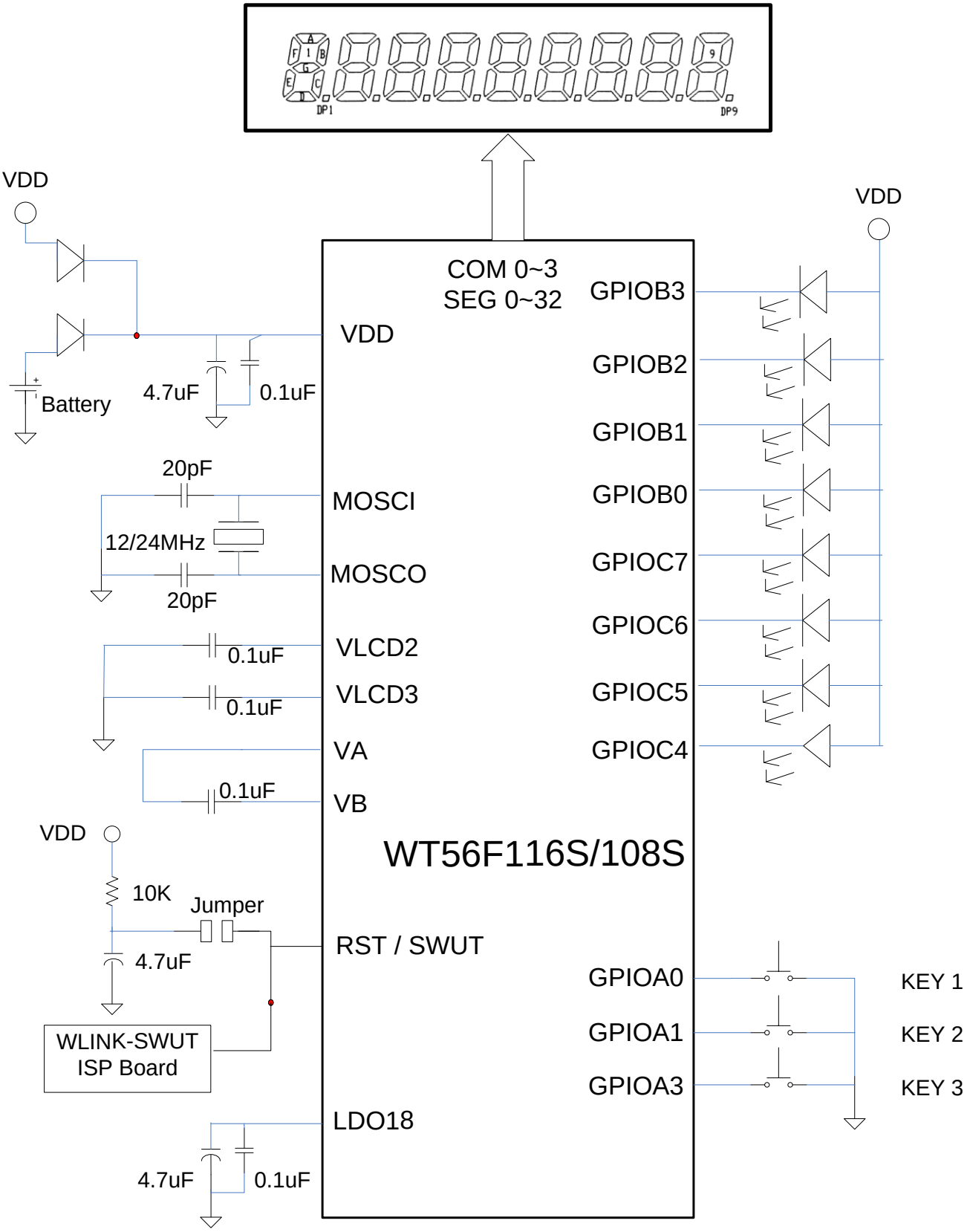
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

8.4 標準線路



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

8.5 開發板線路 (4 COM LCD)



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

9 產品命名規則

WT	消費性市場	LCD 功能	種子碼 (家族)	Flash Size (K Bytes)		註解
WT	5	1F	1	0	4	5: 具 MCU/DSP,使用在泛用型 或消費性市場的相關產品 1F: Flash type 不帶 LCD 功能的 8-bit MCU 6F: Flash type 帶 LCD 功能的 8-bit MCU
			1	0	4 S	
			1	0	8	
			1	0	8 S	
			1	1	6	
			5	1	6	
WT	5	6F	1	0	8	
			1	0	8 S	
			1	1	6 S	
			2	1	6	
			2	3	2	
			2	4	8	

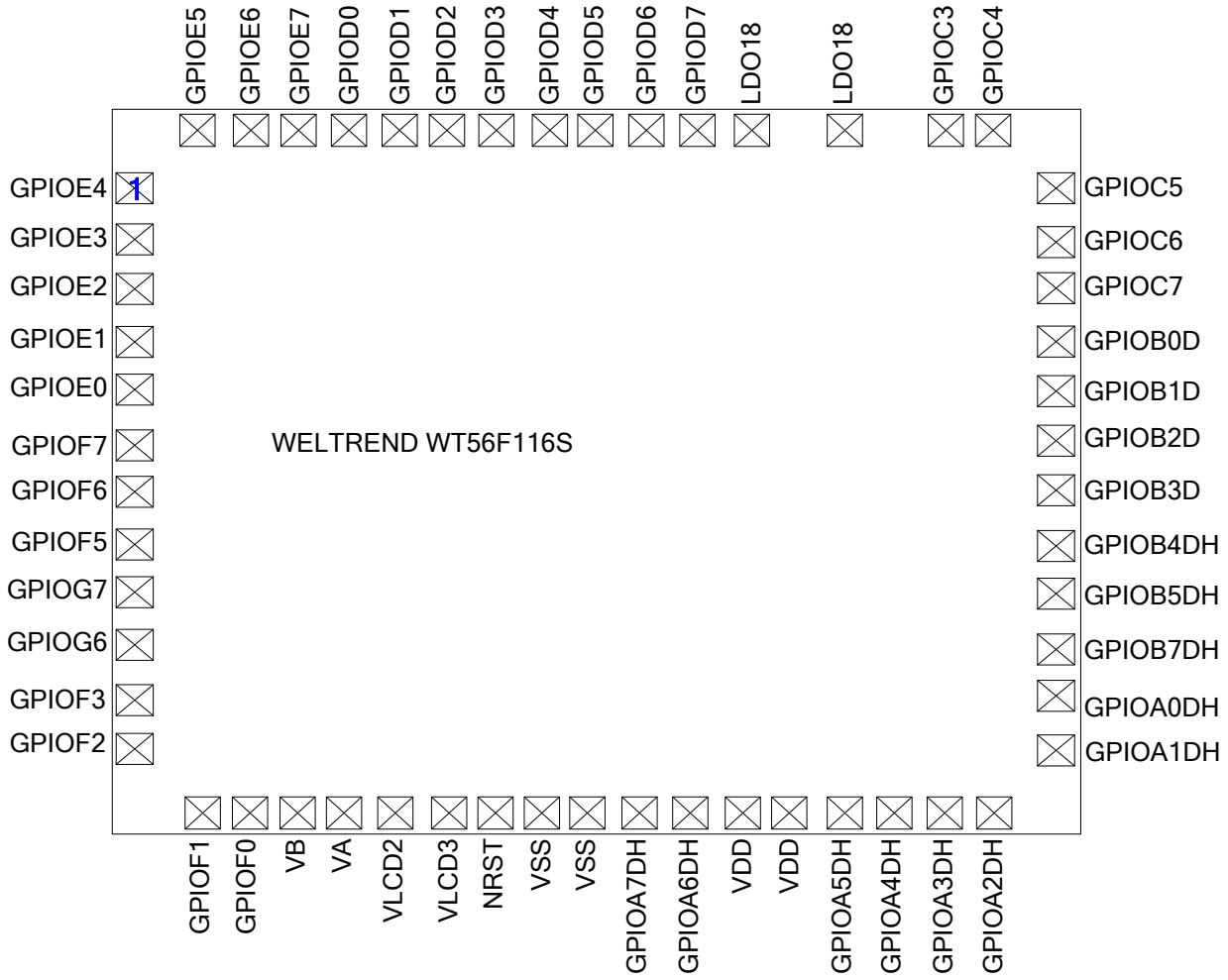
10 訂購信息

包裝型	包裝外觀尺寸	產品型號
64-pin LQFP	7mm x 7mm	WT56F116S-RG64AWT
48-pin LQFP	7mm x 7mm	WT56F116S-RG48AWT
SOP28	300 mil	WT56F116S-SG28AWT
SSOP20	150 mil	WT56F116S-OG20AWT
Wafer form or Chip form	-	WT56F116SHXXXWT

包裝型	包裝外觀尺寸	產品型號
64-pin LQFP	7mm x 7mm	WT56F108S-RG64AWT
48-pin LQFP	7mm x 7mm	WT56F108S-RG48AWT
SOP28	300 mil	WT56F108S-SG28AWT
SSOP20	150 mil	WT56F108S-OG20AWT
Wafer form or Chip form	-	WT56F108SHXXXWT

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

11 裸片座標位置圖



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

PAD Location

No	Name	X	Y	No	Name	X	Y
1*	GPIOE4	46.26	1351.29	29	GPIOA2DH	1884.74	46.26
2*	GPIOE3	46.26	1244.49	30*	GPIOA1DH	2013.74	175.26
3*	GPIOE2	46.26	1137.69	31*	GPIOA0DH	2013.74	282.26
4*	GPIOE1	46.26	1030.89	32*	GPIOB7DH	2013.74	389.26
5*	GPIOE0	46.26	924.09	33*	GPIOB5DH	2013.74	496.26
6*	GPIOF7	46.26	817.26	34*	GPIOB4DH	2013.74	603.26
7*	GPIOF6	46.26	710.26	35*	GPIOB3D	2013.74	710.26
8*	GPIOF5	46.26	603.26	36*	GPIOB2D	2013.74	817.26
9*	GPIOG7	46.26	496.26	37*	GPIOB1D	2013.74	924.26
10*	GPIOG6	46.26	389.26	38*	GPIOB0D	2013.74	1030.94
11*	GPIOF3	46.26	282.26	39*	GPIOC7	2013.74	1137.74
12*	GPIOF2	46.26	175.26	40*	GPIOC6	2013.74	1244.54
13	GPIOF1	175.26	46.26	41*	GPIOC5	2013.74	1351.34
14	GPIOF0	282.26	46.26	42	GPIOC4	1884.74	1479.74
15	VB	389.26	46.26	43	GPIOC3	1777.74	1479.74
16	VA	496.26	46.26	44	LDO18	1565.99	1479.74
17	VLCD2	603.26	46.26	45	LDO18	1362.74	1479.74
18	VLCD3	710.26	46.26	46	GPIOD7	1245.26	1479.74
19	NRST	818.26	46.26	47	GPIOD6	1138.26	1479.74
20	VSS	917.76	46.26	48	GPIOD5	1031.26	1479.74
21	VSS	1016.26	46.26	49	GPIOD4	924.26	1479.74
22	GPIOA7DH	1123.26	46.26	50	GPIOD3	817.26	1479.74
23	GPIOA6DH	1230.26	46.26	51	GPIOD2	710.26	1479.74
24	VDD	1344.76	46.26	52	GPIOD1	603.26	1479.74
25	VDD	1443.26	46.26	53	GPIOD0	496.26	1479.74
26	GPIOA5DH	1563.74	46.26	54	GPIOE7	389.26	1479.74
27	GPIOA4DH	1670.74	46.26	55	GPIOE6	282.26	1479.74
28	GPIOA3DH	1777.74	46.26	56	GPIOE5	175.26	1479.74

Notes:

1. *The origin of pad location shown here is at lower-left corner of die.*
2. *PAD Window, use circuit under PAD(CUP)*
   (a) *A type: 63um x 66um*
   (b) *B type: 66 um x 63um (*)*
3. *To stabilize the supply voltages, please connect 0.1uF and 4.7uF bypass capacitors between VDD and VSS.*
4. *To stabilize the supply voltages, please connect 0.1uF and 4.7uF bypass capacitors between LDO18 and VSS.*
5. *All VDD pin need connect together. (No: 24, 25)*
6. *All VSS pin need connect together. (No: 20, 21)*
7. *All LDO18 pin need connect together. (No: 44, 45)*

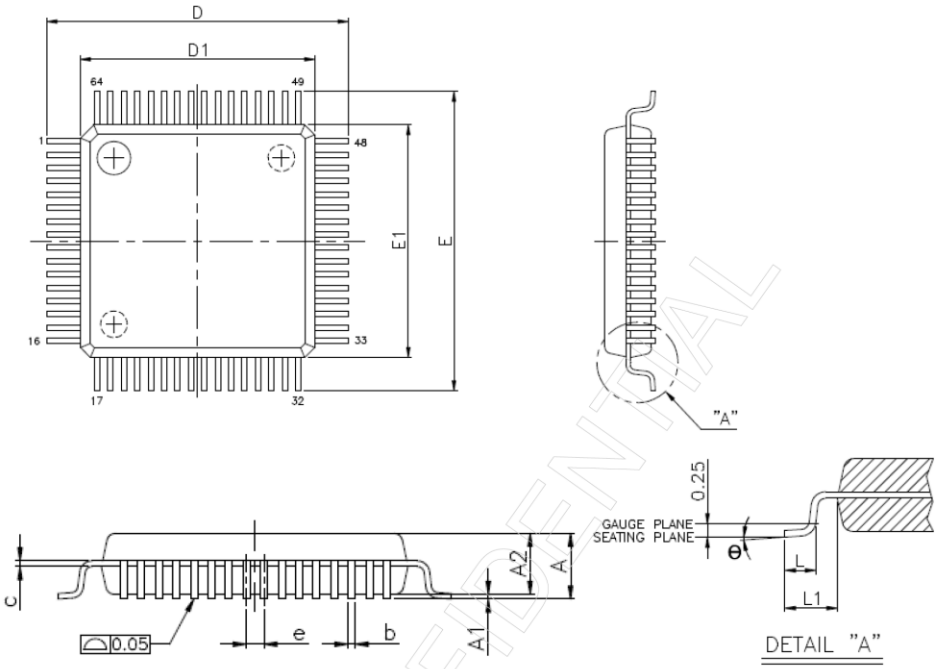
本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

12 封裝尺寸

12.1 64-Pin LQFP

1. Package Outline

Low-Profile Quad Flat Package **LQFP-64 PIN**



SYMBOLS	MIN	NOR	MAX
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
b	0.13	0.18	0.23
c	0.09	-	0.20
D	9.00 BSC		
D1	7.00 BSC		
e	0.40 BSC		
E	9.00 BSC		
E1	7.00 BSC		
L	0.45	0.60	0.75
L1	1.00 REF		
θ°	0	3.5	7

UNIT: mm

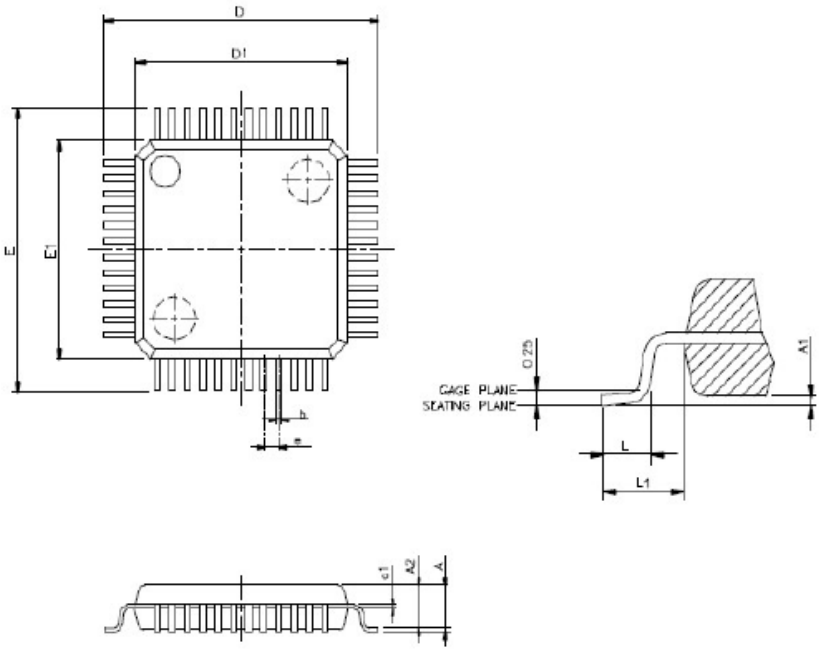
NOTES:
1. JEDEC outline : MS-026 BBD
2. Dimensions "D1" and "E1" do not include mold protrusion. Allowable protrusion is 0.25mm per side. "D1" and "E1" are maximum plastic body size dimensions including mold mismatch.
3. Dimension "b" does not include dambar protrusion. Allowable dambar protrusion shall not cause the lead width to exceed the maximum "b" dimension by more than 0.08mm.

PREPARE	Cynthia	DATE: 2012/7/27
CHECK	Lawrence	DATE: 2012/7/27
APPROVE	Eric	DATE: 2012/7/27

CONFIDENTIAL

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

12.2 48-Pin LQFP



VARIATIONS (ALL DIMENSIONS SHOWN IN MM)

SYMBOLS	MIN.	MAX.
A	--	1.6
A1	0.05	0.15
A2	1.35	1.45
c1	0.09	0.16
D	9.00 BSC	
D1	7.00 BSC	
E	9.00 BSC	
E1	7.00 BSC	
e	0.5 BSC	
b	0.17	0.27
L	0.45	0.75
L1	1 REF	

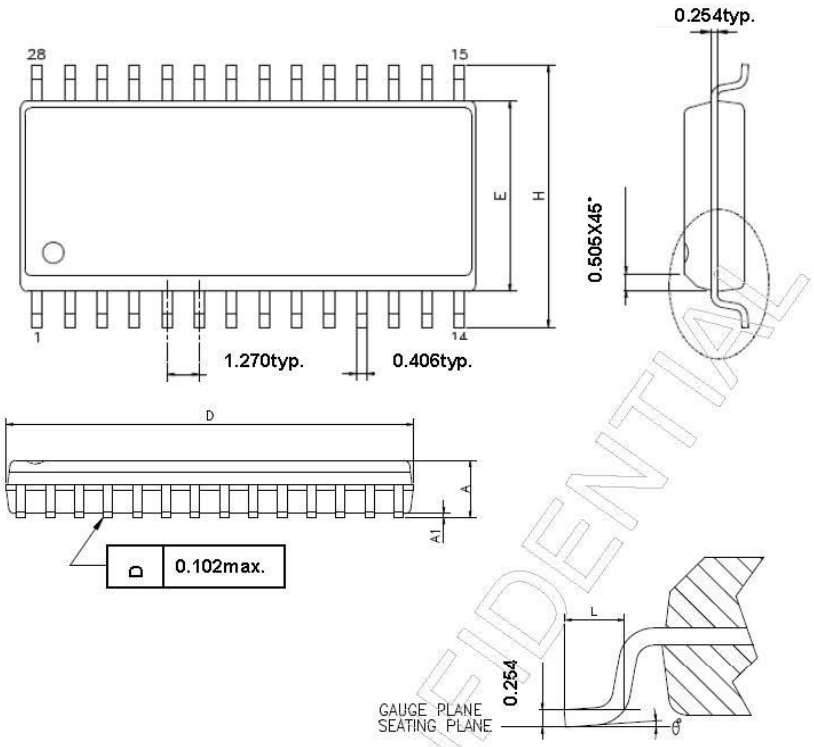
NOTES:
1. JEDEC OUTLINE: MS-026 BBC
2. DIMENSIONS D1 AND E1 DO NOT INCLUDE MOLD PROTRUSION. ALLOWABLE PROTRUSION IS 0.25mm PER SIDE. D1 AND E1 ARE MAXIMUM PLASTIC BODY SIZE DIMENSIONS INCLUDING MOLD MISMATCH.
3. DIMENSION b DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL NOT CAUSE THE LEAD WIDTH TO EXCEED THE MAXIMUM b DIMENSION BY MORE THAN 0.08mm.

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

12.3 28-Pin SOP

Small Outline Package

300MIL/SOP-28 PIN



SYMBOLS	MIN	NOR	MAX
A	-	-	2.642
A1	0.102	-	-
D	17.704	18.237	18.390
E	7.391	7.493	7.595
H	10.008	10.312	10.643
L	0.406	0.889	1.270
θ°	0	4	8

UNIT: mm

NOTES:
1. JEDEC outline : MO-119 AB
2. Dimension "D" does not include mold flash, protrusions or gate burrs. Mold flash, protrusions and gate burrs shall not exceed 0.15mm per side.
3. Dimension "E" does not include inter-lead flash, or protrusions. Inter-lead flash and protrusions shall not exceed 0.25mm per side.

PREPARE	Cynthia	DATE: 2013/1/16
CHECK	Lawrence	DATE: 2013/1/16
APPROVE	Eric	DATE: 2013/1/16

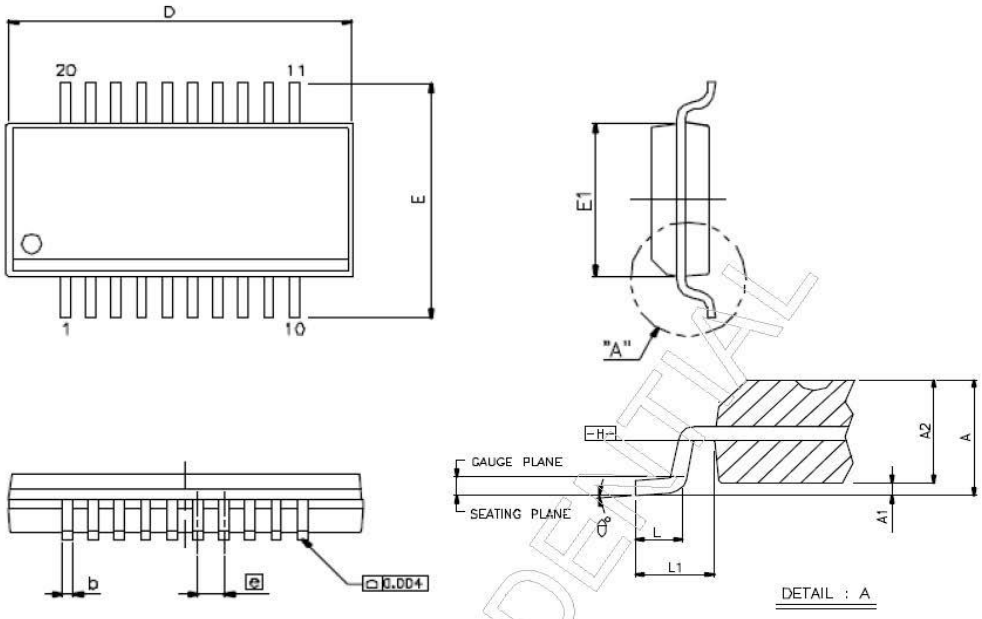
CONFIDENTIAL

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

12.4 20-Pin SSOP

Shrink Small Outline Package

150MIL/SSOP-20PIN



SYMBOLS	MIN	NOR	MAX
A	1.346	1.626	1.753
A1	0102	0.152	0.254
A2	-	-	1.499
b	0.203	-	0.305
C	0.178	-	0.254
D	8.560	8.661	8.738
E	5.791	5.994	6.198
E1	3.810	3.912	3.988
e	0.635 BSC		
L	0.406	0.635	1.270
L1	1.041 BSC		
θ°	0	-	8

UNIT: mm

NOTES:
1. JEDEC outline : MO-137AD
2. Dimension "D" does not include mold protrusion or gate burrs. Mold protrusions and gate burrs shall not exceed 0.152mm per side. Dimension "E1" does not include inter-lead mold protrusions. Inter-lead mold protrusion shall not exceed 0.254mm per side.
3. Dimension "b" does not include dambar protrusion/intrusion. Allowable dambar protrusion shall be 0.102mm total in excess of "b" dimension at maximum material condition. Dambar intrusion shall not reduce dimension "b" by more than 0.051mm at least.

PREPARE	Cynthia	DATE: 2012/7/26
CHECK	Lawrence	DATE: 2012/7/26
APPROVE	Eric	DATE: 2012/7/26

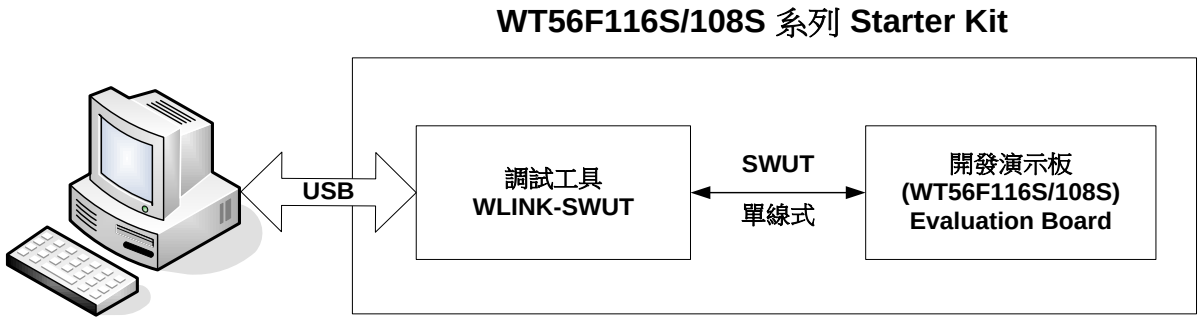
CONFIDENTIAL

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

13 開發工具

WT56F116S/108S 可以與 Keil C51 搭配，調試工具與開發演示板、應用軟件，都可以在電腦系統 Win98/2000/XP/Win7 完成在線仿真 (ICE) 與在線燒錄 (ISP)。

示意圖如下:



本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

開發工具說明表:

請上偉詮電子公司網頁 http://www.weltrend.com.tw/ 可以下載開發工具相關資料與購買品號

產品資訊	泛用型 IC	ADC Type MCU	WT51F104 Product Spec
			WT51F116/WT51F108 Product Spec
		ADC+LCD Type MCU	WT56F216 Product Spec
			WT56F108/WT56F116S Product Spec
			WT56F248/WT56F232 Product Spec
技術支援	支援工具/泛用型 IC	線上模擬器/線上燒錄器	**WA001** WLINK-SWUT Adapter
		量產型燒錄器	**WA007 WLINK-SWUT-M4S**
		量產型燒錄器擴充板	**WS001** WLINK-SWUT-M4S Daughter Board Support WT56F216/WT56F232/WT56F248 MCU RG44AWT LQFP 44 PKG
			WS003 WLINK-SWUT-M4S Daughter Board Support WT56F216 MCU SG28AWT SOP28 PKG
			WS004 WLINK-SWUT-M4S Daughter Board Support WT51F104/WT51F116/WT51F108 MCU OG20AWT SSOP20 PKG
			WS005 WLINK-SWUT-M4S Daughter Board Support WT51F104 MCU SG140WT SOP14 PKG SG080WT SOP8 PKG
			WS006 WLINK-SWUT-M4S Daughter Board Support WT51F104 MCU MG10AWT MSOP10 PKG
			WS007 WLINK-SWUT-M4S Daughter Board Support WT56F108/WT56F116S MCU RG64AWT LQFP64 PKG
			WS009 WLINK-SWUT-M4S Daughter Board Support WT51F116/WT51F108 MCU UG32AWT QFN32 PKG
			WS010 WLINK-SWUT-M4S Daughter Board Support WT51F116/WT51F108 MCU MG10BWT MSOP10 PKG
			WS011 WLINK-SWUT-M4S Daughter Board Support WT56F248/WT56F232 MCU RG64AWT LQFP64 PKG
			WS012 WLINK-SWUT-M4S Daughter Board Support WT56F248/WT56F232 MCU UG32AWT QFN32 PKG
			WS013 WLINK-SWUT-M4S Daughter Board Support WT56F108/WT56F116S MCU RG44AWT LQFP 44 PKG
			WS014 WLINK-SWUT-M4S Daughter Board Support WT56F108/WT56F116S MCU SG28AWT SOP28 PKG

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

技術支援	支援工具/泛用型 IC	驗證板	**WB000** WT56F216 EV Board
			WB001 WT51F104 EV Board
			WB005 WT56F216 Starter Kit Board
			WB006 WT51F104 Starter Kit Board
			WB007 WT56F108/WT56F116S Starter Kit Board
			WB008 WT51F116/WT51F108 Starter Kit Board
			WB010 WT56F248/WT56F232 Starter Kit Board
		開發套件	**WK000** WT56F216 Starter Kit
			WK001 WT51F104 Starter Kit
			WK004 WT56F108/WT56F116S Starter Kit
			WK005 WT51F116/WT51F108 Starter Kit
			WK007 WT56F248/WT56F232 Starter Kit
	技術資料/泛用型 IC	WLINK Adapter 安裝說明書	**Doc2** WLINK-SWUT Adapter 安裝說明書
		量產型燒錄器說明書	**Doc26** WLINK-SWUT-M4S 使用說明書
		ICE/ISP 操作說明書	**Doc6** WLINK ICE 操作說明書 (uVision IDE 版)
			Doc8 WLINK-SWUT ISP 操作說明書 (獨立版)
		驗證版操作說明書	**Doc12** WT56F216 EV Board 操作說明書
			Doc13 WT51F104 EV Board 操作說明書
			Doc21 WT56F216 Starter Kit 快速啟動手冊
			Doc22 WT51F104 Starter Kit 快速啟動手冊
			Doc23 WT56F216 Starter Kit 操作說明書
			Doc24 WT51F104 Starter Kit 操作說明書
			Doc27 WT56F108/WT56F116S Starter Kit 操作說明書
			Doc28 WT51F116/WT51F108 Starter Kit 操作說明書
			Doc30 WT56F248/WT56F232 Starter Kit 操作說明書
		量產型燒錄工具與供應商聯絡資訊	**Doc20** 量產型燒錄工具供應商
	軟體下載/泛用型 IC	WLINK Adapter 驅動程式	**SW2** WLINK-SWUT Adapter 驅動程式
		量產型燒錄器驅動程式	**SW2** WLINK-SWUT Adapter 驅動程式
		ICE 驅動程式/ISP 應用程式	**SW6** WLINK-SWUT ICE 驅動程式 (uVision IDE 版)
			SW8 WLINK-SWUT ISP 驅動程式 (uVision IDE 版)
			SW9 WLINK-SWUT ISP 應用程式 (獨立版)
			SW17 自動安裝 WLINK-SWUT ICE 及 ISP 驅動程式 (uVision IDE 版) WLINK-SWUT ISP 驅動程式 (uVision IDE 版)

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

技術支援	軟體下載/泛用型 IC	範例程式	**SW13** WT56F216 EV Board 範例程式
			SW14 WT51F104 EV Board 範例程式
			SW18 WT56F216 Starter Kit Board 範例程式
			SW19 WT51F104 Starter Kit Board 範例程式
			SW21 WT56F108/WT56F116S Starter Kit Board 範例程式
			SW22 WT51F116/WT51F108 Starter Kit Board 範例程式
			SW25 WT56F248/WT56F232 Starter Kit Board 範例程式

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。

14 版本更改記錄

版本	記錄	日期
1.0	初始版本	2017 年 5 月

本文件為偉詮電子股份有限公司機密資料，未經許可不得擅自複印或備份。